

**IMPLEMENTAÇÃO DE UM ALGORITMO DE CONTROLE PARA FILTRO
ATIVO PARALELO EM MICROPROCESSADOR DE BAIXO CUSTO**

Thiago Ferreira Brito Varela

PROJETO SUBMETIDO AO CORPO DOCENTE DO DEPARTAMENTO DE ENGENHARIA ELÉTRICA DA ESCOLA POLITÉCNICA DA UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO PARTE DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE ENGENHEIRO ELETRICISTA.

Aprovada por:

Prof. Luís Guilherme Barbosa Rolim, Dr.-Ing. (Orientador)

Prof. Walter Issamu Suemitsu, Dr.Ing.

Prof. João Amin Moor Neto, D.Sc.

RIO DE JANEIRO, RJ – BRASIL

MARÇO DE 2010

RESUMO

O presente trabalho consiste em simular e validar experimentalmente o algoritmo de controle para um projeto de um filtro ativo paralelo para corrigir fator de potência e compensar níveis de harmônico visando melhorar a qualidade da energia elétrica demandada por uma carga não-linear.

O filtro se baseia na teoria p-q sendo implantado utilizando-se um microprocessador de 16 *bits* visando assim, o baixo custo. Seu algoritmo de controle será simulado e validado em laboratório com o auxílio do ambiente *Real Time Windows Target* do *MatLab* e de uma placa de circuito impresso, construída para fazer a interface de sinais analógicos entre o *MatLab* e o microprocessador.

ÍNDICE

Introdução	1
1.1. Objetivos.....	2
Fundamentos Teóricos	3
2.1. Cálculos necessários para aplicação da Teoria pq	4
2.2. Teoria pq aplicada a filtros ativos.....	7
2.2.1. Filtros para tensões balanceadas	9
2.2.2. Filtros para tensões desbalanceadas	10
Implementação do Filtro Ativo	12
3.1. Circuitos de condicionamento dos canais A/D	14
3.2. Análise dos tipos de cargas a serem filtradas	18
3.3. Configurações do <i>CodeWarrior</i>	19
3.4. Observações gerais sobre o algoritmo do processador.....	23
Resultados	26
4.1. Construindo a “carga virtual”	27
4.2. Algoritmo do filtro executado no <i>Simulink</i>	28
4.3. Algoritmo do filtro executado no processador	29
4.4. Resultados dos experimentos	33
Conclusões e Propostas para Trabalhos Futuros	43
Referências Bibliográficas	45
APÊNDICE I.....	47
APÊNDICE II.....	51

Capítulo 1

Introdução

O projeto de um filtro ativo paralelo se baseia na idéia de que adicionando (ou drenando) correntes de um sistema trifásico antes de uma carga não-linear, pode-se ajustar a alimentação desta eliminando fatores indesejados como harmônicos e regulando seu fator de potência. Estas correntes devem então, ser calculadas a partir de parâmetros reais do sistema, necessitando-se então de um sistema de controle de corrente a partir das medições de tensões e correntes da rede.

A presença de harmônicos na rede interfere diretamente com a vida útil dos equipamentos elétricos das usinas e subestações, causando transtornos à manutenção e ao controle dos sistemas elétricos e também a várias cargas que precisam de alimentações livre de variações. Hoje existem leis que limitam seus níveis para a correta operação dos equipamentos elétricos.

O fator de potência também tem sido causa de preocupação para muitos consumidores industriais devido a leis que também limitam seus valores. Portanto, atualmente, a questão da qualidade da energia elétrica é um assunto muito importante principalmente com o aumento da presença

de cargas não-lineares nos consumidores, não bastando assim, o uso de filtros passivos que filtram apenas algumas faixas de frequências.

1.1. Objetivos

O objetivo do projeto consiste na verificação da capacidade do processador perante as operações matemáticas necessárias para realizar as devidas compensações e filtragens presentes no algoritmo. Essas capacidades podem ser entendidas como o tempo de execução do algoritmo (que deve estar dentro de um limite que será determinado mais a frente), captura e tratamento de sinais analógicos e armazenamento de dados intermediários (memória).

Considerando, então, essas capacidades, poderá ser necessária a realização de otimizações (no algoritmo ou na captação de sinais), que irão trazer o processamento do algoritmo para dentro dos limites de cada uma. A preparação de uma “carga virtual” para verificação dos resultados também faz parte do objetivo e deverá ter veracidade suficiente para mostrar o sucesso nas simulações, que devem ser as mais próximas possíveis da realidade para permitir as devidas comparações.

Capítulo 2

Fundamentos Teóricos

A teoria utilizada neste projeto denomina-se teoria pq e pode ser aplicada a um sistema trifásico comum. Ela foi de início, proposta por Akagi [1] e posteriormente foi expandida para aplicação a um sistema trifásico a quatro fios por Watanabe [8].

Esta teoria ganhou importância por se adequar mais fortemente aos sistemas trifásicos do que a teoria convencional de potência, que primeiro foi proposta a um sistema monofásico e depois adaptada a um sistema trifásico (considera-se um sistema trifásico como três sistemas monofásicos). A teoria convencional refere-se somente a indutores e capacitores como componentes que defasam a corrente da tensão (elementos lineares). Não são consideradas as chaves eletrônicas que hoje estão cada vez mais presentes no sistema, na forma de circuitos retificadores, inversores etc.

Sendo assim, no caso de produção de filtros ativos de potência, a teoria convencional hoje, deixa a desejar quando se quer obter a compensação de desequilíbrios e harmônicos presentes na rede.

2.1. Cálculos necessários para aplicação da Teoria pq

Para apresentar a teoria, considera-se um sistema trifásico genérico como mostrado na figura 1. O sistema consiste de três fases cujas tensões de alimentação ideais são senoides puras defasadas em 120° , alimentando cargas que podem estar ligadas em estrela (com ou sem neutro) ou delta. Para seu estudo, de forma convencional, as tensões e correntes são representadas por fasores (domínio da frequência), exigindo análises separadas para cada frequência quando há harmônicos. Na prática, pode haver ainda desequilíbrios nas tensões e correntes do sistema e para sua análise utiliza-se a transformação de Fortescue [5], conhecida como transformação em componentes simétricas, que transformam tensões e correntes de componentes a-b-c em componentes de sequência (positiva, negativa e zero), através da matriz de Fortescue.

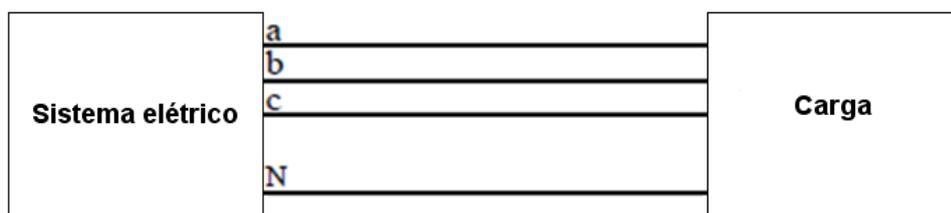


Fig. 1 – Sistema trifásico genérico

No caso da teoria pq, utiliza-se a transformação de *Edith Clarke* [4] que transforma tensões e correntes trifásicas (em componentes a-b-c) em componentes $(\alpha-\beta-0)$ ortogonais entre si, porém no domínio do tempo.

Assim, desequilíbrios e/ou harmônicos contidos nas tensões e correntes podem ser computados simultaneamente pelas matrizes de transformação, como pode ser visto em (1) e (2).

$$\begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (2)$$

Como se pode observar, esta transformação é vantajosa com relação à transformação de Fortescue, para aplicações em tempo real, pois as relações são instantâneas e não fasoriais. Assim, ocorre também que a componente de sequência zero é separada das demais no domínio do tempo.

As potências instantâneas ficam então definidas matematicamente em (3).

$$\begin{bmatrix} p_0 \\ p \\ q \end{bmatrix} = \begin{bmatrix} v_0 & 0 & 0 \\ 0 & v_\alpha & v_\beta \\ 0 & v_\beta & -v_\alpha \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} \quad (3)$$

Assim, a potência ativa trifásica instantânea pode então ser escrita em termos das novas coordenadas como em (4). Verifica-se então, que ela é composta pela soma da potência p com uma potência p_0 . Em um caso ideal (sem desequilíbrios nem harmônicos), haveria a presença apenas de p .

$$p_{3\phi} = v_{\alpha}i_{\alpha} + v_{\beta}i_{\beta} + v_0i_0 = p + p_0 \quad (4)$$

Para a potência reativa trifásica instantânea há a expressão (5). Ela mostra que sua definição é um tanto diferente da definição da teoria convencional que diz que essa potência é a parte sem valor médio da potência total. De acordo com Watanabe [8], seu significado físico seria a de uma potência que existe individualmente nas três fases, mas que de uma forma geral, não contribui para a potência ativa instantânea trifásica, pois apenas circula entre as fases.

$$q = -v_{\alpha}i_{\beta} + v_{\beta}i_{\alpha} = \frac{1}{\sqrt{3}} [(v_a - v_b)i_c + (v_b - v_c)i_a + (v_c - v_a)i_b] \quad (5)$$

Assim, essas três potências (p_0 , p e q), para um sistema trifásico em sua forma mais geral possível, possuem cada uma, uma parte oscilante e um valor médio que somadas dão o valor instantâneo correspondente. Os valores oscilantes são os que contribuem para distúrbios eletromecânicos

em equipamentos elétricos e outros efeitos negativos sendo assim indesejáveis.

No entanto, o caso da potência p_0 é especial porque de acordo com Watanabe [8], a sua parte oscilante não existe sem a parte média, fazendo assim que ela seja inteiramente indesejável. Na figura 2, é possível observar então de maneira ilustrativa como as potências se portam em um sistema trifásico.

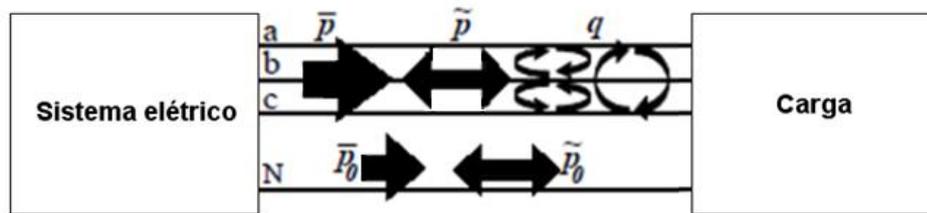


Fig. 2 – Comportamento das potências em um sistema trifásico

2.2. Teoria pq aplicada a filtros ativos

O desenvolvimento da teoria pq sempre teve como finalidade encontrar uma aplicação eficaz de filtros. Inicialmente, o primeiro filtro a utilizar essa teoria, foi o filtro ativo em paralelo. Depois, por necessidade de maior compensação, criou-se o filtro ativo série para ser combinado com o anterior.

O filtro ativo em paralelo consiste em combinar um inversor trifásico com um controlador de corrente através de chaveamento. Esta combinação tem a finalidade de drenar partes das correntes que a carga cria,

compensando fatores indesejáveis ao sistema, como pode ser visualizado na figura 3.

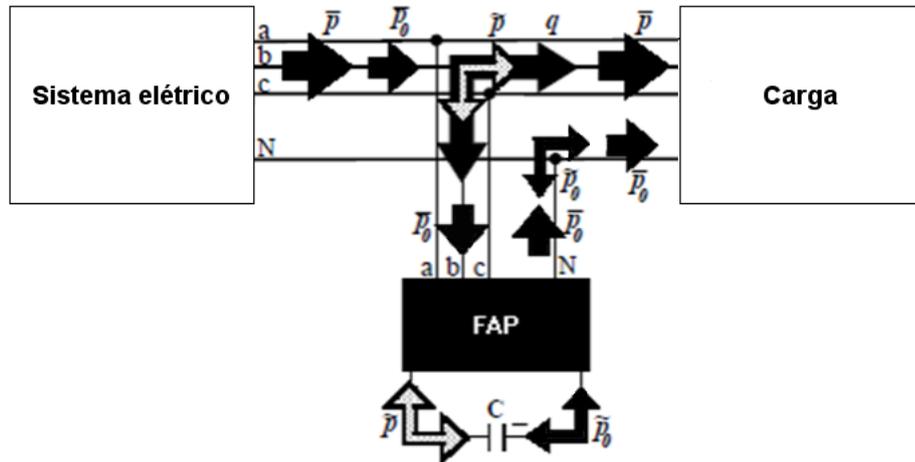


Fig. 3 – Compensação do Filtro Ativo Paralelo (FAP)

A teoria pq aprofunda essa idéia, determinando as correntes que devem ser drenadas para compensar os fatores indesejáveis, ou seja, ela produz a referência de corrente que o controlador de corrente precisa perseguir.

Os efeitos que podem ser compensados são os mais diversos desde o fator de potência até os harmônicos. É inclusive possível que o sistema veja a carga controlada como uma carga resistiva pura mesmo que nesta estejam presentes indutores, capacitores e chaves eletrônicas. Por isso, antes de continuar, é importante decidir qual o tipo de compensação que se utilizará. Existem inúmeros tipos de compensação sendo, os mais importantes, a compensação de potência constante e a compensação de correntes senoidais e equilibradas. A primeira garantirá a potência constante na carga, mesmo que as tensões de alimentação possuam distorções e desequilíbrios,

distorcendo, então, as correntes. A segunda garante o equilíbrio e a não-distorção das correntes, mas em compensação, traz variações na potência entregue à carga, quando as tensões contém distorções e desequilíbrios. No caso do projeto em questão, foi escolhida a compensação de potência constante. Sendo assim, para a correta descrição teórica dos cálculos necessários à compensação, é preciso separar em dois casos: com tensões balanceadas e com tensões desbalanceadas.

2.2.1. Filtros para tensões balanceadas

Para tensões balanceadas (módulos iguais e defasadas de 120°), haverá somente a presença da sequência positiva aplicando a matriz de Fortescue. Neste caso, somente a presença do filtro ativo paralelo é suficiente para aplicar uma compensação de forma a entregar uma potência constante à carga.

Então, aplicando a transformação de *Clarke* nas tensões da rede e correntes da carga medidas pelo filtro (como descrito em (1)) é possível obter seus valores instantâneos em coordenadas (α - β -0).

Com estes resultados em mãos, faz-se o cálculo das potências instantâneas como foi apresentado em (3), sendo possível então, observar que neste caso em especial de tensões balanceadas, p_0 é nulo.

Como dito anteriormente, haverá a presença de p e q , com suas partes oscilantes e médias devendo ser compensadas, as suas partes oscilantes. Para a separação da parte média da oscilante, utiliza-se um filtro passa alta, sendo assim possível determinar as correntes que o filtro precisa sintetizar,

utilizando (6). Em seguida, os valores obtidos podem ser retornados para as coordenadas (a-b-c), utilizando (2).

$$\begin{bmatrix} i_{c\alpha} \\ i_{c\beta} \end{bmatrix} = \frac{1}{v_{\alpha}^2 + v_{\beta}^2} \begin{bmatrix} v_{\alpha} & v_{\beta} \\ v_{\beta} & -v_{\alpha} \end{bmatrix} \begin{bmatrix} p \\ q \end{bmatrix} \quad (6)$$

A compensação das partes oscilantes de potência corresponde na realidade, à compensação de harmônicos presentes devido a não linearidades na carga. Porém, se desejável, pode-se compensar a potência reativa, alterando o fator de potência da carga. Para isso, basta compensar o valor médio da potência reativa instantânea q . Esse tipo de compensação tem seus conceitos discutidos em [2] e [3].

É possível também compensar o valor médio da própria potência ativa instantânea p se assim, se desejar. Inclusive, para o caso de aplicações reais, é necessário se fazer um controle desta potência para evitar que o capacitor do lado CC do inversor se descarregue em demasia como pode ser verificado nos trabalhos em [7].

2.2.2. Filtros para tensões desbalanceadas

Neste caso, o desequilíbrio produzirá tensões de sequência negativa e zero além da positiva. Como o filtro em questão está com a carga, em paralelo, fica impossível a compensação das duas novas sequências sendo

necessário o uso de um filtro em série combinado com este para a completa compensação de fatores indesejáveis.

Note também que, neste caso, haverá a presença de potência instantânea zero (p_0) da transformação de *Clarke*. Para a compensação desta, que apresenta suas partes média e oscilante sempre presentes, será necessário injetar a corrente de sequência zero no neutro do sistema. Apesar de isso ser relativamente simples, outro problema aparece devido à presença da tensão de sequência zero. Ela faz com que exista potência de sequência zero nos terminais do inversor do filtro cujo valor médio poderá fazer com que o capacitor no lado CC do inversor se descarregue completamente, prejudicando o funcionamento do filtro. Para que isto não ocorra, existem duas alternativas. A primeira seria colocar uma fonte CC alimentando o capacitor e a outra seria fazer com que o balanço de potências saindo e entrando no inversor seja nulo, projetando o filtro para que absorva uma parcela de potência real média da rede igual à parte média da potência instantânea de sequência zero, como apresentado em [8].

Capítulo 3

Implementação do Filtro Ativo

O filtro ativo, como foi visto, precisaria então, produzir correntes que somadas às correntes na carga, compensariam efeitos indesejáveis. Para a produção das correntes pode-se, então, pensar em um controlador de corrente de compensação realimentado, onde as variáveis de realimentação seriam as correntes de compensação que serão somadas com as da carga. Como é sabido que o controle realimentado PI é capaz de rastrear referências senoidais com pouco desvio de amplitude e fase, este pode então, associado a um inversor que produzirá as correntes de compensação a partir de uma tensão CC, ser utilizado.

As referências para compensação seriam obtidas como resultado dos cálculos a partir da teoria pq com as tensões e correntes medidas na carga. Os sinais de realimentação requeridos para sintetizar as correntes de compensação seriam, então, medidos na saída do inversor, como pode ser visualizado na figura 4.

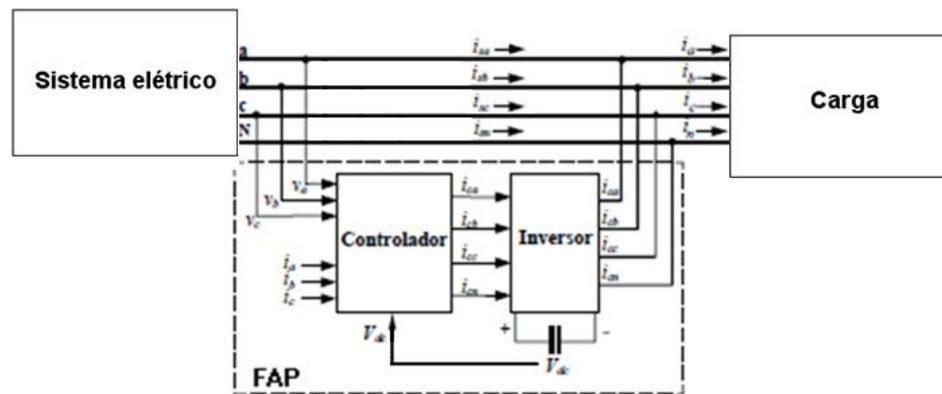


Fig. 4 – Esquema estratégico do FAP

Para os cálculos da teoria pq, é utilizado um microprocessador, neste caso, o modelo MC56F8013 da família 56F800/E da *Freescale* de 16 bits. Trata-se de um dispositivo que reúne uma unidade de processamento com arquitetura de DSP (*digital signal processor*), memórias e diversos circuitos de interface (periféricos) num mesmo encapsulamento. Esta família de dispositivos é designada pelos fabricantes pela sigla DSC (*digital signal controller*), pois combina as funções de um DSP com as de um microcontrolador. Em termos de interfaces aplicáveis para controle de um filtro ativo, o MC56F8013 possui seis canais de entradas analógicas, multiplexados entre dois conversores A/D independentes, e possui seis saídas do tipo PWM, apropriadas para comandar um inversor trifásico.

A configuração do processador pode ser feita utilizando-se um programa produzido pela *Metrowerks* chamado *CodeWarrior*. Nesse ambiente de desenvolvimento, além de ser possível a configuração dos periféricos, pode-se programar o código a ser executado pelo processador em linguagem C, dispensando o uso de linguagem *assembly*.

O *hardware* adicional requerido para validar as simulações consistirá, então, de um sistema de alimentação trifásico, uma interface analógica entre o *MatLab* e os circuitos externos (placa montada no PC), e um circuito montado neste projeto, para adequar as medições de tensão aos limites de entrada dos canais A/D.

3.1. Circuitos de condicionamento dos canais A/D

As entradas A/D suportam apenas tensões que variam de 0V a 3,3V sendo assim, impossível medir diretamente tensões na rede maiores que 2,33V eficazes.

Desta forma, foi construído um circuito simplificado para medição de tensões trifásicas, evitando a influência de componentes de tensão de sequência zero (ver Apêndice I). Este circuito consiste de um par de pequenos transformadores (127/220V-6V) e divisores de tensão, acoplados por meio de uma pilha comum de 1,5V.

O divisor de tensão é ajustado para reduzir a excursão de pico a pico da tensão medida para menos que 3,3V, enquanto a pilha tem a função de subir a forma de onda acima de 0V, colocando-a entre 0V e 3,3V. Os resistores podem ser calculados e aproximados para seus valores comerciais de acordo com sua potência máxima suportável e a fórmula do divisor de tensão:

$$v_{out} = v_{in} \left(\frac{r_2}{r_1 + r_2} \right) \quad (7)$$

O esquema do circuito de condicionamento da medição de tensão pode ser observado na figura 5. Com este circuito, são medidas simultaneamente duas tensões de linha da rede trifásica (e.g. V_{ab} e V_{bc}), a partir das quais podem ser obtidas diretamente as componentes alfa e beta, conforme mostrado no Apêndice I. Deve-se lembrar que este circuito simplificado não é adequado para medição de tensões contendo harmônicos de ordem elevada, pois podem causar atrasos de fase diferentes para diferentes frequências.

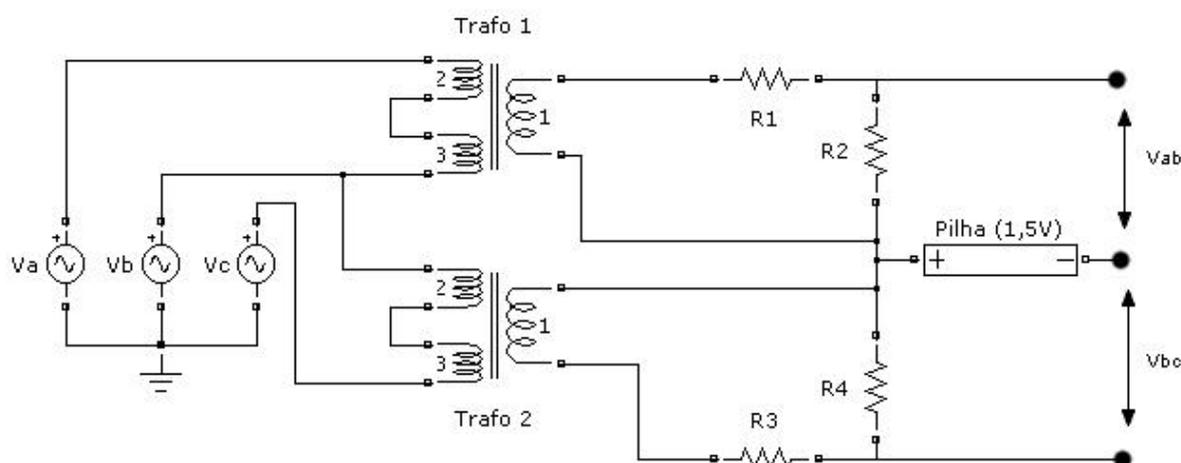


Fig. 5 – Exemplo de circuito de adequação da entrada A/D para medição da tensão

Para a determinação do divisor de tensão, deve-se levar em conta a presença de ruídos que possuam uma ordem de grandeza próxima dos sinais a serem capturados. Este é um problema muito comum e grave na atual aplicação. Para solucionar isso, pode-se projetar o sinal a fim de manter seu

pico próximo dos 3,3V para que os efeitos negativos do ruído sejam minimizados.

Para obter os sinais de corrente, necessários à operação do filtro ativo em paralelo, diferentes técnicas de medição podem ser usadas. Embora, sua implementação esteja fora do escopo deste trabalho, é apresentada a seguir uma breve discussão sobre possíveis alternativas para os circuitos de medição de corrente, a título de orientação para trabalhos futuros.

Os medidores de corrente, empregados mais frequentemente são:

- Resistor *Shunt*
- Sensor de efeito *Hall*
- Transformadores de corrente

O primeiro tipo é amplamente utilizado, pois de todos, é o mais barato e pode apresentar uma ótima imunidade a ruídos. Ele ainda pode ser utilizado de duas maneiras diferentes, uma entre a alimentação e a carga e a outra entre a carga e o aterramento. As figuras 6 e 7 mostram os dois tipos de medidores a resistor *shunt*. Em ambos os casos, convém usar amplificadores de instrumentação com ganho elevado e entrada diferencial, para contrabalançar o baixo valor da resistência *shunt* e reduzir a influência de ruídos. Quando a tensão no estágio de potência é muito maior do que no circuito de controle, pode ser necessário usar amplificadores de isolamento entre ambos os estágios.

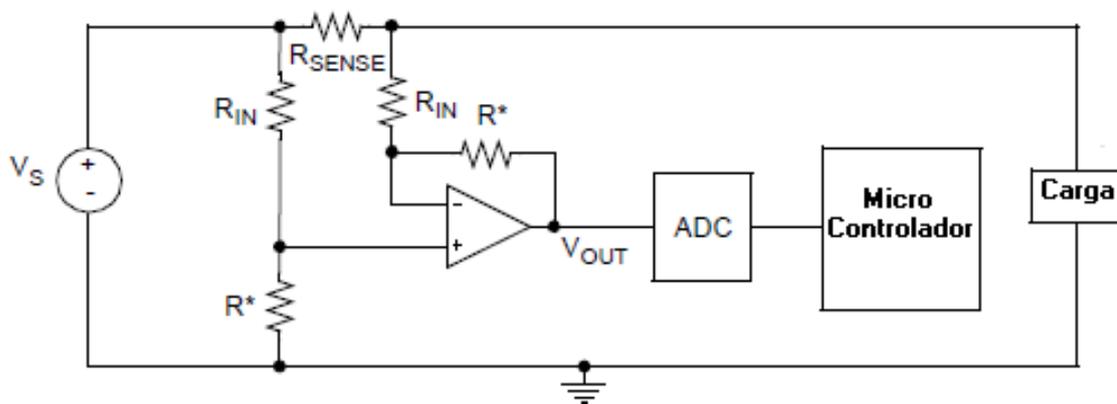


Fig. 6 – Medidor Resistor Shunt de corrente entre a alimentação e a carga

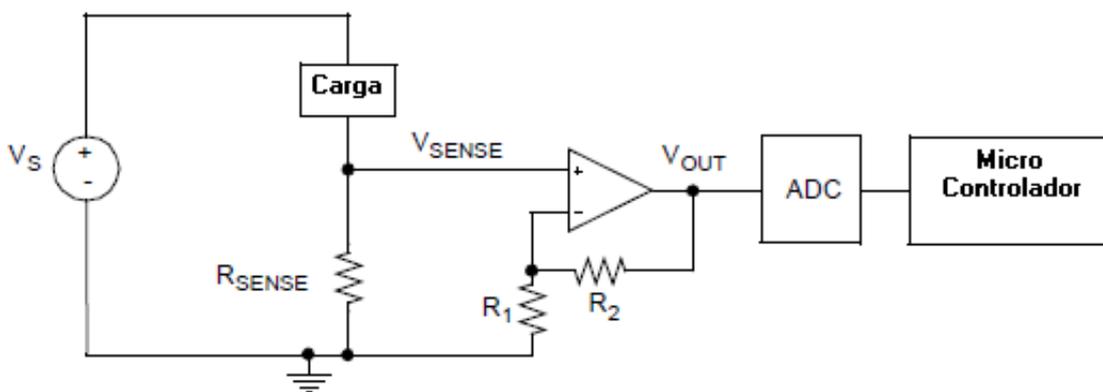


Fig. 7 – Medidor Resistor Shunt de corrente entre a carga e o aterramento

O segundo tipo de medidor se baseia no Efeito *Hall*, que consiste na produção de tensão a partir da passagem de corrente perpendicular a um campo magnético. Este tipo de medidor tem a vantagem de ser eletricamente isolado do circuito de potência, o que garante melhores condições de proteção. Porém, ele é mais caro que a solução anterior, ocupa mais espaço (dificultando sua utilização em circuitos eletrônicos impressos) e a eficácia da medição decresce significativamente conforme a sua temperatura cresce.

Por fim, o terceiro tipo é mais usado em aplicações com alta tensão ou quando não é necessária uma dinâmica de controle muito rápida. Suas características de resposta em frequência são inferiores às dos tipos anteriores, impondo limites a sua aplicação para controle instantâneo de formas-de-onda de corrente. São também mais caros e só funcionam para corrente alternada.

3.2. Análise dos tipos de cargas a serem filtradas

As medições necessárias para operação do filtro ativo são as tensões e as correntes na carga, para assim, estipular as referências de compensação e as correntes na saída do inversor, definindo a realimentação do controlador. Considerando um sistema trifásico completo (a quatro fios) seriam três tensões e quatro correntes para a referência e quatro correntes para a realimentação. No caso do processador em questão, ficaria inviável medir todas essas variáveis, pois existem somente seis canais A/D, o que limita o projeto a uma configuração de apenas três fios.

É preciso mencionar também o problema de controle do capacitor do inversor. Como foi dito anteriormente, sua tensão tem que ficar constante para o funcionamento correto do inversor. Pode-se fazer este controle do mesmo modo que se controla a corrente, porém seria necessário então mais um canal A/D para a realimentação deste controle, agravando ainda mais o problema de falta de canal.

Porém, existe uma maneira de reduzir o número de canais A/D a serem utilizados que vem do tratamento matemático das grandezas elétricas

envolvidas, como pode ser visto no Apêndice I (somente para sistemas a três fios).

Se a carga estiver em triângulo ou estrela, sem a presença de neutro, é possível ainda eliminar a medição da terceira corrente (tanto na carga como na realimentação), pois a soma das três correntes é nula podendo uma ficar expressa em função das outras duas. O que leva, nestes dois casos, a apenas duas medições de corrente.

Nas tensões, é possível, também, medir apenas duas, no caso de carga em triângulo onde as tensões de fase são as tensões de linha que somadas sempre resultam em zero. Mas no caso de cargas desequilibradas em estrela, as tensões de fase não são as tensões de linha sendo então necessário medi-las diretamente. Deve-se lembrar, porém, que se a carga não possuir sequência zero de tensão, é possível obter as tensões de fase a partir dos valores de linha o que levaria à mesma simplificação do caso da carga em triângulo.

3.3. Configurações do *CodeWarrior*

A configuração do *CodeWarrior* é feita utilizando-se a ferramenta Processor Expert que se baseia na tecnologia de *Beans*. *Beans* são blocos de funções, que configuram o dispositivo, garantindo acesso ao *hardware* específico, para que este possa desempenhar suas funções. Assim, é possível escolher o que o Processor Expert pode gerar de código, pois a maioria dos *Beans* são independentes, diminuindo o volume de código a ser levado ao processador, o que resulta em ganho no desempenho.

Para o caso em análise, os *Beans* utilizados são os que configuram o conversor A/D, o PWM e um *bean* responsável pelo tempo entre as execuções, que seria igual à taxa de amostragem. Seus nomes são respectivamente ADC, PWMMC e TIMERINT. Existe também o *Bean* PWM, mas o PWMMC é melhor para esta aplicação, pois este possui tratamento *dead-time* que consiste em adicionar um intervalo de tempo entre a abertura e o fechamento de cada chave num mesmo par no inversor.

Para inserir um *Bean* específico, basta apenas incluí-lo na aba “*Processor Expert*”, localizado à esquerda (ver figuras 8 e 9), sob a pasta *Beans*. Isso pode ser feito clicando com o botão direito do mouse sobre a pasta. As configurações disponíveis para o *hardware* específico podem ser editadas nas janelas de configurações dos *Beans*, que são abertas com um duplo-clique no *Bean*, em questão.

Uma observação também importante é a opção de ativar a interrupção no início da execução ou não, no *Bean* TIMERINT. Com esta opção, é possível controlar o início da execução do código que está entre as interrupções.

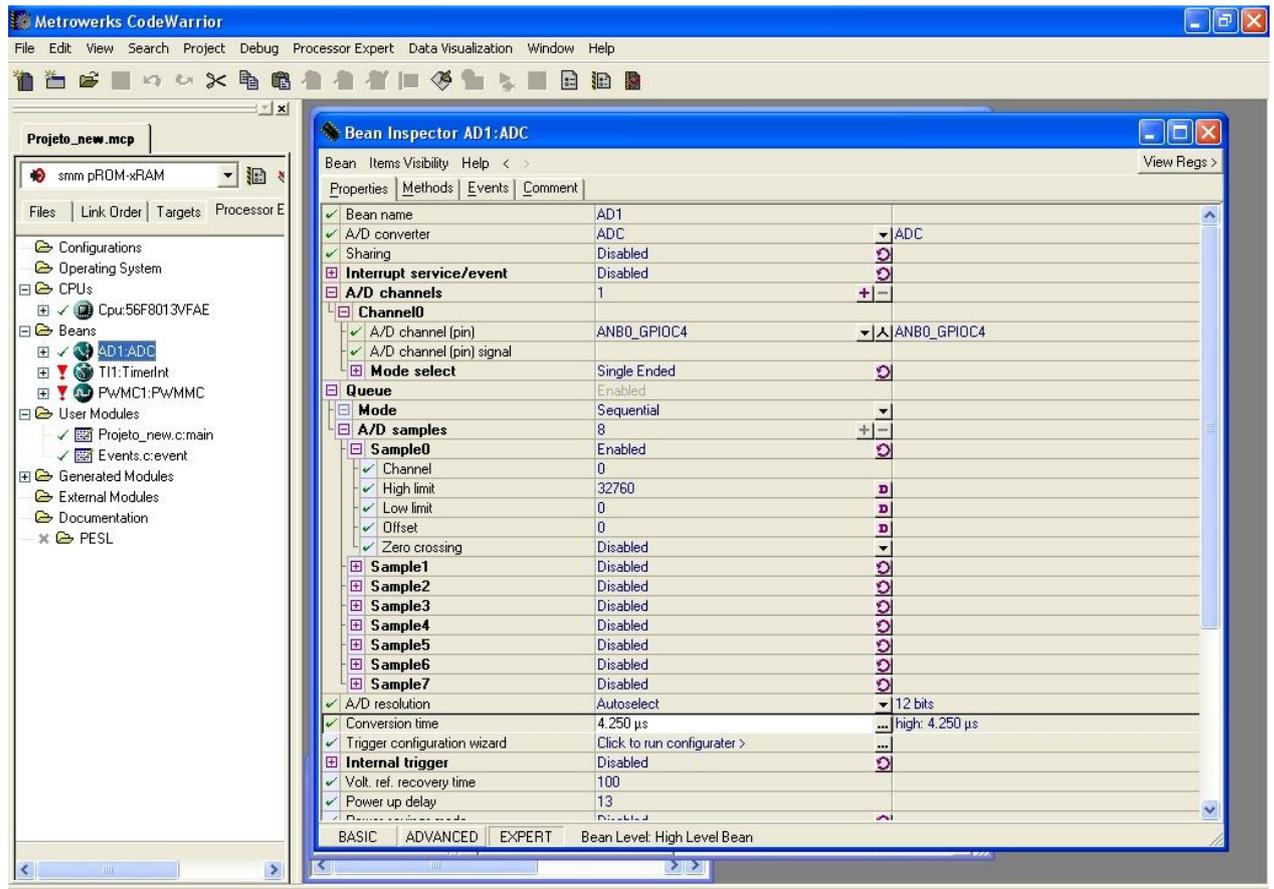


Fig. 8 – Janela de configuração do *Bean* ADC para um canal (ANB0). Note que o tempo de conversão deve ser muito menor que a taxa de amostragem e sua resolução máxima é de 12 bits.

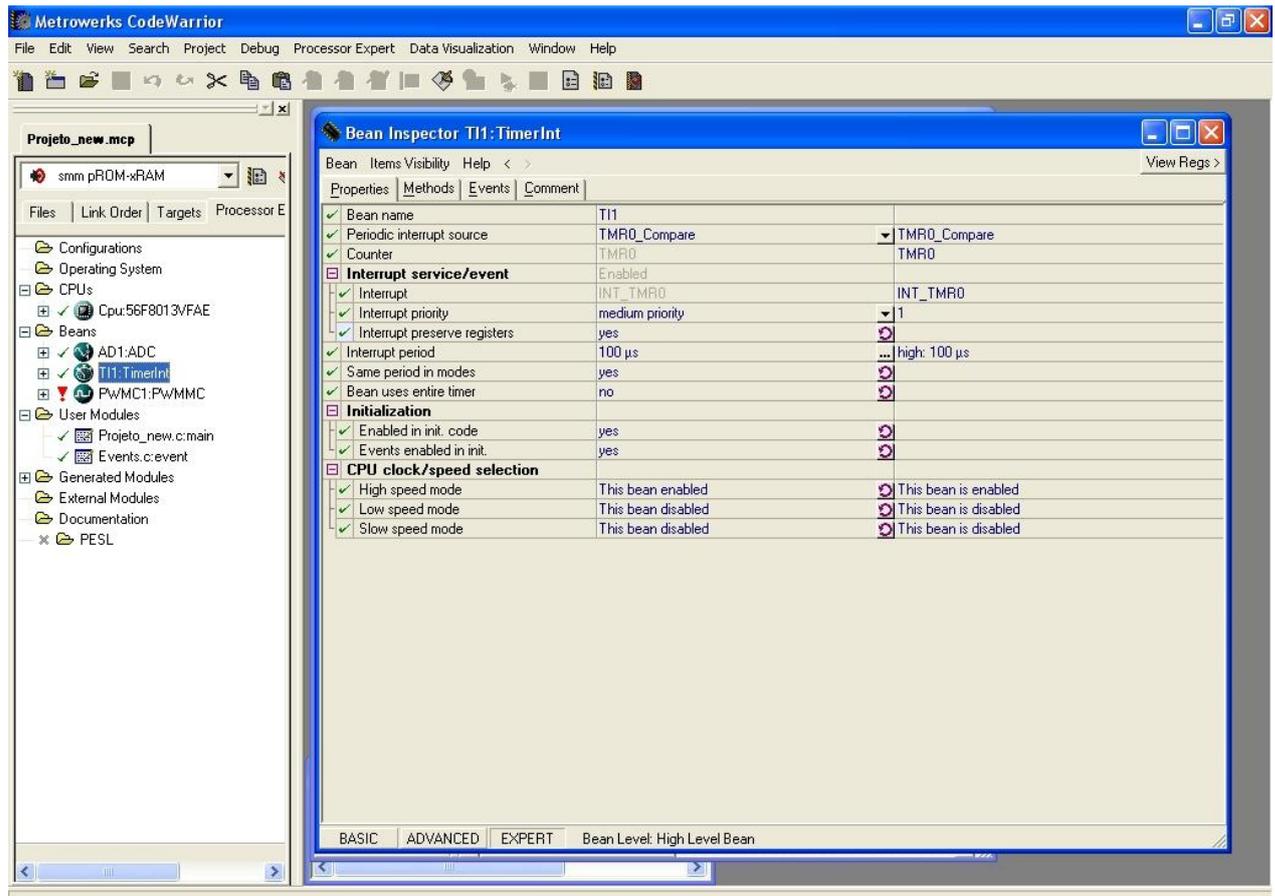


Fig. 9 – Janela de configuração do *Bean* TIMERINT. Note que o tempo de interrupção é a própria taxa de amostragem.

3.4. Observações gerais sobre o algoritmo do processador

Tendo em vista, então, todos os cálculos necessários, é possível programar o código a ser executado pelo processador. Como já foi dito anteriormente, o programa utilizado é o *CodeWarrior*, cuja ferramenta *Processor Expert* permite programar utilizando a linguagem C.

Como o procedimento envolve um código sendo executado várias vezes, este tem que acompanhar os valores variáveis das grandezas elétricas medidas a cada execução. Para que este acompanhamento seja eficaz, o código deve ser executado da maneira mais rápida possível, dentro do período de cada chaveamento, o que só é possível se as variáveis, presentes na execução, forem do tipo inteiro ou inteiro longo. Isso pode ser verificado a partir de duas contas simples de somar onde uma envolve apenas números inteiros e a outra, números do tipo *float* (ponto flutuante). Medindo-se o tempo de execução no próprio processador, verifica-se que o tempo de execução com *float* chega a ser muitas vezes maior.

Mas embora os números inteiros sejam a solução para o tempo de execução, o emprego destes traz complicações na hora das contas, com a presença de erros de truncamento que podem ser comprometedores. Para ajudar neste problema, usa-se uma técnica chamada aritmética de ponto fixo. Com ela, trabalha-se com números fracionários transformados em inteiros por meio da multiplicação do mesmo por potências de 2, tomando cuidado para não estourar os limites de *bits* (16 *bits* para inteiro e 32 *bits* para inteiro longo).

Voltando à figura 10, pode-se então pensar em como realizar a primeira conta que seria a transformação de *Clarke* nas correntes. A função

utilizada para a captura dos valores (disponível através do Processor Expert) retorna os valores entre 0 e 16 *bits* com equivalência ao mínimo e máximo da porta em questão. Assim, pensando-se em aritmética de ponto fixo, é possível dizer que o número capturado é entregue no formato U16_Q16* e normalizado em relação ao intervalo mínimo/máximo da porta e tratá-lo desta forma (ver equação 9), como se fosse expresso em p.u. Isto resulta na possibilidade de representar valores na faixa de 0 até $(1 - 2^{-16})$, ou seja, até aproximadamente 1,0 p.u.

No tratamento, seria necessário, então, transformar o número capturado de volta para o valor real da corrente, pois haverá comparações entre duas grandezas capturadas. Porém, é fácil perceber que se todas as portas de captura e de saída tiverem os mesmos fatores de transformação (mesmo mínimo e máximo e mesmos tratamentos de aquisição), é possível realizar as contas da maneira como é recebido o número da função. Isso sugere que os resistores e relações de ganho na entrada para o tratamento da aquisição sejam os mesmos em todas elas.

$$sinal\ máximo_{externo} = sinal\ máximo_{interno} \left(\frac{3,3}{65536} \right) \quad (9)$$

Como visto anteriormente, a máxima resolução do conversor A/D presente é de 12 *bits*. Sendo assim, mesmo que a variável de captura tenha que ser do tipo 16 *bits* sem sinal, existirão quatro *bits* sem informação de

* A designação de formato U16_Q16 significa que o resultado da conversão A/D é armazenado numa variável de 16 *bits* sem sinal (tipo *unsigned short int* na linguagem C), sendo que nenhum bit é reservado para parte inteira e todos os 16 *bits* restantes são considerados como parte fracionária.

precisão, ou seja, que podem ser descartados para evitar que as contas estourem os limites das variáveis, ficando então em Q12.

Para representação de números constantes, em ponto fixo, deve-se utilizar no mínimo Q7 para garantir aproximação de duas casas decimais. Assim, basta pegar a constante e multiplicar por 128 (pois Q7 equivale a 2^7), eliminando a parte fracionária em seguida. Cabe aqui também, um arredondamento, se possível.

Outra observação importante seria nas prováveis contas de divisão por potências de 2. Estas apresentam o mesmo resultado de simples deslocamentos de *bits*. Porém, esse último modo é feito pelo processador muito mais rapidamente que o primeiro e deve ser usado preferencialmente.

Capítulo 4

Resultados

Neste capítulo são apresentados resultados das simulações realizadas no *MatLab* em tempo real, comparando-os aos resultados obtidos simultaneamente com o algoritmo de cálculo das referências do filtro ativo sendo executado no DSC MC56F8013. Neste caso, foi escolhida a utilização de uma “carga virtual” para minimizar qualquer problema na aquisição das correntes e focar o máximo de tempo do projeto no filtro em si. A “carga virtual” é realizada por meio de simulações em tempo real do *Simulink* do *MatLab*. A partir das tensões medidas por meio do circuito mostrado na Figura 5, e com o uso de um dispositivo A/D e D/A, este arranjo produz sinais de correntes fictícias sincronizadas (na mesma frequência das tensões medidas), podendo conter harmônicos pré-determinados.

Porém, antes de simular com o processador em si, deve-se ter uma idéia do que seria um resultado satisfatório, uma referência. Com isso em mente, é possível simular todas as contas que seriam realizadas por ele (nesse caso não levando em consideração os limites de *bits* das variáveis ou

uso de ponto fixo) utilizando o *Simulink* e verificar o resultado que deve ser esperado quando esta for feita com o processador.

4.1. Construindo a “carga virtual”

Para a simulação da carga foi utilizado um dispositivo com inúmeras portas A/D e duas portas D/A . No caso, as duas portas D/A são suficientes, pois se utilizará as simplificações para circuitos sem a presença de sequência zero de tensão e corrente, descritas no Apêndice I.

Assim basta medir as duas tensões com duas portas A/D, construir as correntes fictícias e mandá-las com as duas portas D/A para o processador, tomando cuidado com os limites de sinal (0 a 3,3V) de suas portas.

Dentro do *Simulink*, será necessário, como foi dito anteriormente, sincronizar o sinal de corrente com a tensão para que estes não apresentem frequências diferentes. Assim o projeto fica bem próximo de uma carga real. Para essa finalidade, pode-se utilizar um artifício matemático que consiste em obter o ωt (ou ângulo de sincronização) do sinal de tensão, a partir das transformações de *Clarke*. A partir daí, é possível produzir sinais diferentes, porém com o mesmo ωt . Para verificar se realmente o filtro funciona, torna-se conveniente produzir correntes senoidais, porém com harmônicos, para que este tente eliminá-los.

Sendo assim, o sistema a ser simulado no *Simulink* toma a forma da Fig. 10. Note que como a transformação de *Clarke* produz componentes defasadas 90° , com uma simples função arco-tangente, pode-se obter o sinal ωt , que deve tomar a forma de várias rampas ascendentes. Deve-se salientar também que o fato de medir tensões “limpas”, diretamente da

rede, torna desnecessário, um sincronizador mais robusto, como um PLL. Note também que o valor médio, de cada tensão medida, que foi adicionado para a captura conjunta com o microprocessador, está sendo retirado. Este valor deve sempre ser retirado para não introduzir erros nas transformações e contas a serem realizadas.

A partir deste, utiliza-se funções cosseno somadas com os harmônicos e devidamente defasadas para melhor posterior análise dos resultados.

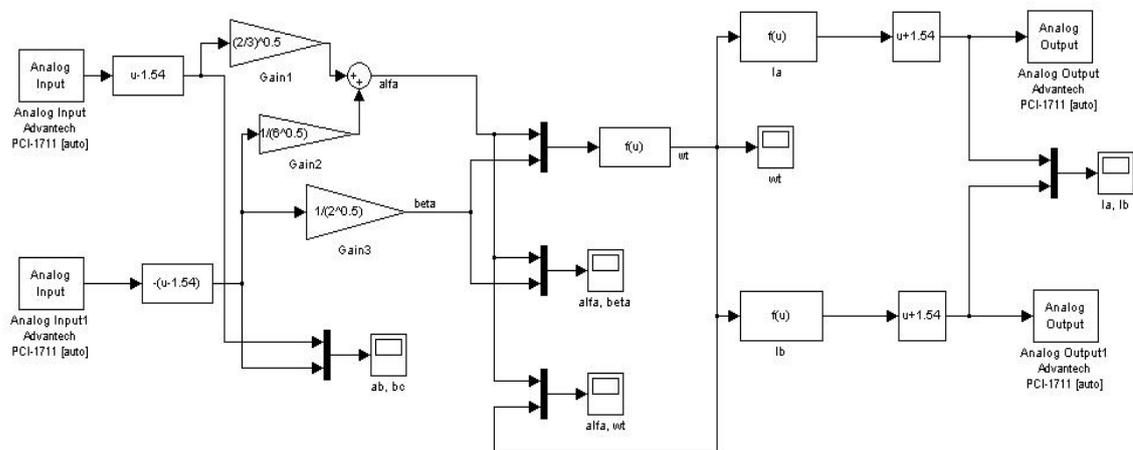


Fig. 10 – Esquema no *Simulink* da “carga virtual”

4.2. Algoritmo do filtro executado no *Simulink*

Obtendo então as correntes, é possível, a partir destas, ainda no *Simulink*, simular a parte que o processador precisaria processar.

Então, primeiro, realiza-se a transformação de *Clarke* obtendo as correntes nas coordenadas alfa-beta a partir da equação (20). Depois, juntamente com as transformações de *Clarke* já realizadas nas tensões,

O primeiro passo consiste na captura dos sinais pelas portas analógicas do processador depois dos devidos ajustes (magnitude e proteção) já discutidos antes. A configuração da captura com os *beans* já apresentados fica bem fácil somente com os ajustes em seus parâmetros e o uso das funções certas de captura. Essas funções ficam junto com o resto das contas dentro do arquivo (Events.c), que contém a função que será chamada a cada interrupção do *bean* temporizador. Antes disso, porém, deve-se inicializar as variáveis, zerando cada uma para evitar problemas em partes do algoritmo que envolvem acumulações. Isso pode ser feito apenas desabilitando a interrupção logo no início dentro da janela de configuração do *bean* temporizador e chamando uma função para inicializar as variáveis. Assim, depois desta função, habilita-se o temporizador.

Capturados os sinais de corrente e tensão, a princípio, o próximo passo seriam as contas de transformação de coordenadas cartesianas para *Clarke*, utilizando (16) e (20). Para essas contas, que basicamente são multiplicações de constantes e soma dos termos resultantes, é possível passar as variáveis usadas na captura para *long int* e Q12 para assim minimizar a chance de overflow sem prejudicar precisão, que como foi dito está com 12 *bits*. As constantes, em Q7, possuem assim, duas casas decimais de precisão.

Porém, quando se observa a segunda conta (das potências p e q), nota-se que esses resultados são multiplicados por si mesmos, causando *overflow*. Assim, é necessário utilizar as simplificações apresentadas no Apêndice II que minimizam o número de multiplicações para obtenção das potências. Nota-se também que, com essa simplificação, não será preciso calcular as correntes em componentes de *Clarke*, somente as tensões, pois o cálculo das potências usará os valores capturados diretamente. As tensões

em *Clarke* serão utilizadas na obtenção das correntes de compensação no final.

Deste modo, utilizando (24) e (25), pode-se calcular as potências, mas antes, deve ser verificado se ainda existe algum *overflow* e fazer os ajustes necessários. Para o cálculo de p , existem apenas multiplicações entre as variáveis que estão em 12 *bits*, ficando no máximo em 24 *bits*, que está dentro do intervalo permitido de 31 *bits* para variáveis do tipo *long int* sinalizado. Já no caso de q , existem as multiplicações entre números de 12 *bits*, porém com uma multiplicação no final por uma constante que precisa estar no mínimo em Q7. Como o limite já está em 24 *bits*, o resultado ficaria com 31 *bits*, bem próximo, mas dentro do limite.

O cálculo dos valores médios das potências pode ser feito através de uma rotina que acumula cada valor e realiza a média a cada execução. Quando o número de execuções chega no máximo de pontos (que seria ao final do período do sinal), cessa a acumulação de valores e começa um método de cálculo como uma “janela móvel”. O primeiro valor seria excluído e ao último, adicionado o novo valor antes do cálculo da média. Portanto é como se uma janela passasse calculando o valor médio de um período do sinal a cada medição.

Feito isso, pode-se obter o cálculo das correntes de compensação por meio de (6) e (20). Têm-se, então, no total, os produtos do inverso do determinante, das tensões em *Clarke*, das potências calculadas e das constantes. Para evitar *overflow* com tantas multiplicações, depois de cada uma, reduz-se o número de *bits* (utilizando o método de deslocamento) necessário para a próxima. Com as operações feitas, chegou-se a um valor final para as correntes de compensação em Q30, que agora servirão de referência para os controladores de correntes.

Os controladores de corrente utilizariam o algoritmo, em (10), que, de maneira discreta, aplicaria o termo proporcional e o integral (junto com a taxa de amostragem h) no erro, enviando, em seguida, o resultado na forma de um sinal PWM para as chaves. O erro é calculado através da diferença entre a referência obtida e o valor medido na saída do inversor. O valor final enviado não é a corrente em si, mas atuando na chave, irá produzir uma corrente que deve, a partir de sucessivas atuações do controlador PI, se aproximar da referência. Porém, neste trabalho, há apenas o interesse em produzir as referências para as correntes de compensação.

$$Valor = Valor_{anterior} + K_p Erro + h K_i Erro_{anterior} \quad (10)$$

No final, foi acrescentado um vetor para armazenar na memória do processador, os valores das correntes já compensadas, utilizando a expressão (11). Note que, para a referência adotada, nos cálculos das potências, por meio da teoria pq, a corrente de compensação, deve ser reduzida do valor real da corrente, gerada pelo *Simulink*. Posteriormente, os resultados foram exportados em um arquivo texto, e, depois de importados no *MatLab*, foram plotados para análise.

$$I_{compensada} = I_{real} - I_{compensação} \quad (11)$$

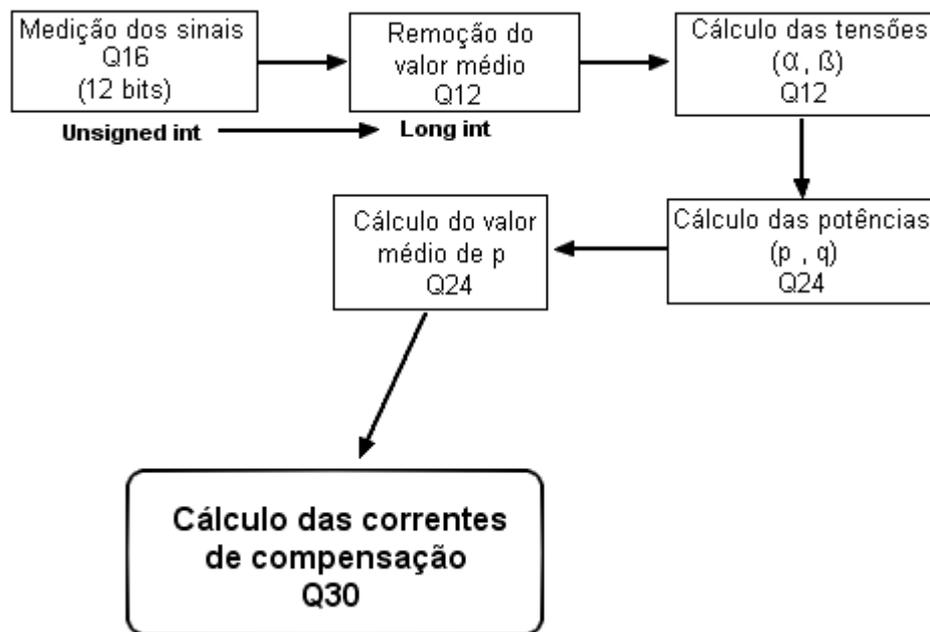


Fig. 12 – Fluxograma simplificado do algoritmo do processador

4.4. Resultados dos experimentos

Os primeiros resultados foram para uma carga com 3º harmônico e fator de potência unitário. Houve um resultado bastante satisfatório, com as correntes compensadas, com formas de seno e defasadas de 120°, conforme esperado.

Mas aqui há uma importante observação. O fato de não poder haver sequência zero numa carga a três fios, torna fisicamente impossível a existência real desta carga, pois harmônicos de terceira ordem circulam pelo neutro onde não poderia haver corrente. Porém, matematicamente, o cálculo das referências para a compensação é possível.

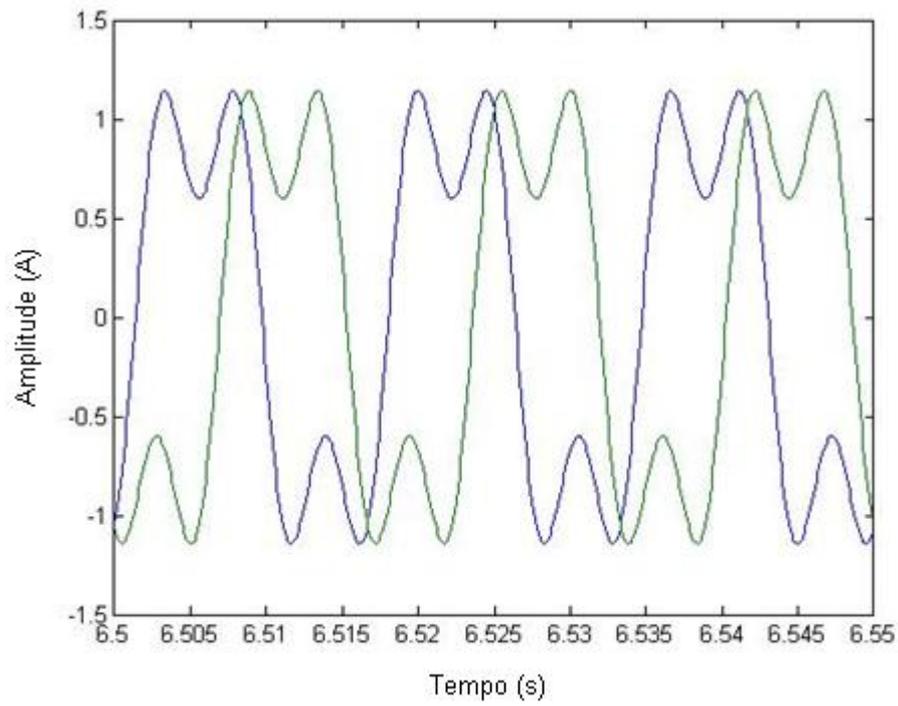


Fig. 13 – Correntes de carga geradas com 3º Harmônico pelo *Simulink*

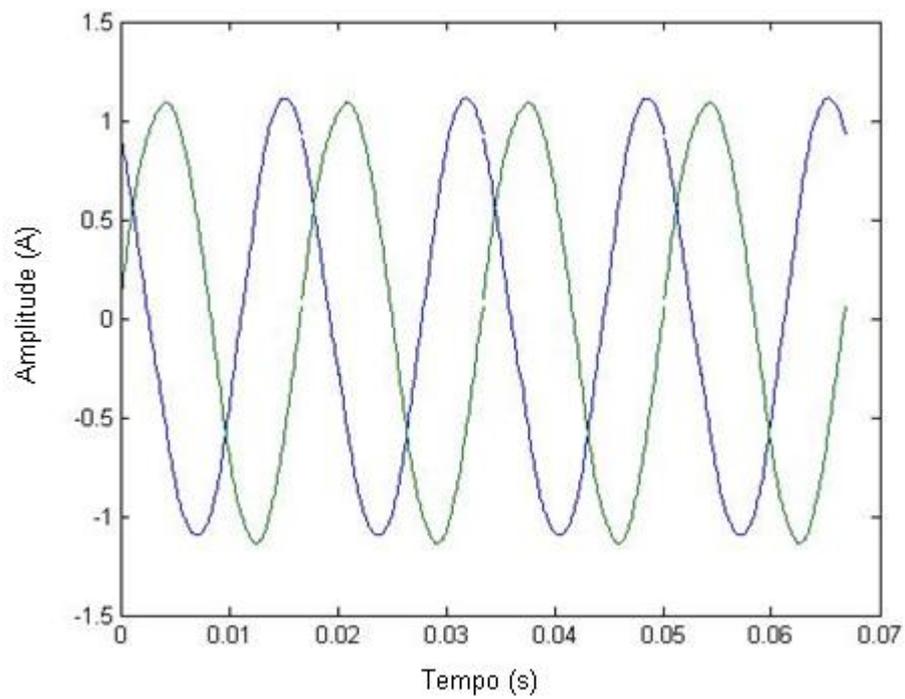


Fig. 14 – Correntes com 3º Harmônico compensado pelo processador

Há, então, o segundo teste (agora fisicamente possível) com o 5º harmônico e fator de potência unitário, onde também o compensador se mostra bastante eficaz, se aproximando do resultado simulado completamente no *MatLab*.

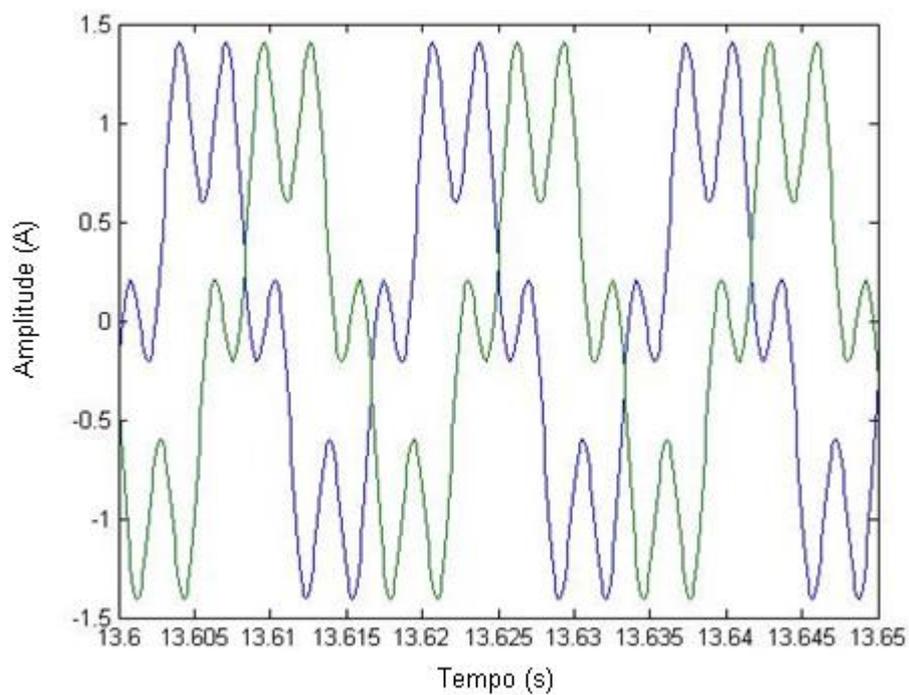


Fig. 15 – Correntes de carga geradas com 5º Harmônico pelo *Simulink*

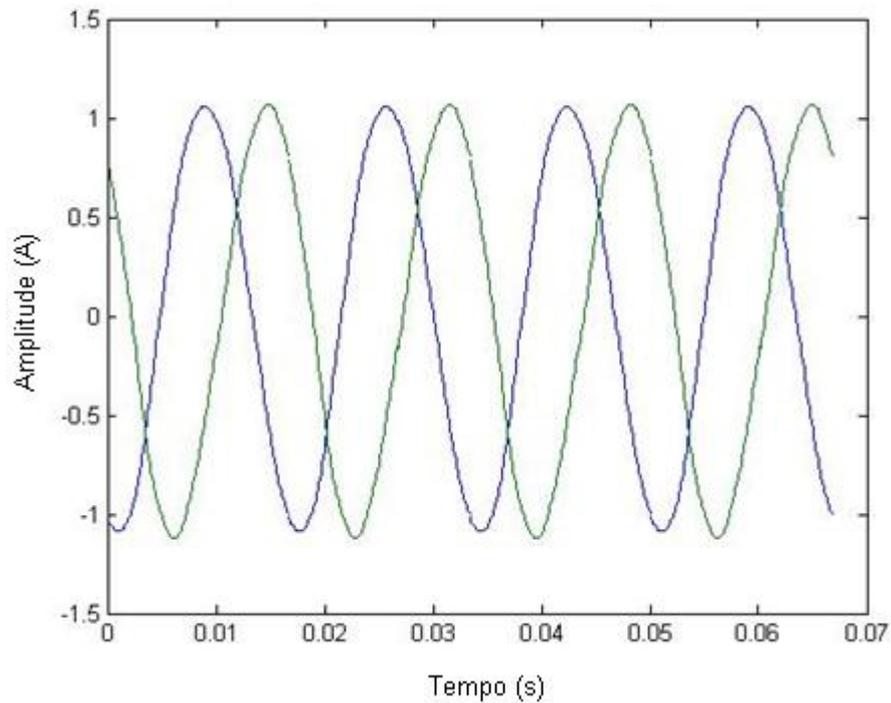


Fig. 16 – Correntes com 5º Harmônico compensado pelo processador

Até agora, estes casos são com fator de potência nulo, onde há a compensação de apenas as partes oscilantes de p e q , pois q não apresenta valor médio, como pode ser observado por meio das figuras 17 e 18. Sendo assim, foi simulada a compensação para o caso com a presença de harmônicos, fator de potência não nulo e carga equilibrada (ver figura 19). Observou-se, então, que quando se compara a corrente de linha com a tensão de linha, uma defasagem de 30° (as tensões de linha são defasadas em 30° das tensões de fase em uma carga equilibrada) aparece, mostrando que o fator de potência incluído por meio de uma defasagem nas correntes de carga foi compensado, ou seja, o valor médio que antes não existia em q apareceu e foi também compensado como esperado.

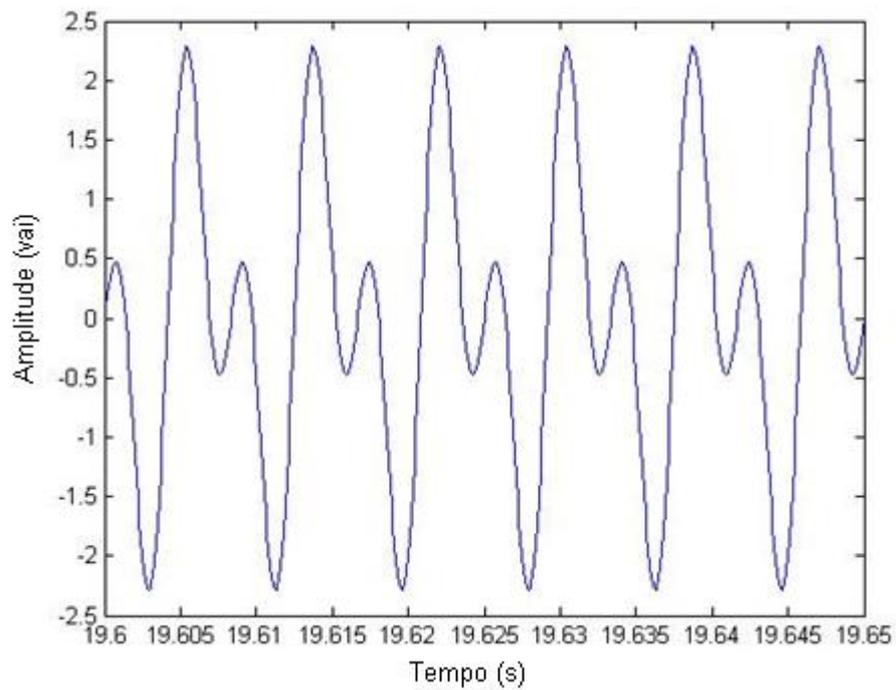


Fig. 17 – Potência q para o caso de corrente com terceiro harmônico e fator de potência unitário (note que não há presença de valor médio)

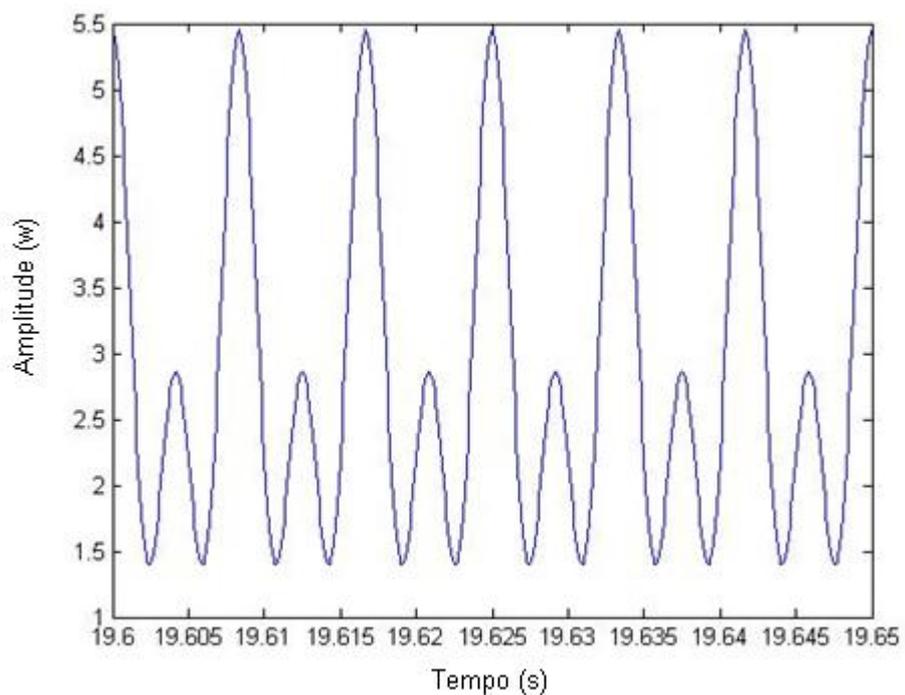


Fig. 18 – Potência p para o caso de corrente com terceiro harmônico (seu valor médio encontra-se aproximadamente em 2.85)

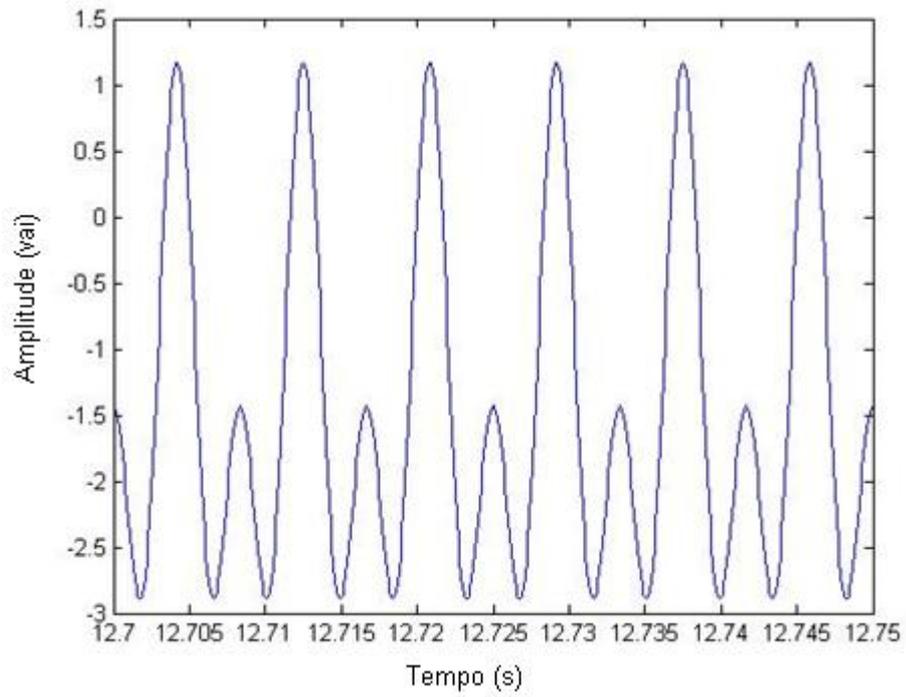


Fig. 19 – Potência q para o caso de corrente com terceiro harmônico e fator de potência menor que 1 (note que agora, há presença de valor médio em aproximadamente -1.42)

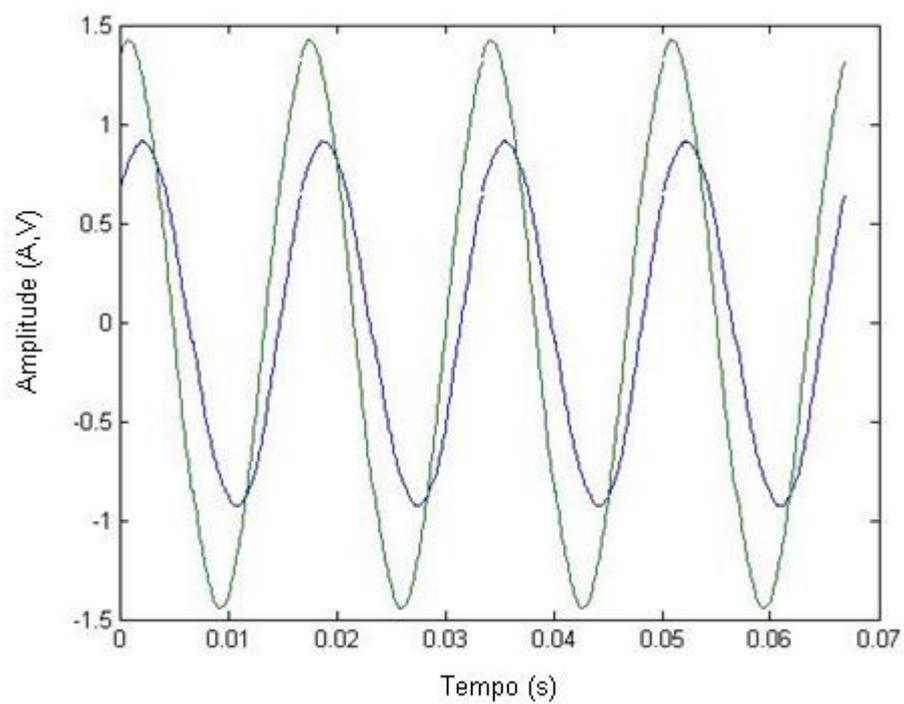


Fig. 20 – Corrente I_a (em azul) defasada 30° em relação à tensão V_{ab} para carga com defasagem de 30° , compensada pelo processador

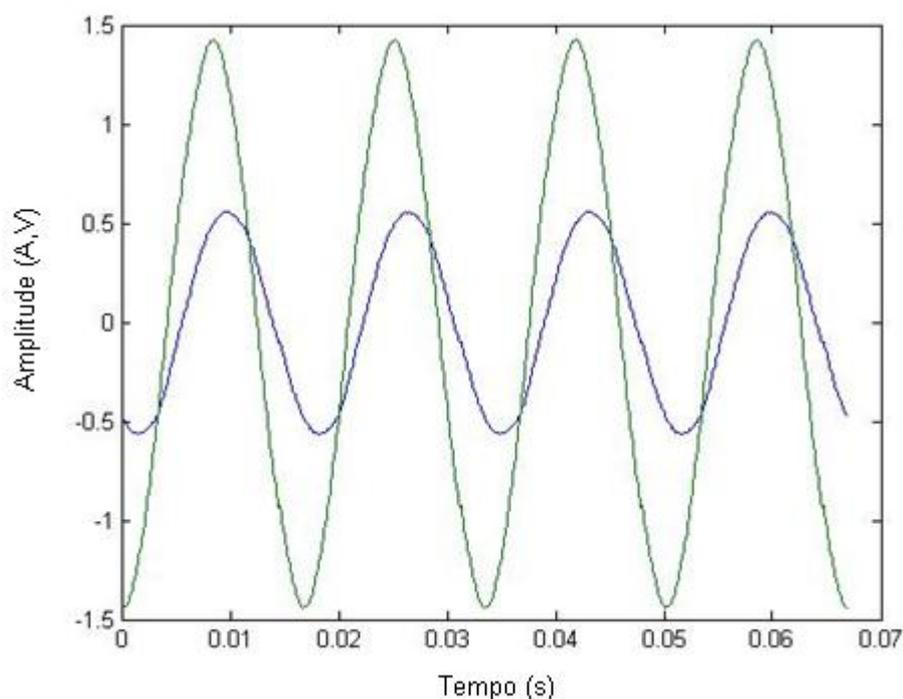


Fig. 21 – Corrente I_a (em azul) defasada 30° em relação à tensão V_{ab} para carga com defasagem de 60° , compensada pelo processador

Também, é importante observar, o resultado da compensação em casos onde há a presença de desequilíbrios ou distorções nas tensões (figura 22 e 23). Como vimos anteriormente, para o tipo de compensação adotado (potência constante na carga), as correntes devem sofrer distorções a fim de compensar as distorções nas tensões, produzindo uma potência constante na carga.

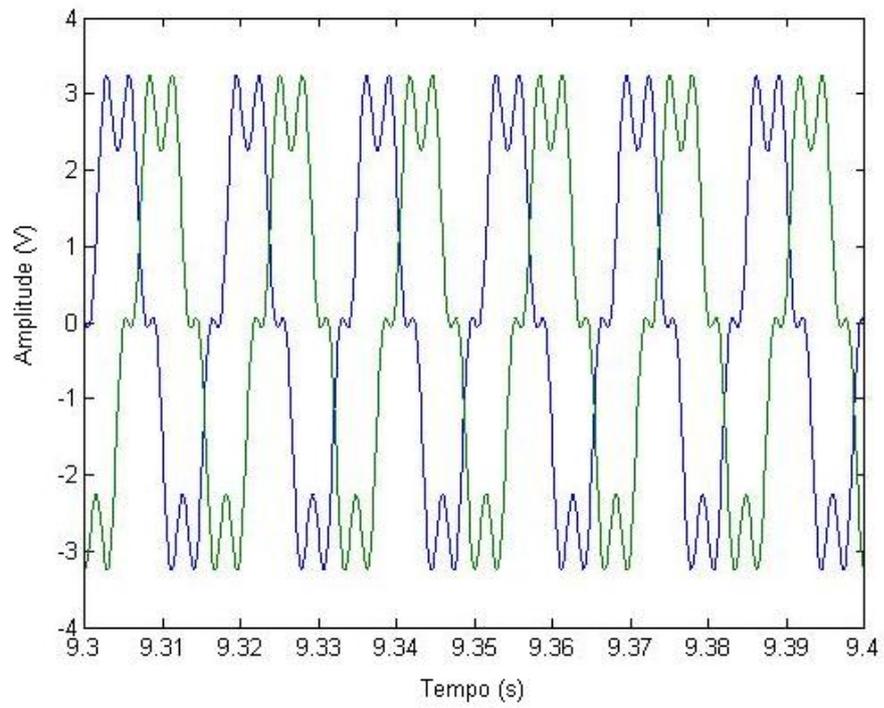


Fig. 22 – Distorções nas tensões de linha da rede provocadas por um 5º Harmônico

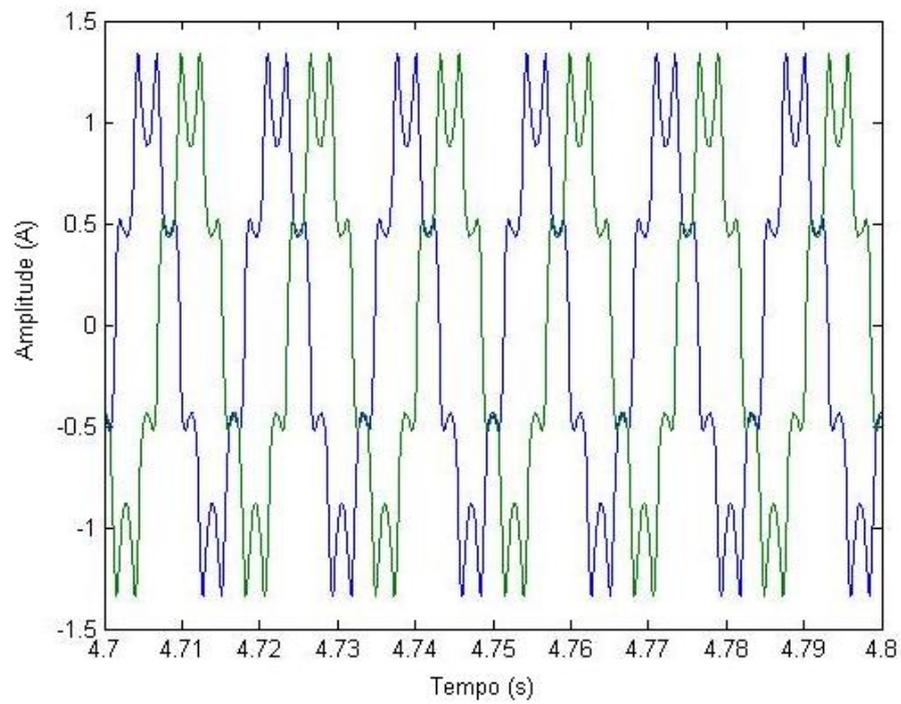


Fig. 23 – Distorção nas correntes (inicialmente com 3º Harmônico) após a compensação, devido à presença de um 5º Harmônico nas tensões da rede

Capítulo 5

Conclusões e Propostas para Trabalhos Futuros

Conclui-se, então, a partir deste trabalho, a real possibilidade de construção de um filtro ativo paralelo, utilizando o processador MC56F8013 da *Freescale*, para a compensação não só de harmônicos, como também de potência reativa instantânea presentes em uma carga sem sequência zero.

As maiores preocupações e desafios para o processador eram o tempo necessário para executar o mínimo de instruções para uma compensação satisfatória (precisa estar dentro de períodos de chaveamento comuns) e as possibilidades que este possuía em conjunto com *hardwares* externos para provar seu desempenho.

Conseguiu-se realizar todas as contas necessárias, em um tempo aproximado de 40 μs , para a obtenção da referência do controlador de corrente, o que fica dentro dos 100 μs de intervalo de amostragem. Também, utilizando um conjunto mínimo de *hardwares* externos, em conjunto com os componentes que acompanham o processador, foi garantida a veracidade da simulação.

Sabendo, então, que para a aplicação com uso de chaveamento PWM deve-se utilizar uma frequência de amostragem em torno de 20 vezes a maior frequência presente no sinal a ser capturado, 100 μ s ou 10 kHz, são mais do que suficientes para frequências de 300 Hz (5° harmônico) deixando uma folga ainda para as próximas contas, que seriam o controlador em si e o envio de dados para os canais PWM, para controle das chaves ou ainda para a compensação de harmônicos ainda mais altos.

Fica, então, a sugestão para trabalhos futuros, a construção de uma carga, agora real, com chaves a serem controladas pelo controlador que utilizará as referências de corrente, criadas por este trabalho. Deve-se, também, prestar atenção aos cuidados na hora de capturar os valores analógicos de corrente, bem como ter em mente os limites de quantidade de portas e manipulação de *bits*, tratados neste trabalho, em capítulos anteriores.

Referências Bibliográficas

- [1] Akagi, H., Kanazawa, Y. e Nabae, A. (1983). "Generalized Theory of the Instantaneous Reactive Power in Three-Phase Circuits," *Proceedings of the IPEC'83 – Int. Power Electronics Conf.*, Tokyo, pp. 1375-1386.
- [2] Barbosa, P.G., Misaka, I. e Watanabe, E.H. (1994). "Shunt-PWM advanced var compensators based on voltage source inverters for FACTS applications:" *Proceedings of the IV Simpósio de Especialistas em Planejamento da Operação e Expansão Elétrica (SEPOPE)*, Foz do Iguaçu.
- [3] Barbosa, P.G. e Watanabe, E.H. (1995). "Advanced series reactive power compensator based on voltage source inverters", *Proceedings of the Congresso Brasileiro de Eletrônica de Potência - COBEP'95*, São Paulo.
- [4] Clarke, E. (1943) *Circuit Analysis of A-C Power Systems, Vol. I—Symmetrical and Related Components*, New York: John Wiley and Sons, Inc..
- [5] Fortescue, C.L. (1918). "Method of Symmetrical Co-ordinates Applied to the Solution of Polyphase Networks," *A.I.E.E.*

Trans., 37: 1027-1140.

- [6] CARLOS, José de Souza; RODRIGUES, Renato Junior. *Controlador digital de sinais – família 56F800/E*. São Paulo: Editora Érica, 2005.
- [7] Penello, L.F., Watanabe, E.H. e Aredes, M. (1992). Filtro ativo de potência com seleção da potência a ser compensada", *Proceedings of the IX Congresso Brasileiro de Automática*, vol. 2, Vitória, pp. 786–791
- [8] Watanabe, E.H., Stephan, R.M. e Aredes, M. (1993). "New Concepts of Instantaneous Active and Reactive Powers in Electrical Systems with Generic Loads, " *IEEE Trans. Power Delivery*, 8(2): 697-703.

APÊNDICE I

Apesar de a teoria do FAP poder ser utilizada nos mais diversos tipos de carga, uma grande otimização pode ser feita quando esta não apresenta sequência zero, reduzindo as contas a serem realizadas pelo processador. Isso é crucial para reduzir o tempo de execução do programa e torná-lo executável dentro do período de chaveamento caso a carga esteja nessa configuração.

Como é sabido, as tensões de linha podem ser expressas em função das tensões de fase e a soma de seus valores, independente do tipo de carga, sempre é nula como pode ser visto em (12) e (13). Porém, para a aplicação da teoria pq, é necessário ter os valores de fase e a matriz em (12) não é inversível.

$$\begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \end{bmatrix} = \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} \quad (12)$$

$$V_{ab} + V_{bc} + V_{ca} = 0 \quad (13)$$

Sendo assim, para o caso especial de carga em estrela isolada, em um sistema simétrico e equilibrado, as tensões de fase podem ser obtidas a partir das tensões de linha dividindo-se o valor de linha por $\sqrt{3}$ [30]. Sendo assim, pode-se então dizer também que a soma das três tensões de fase também vão se anular, ou seja, não há presença de sequência zero de tensão. Com isso, é possível reescrever (12) com o uso de (13) e obter:

$$\begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \end{bmatrix} = \begin{bmatrix} v_{an} - v_{bn} \\ 2v_{bn} + v_{an} \\ -2v_{an} - v_{bn} \end{bmatrix} = \begin{bmatrix} 1 & -1 & 0 \\ 1 & 2 & 0 \\ -2 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} \quad (14)$$

Observando (14), as tensões de linha independem da terceira tensão de fase. E como a terceira tensão de linha pode ser escrita em função das outras duas como pode ser verificado por meio de (13), pode-se retirar então V_{cn} e V_{ca} , e a matriz resultante fica inversível, sendo possível então, obter (15).

$$\begin{bmatrix} v_{an} \\ v_{bn} \end{bmatrix} = \begin{bmatrix} 2/3 & 1/3 \\ -1/3 & 1/3 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \end{bmatrix} \quad (15)$$

Substituindo esses valores em (1), é possível obter as tensões nas coordenadas alfa-beta a partir diretamente das tensões de linha, como em (16).

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} \sqrt{2/3} & 1/\sqrt{6} \\ 0 & 1/\sqrt{2} \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \end{bmatrix} \quad (16)$$

De maneira análoga, pode-se obter uma simplificação semelhante para as correntes. A soma das correntes em uma carga estrela equilibrada será nula, o que nos leva à obtenção das correntes nas coordenadas alfa-beta com somente duas correntes. Isso pode ser feito, partindo da inversão da matriz em (2):

$$\begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} 1/\sqrt{3} & \sqrt{2/3} & 0 \\ 1/\sqrt{3} & -1/\sqrt{6} & 1/\sqrt{2} \\ 1/\sqrt{3} & -1/\sqrt{6} & -1/\sqrt{2} \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} \quad (17)$$

Somando-se as linhas 1 e 2 à linha 3 da matriz e lembrando que a soma das correntes é nula, pode se chegar em (18).

$$\begin{bmatrix} i_a \\ i_b \\ i_c + i_a + i_b = 0 \end{bmatrix} = \begin{bmatrix} 1/\sqrt{3} & \sqrt{2/3} & 0 \\ 1/\sqrt{3} & -1/\sqrt{6} & 1/\sqrt{2} \\ \sqrt{3} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} \quad (18)$$

Invertendo novamente o sistema, é possível perceber que i_0 é nulo, como era esperado para uma carga sem sequência zero, o que pode ser verificado em (19).

$$\begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1/\sqrt{3} \\ \sqrt{3/2} & 0 & -1/\sqrt{6} \\ 1/\sqrt{2} & \sqrt{2} & -1/\sqrt{2} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ 0 \end{bmatrix} \quad (19)$$

Isso, então, mostra que as correntes em alfa-beta podem ser obtidas a partir de somente dois valores de correntes em a-b-c, como em (20).

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \sqrt{3/2} & 0 \\ 1/\sqrt{2} & \sqrt{2} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \end{bmatrix} \quad (20)$$

APÊNDICE II

Existe, ainda, uma simplificação que pode ser feita a fim de aliviar o processador nas contas para obtenção das potências a partir dos resultados do Apêndice I.

Substituindo (16) e (20) em (3), é possível obter as potências em função dos valores cartesianos, porém mantendo a simplificação anterior. Sendo, então, (16) e (20) escritos na forma em (21), após a substituição em (3), são obtidos, para p e q , os valores apresentados respectivamente em (22) e (23).

$$\begin{cases} v_{\alpha} = k_1 v_{ab} + k_2 v_{bc} \\ v_{\beta} = k_3 v_{bc} \\ i_{\alpha} = k_4 i_a \\ i_{\beta} = k_5 i_a + k_6 i_b \end{cases} \quad (21)$$

$$p = v_{bc} i_a (k_2 k_4 + k_3 k_5) + v_{ab} i_a (k_1 k_4) + v_{bc} i_b (k_3 k_6) \quad (22)$$

$$q = v_{bc}i_a(k_3k_4 - k_2k_5) - v_{ab}i_a(k_1k_5) - v_{ab}i_b(k_1k_6) - v_{bc}i_b(k_2k_6) \quad (23)$$

Substituindo, as constantes pelos seus respectivos valores numéricos, é possível verificar que no caso de p, as operações entre as constantes dentro dos parênteses resultam em 1. E no caso de q, resultam em 0.5773, podendo então, ser finalmente reescritas como em (24) e (25).

$$p = v_{bc}i_a + v_{ab}i_a + v_{bc}i_b \quad (24)$$

$$q = 0.5773 (v_{bc}i_a - v_{ab}i_a - v_{ab}i_b - v_{bc}i_b) \quad (25)$$