

UNIVERSIDADE FEDERAL DO RIO DE JANEIRO

ESCOLA POLITÉCNICA

DEPARTAMENTO DE ELETRÔNICA E DE  
COMPUTAÇÃO

FILTRO ANTI-ALIASING GM-C TOTALMENTE  
DIFERENCIAL E SINTONIZÁVEL.

Autor:

---

Ricardo Flach Latorre Moreno

Orientador:

---

Prof. Fernando Antônio Pinto Barúqui, D.Sc.

Examinador:

---

Prof. Carlos Fernando Teodósio Soares, D.Sc.

Examinador:

---

Prof. Antonio Petraglia, Ph.D

DEL  
Junho de 2009



## **Agradecimentos**

Agradeço aos meus familiares, pelo apoio incondicional e pela confiança que depositaram em mim.

Ao professor Fernando Antônio Pinto Barúqui pela oportunidade, pela credibilidade depositada e por me orientar com grande paciência e dedicação, e por compartilhar seu saber de maneira tão generosa.

Ao professor Carlos José Ribas D'Avila por ter me recebido com grande hospitalidade no Departamento de Eletrônica e Computação (DEL), me dando todo o apoio em minha transferência.

Aos meus colegas do Laboratório de Processamento Analógico e Digital de Sinais, pelo companheirismo e pelo tempo dispensado.

A todos os professores da Universidade Federal do Rio de Janeiro pela excelência, seriedade, profissionalismo, dedicação e diligência com que desempenham seu trabalho, além de todo o apoio que oferecem aos seus alunos.

Aos meus colegas do Departamento de Eletrônica e Computação pela companhia, pela amizade e pelos momentos de descontração.

Aos meus colegas e professores da Pontifícia Universidade Católica do Rio de Janeiro, que embora distanciados, estarão sempre presentes em minha memória.

Agradeço, em fim, a todos aqueles que, embora não tenham sido citados nominalmente, colaboraram de maneira decisiva para que eu chegasse até aqui.

## Resumo

O tema do trabalho é o estudo de uma implementação de um filtro analógico e contínuo no tempo, para ser implementado em um circuito integrado em tecnologia CMOS (*Complementary Metal Oxide Semiconductor*), compondo uma parte do sistema de um detector de cavitação, sendo utilizado nos estágios de pré e pós-processamento de sinais de baixas frequências (inferiores a poucas dezenas de quilohertz) com frequência de corte ajustável, de modo a conferir-lhe flexibilidade e permitir a compensação de eventuais erros produzidos durante o processo de fabricação.

O trabalho tem como foco uma topologia de filtros gm-C analógicos integrável, baseada em capacitores e em OTA's (*Operational Transconductance Amplifiers*) diferenciais de diferenças, com ganho ajustável. As simulações deste filtro serão realizadas com base em modelos computacionais sofisticados, com parâmetros realistas, utilizados pela indústria de microeletrônica. Pretende-se apresentar uma possível implementação para este filtro, tema deste trabalho, demonstrando seu funcionamento através de uma série de simulações realizadas em ferramentas de *software* profissionais.

# Sumário

Lista de Figuras .....	vi
Lista de Tabelas.....	ix
<b>I. Introdução.....</b>	<b>1</b>
I.1. Motivação.....	2
I.2. Desafio .....	3
I.3. Objetivo.....	4
I.4. Organização.....	4
<b>II. OTA .....</b>	<b>6</b>
II.1. Aplicações:.....	7
II.2. Projeto do OTA.....	9
II.3. O circuito do OTA .....	13
II.4. Controle de Modo Comum .....	14
II.5. Controle da transcondutância.....	16
<b>III. Filtro gm-C.....</b>	<b>19</b>
III.1. Filtro Anti-Aliasing .....	19
III.2. O Filtro Projetado .....	20
<b>IV. Layout .....</b>	<b>25</b>
<b>V. Resultados.....</b>	<b>30</b>
V.1. Resultados do OTA .....	30
V.2. Resultados do Filtro gm-C.....	35
<b>VI. Conclusão.....</b>	<b>42</b>

**Referências .....44**

## Lista de Figuras

Figura I.1: Pás de uma turbina inutilizadas pela ação da cavitação. ....	2
Figura I.2: Diagrama esquemático do detector de cavitação.....	3
Figura II.1: Diagrama esquemático amplificador diferencial de diferenças. ....	7
Figura II.2: Diagrama esquemático da implementação do resistor com um OTA simples. .....	8
Figura II.3: Diagrama esquemático de um indutor implementado com gm-C.....	9
Figura II.4: Característica da transcondutância para um par diferencial simples.....	10
Figura II.5: Par diferencial triplo com excursão de sinal estendida. ....	11
Figura II.6: Característica da transcondutância do par diferencial triplo. ....	11
Figura II.7: Diagrama esquemático do circuito do atenuador. ....	12
Figura II.8: Diagrama esquemático do deslocador DC. ....	12
Figura II.9: Diagrama esquemático do circuito do OTA diferencial de diferenças. ....	13
Figura II.10: Símbolo do OTA diferencial de diferenças.....	14
Figura II.11: Diagrama esquemático do circuito de controle de modo comum. ....	15
Figura II.12: Diagrama esquemático de parte do estágio de saída do OTA.....	16
Figura III.1: Representação esquemática da ocorrência de <i>aliasing</i> em um sinal amostrado, onde $\Omega_s$ é a frequência de amostragem.....	19
Figura III.2: Especificações do projeto do filtro <i>anti-aliasing</i> .....	21
Figura III.3: Diagrama esquemático do circuito do filtro implementado com elementos passivos.....	21
Figura III.4: Resposta em frequência do filtro com elementos passivos normalizados. 22	
Figura III.5: Diagrama esquemático do circuito do filtro, implementado com OTA's simples.....	23

Figura III.6: Diagrama esquemático do circuito do filtro implementado com OTA's diferenciais de diferenças. ....	23
Figura IV.1: <i>Layout</i> do OTA. ....	25
Figura IV.2: Representação esquemática do <i>layout</i> de uma célula capacitiva.....	27
Figura IV.3: <i>Layout</i> do filtro. ....	29
Figura V.1: Relação entre a tensão diferencial em uma das entradas e a corrente de saída. ....	30
Figura V.2: Relação entre a tensão diferencial em uma das entradas e a transcondutância do OTA. ....	31
Figura V.3: Resposta em frequência do OTA para um valor fixo de $V_{tune}$ . ....	32
Figura V.4: Diagrama esquemático do circuito do integrador Gm-C. ....	32
Figura V.5: Resposta em frequência do integrador Gm-C, para diferentes valores de $V_{tune}$ . ....	33
Figura V.6: Curvas de transcondutância para 100 rodadas de Monte Carlo, considerando descasamento entre os componentes. ....	34
Figura V.7: Histograma da transcondutância no ponto de operação, em 100 rodadas de Monte Carlo, e com $V_{tune}$ constante. ....	34
Figura V.8: Resposta do filtro a entradas senoidais com diferentes amplitudes. ....	35
Figura V.9: Relação entre a THD e a amplitude do sinal de entrada. ....	36
Figura V.10: Resposta do filtro a uma onda senoidal de 5 kHz para 100 rodadas de Monte Carlo, considerando descasamento entre os componentes.....	36
Figura V.11: Histograma da tensão de <i>offset</i> na saída do filtro para 100 rodadas de Monte Carlo, considerando apenas descasamento entre componentes. ....	37
Figura V.12: Magnitude da resposta em frequência do filtro para diferentes valores de $V_{tune}$ . ....	38

Figura V.13: Detalhe do <i>ripple</i> da banda de passagem do filtro gm-C, com diferentes valores de $V_{tune}$ .....	38
Figura V.14: Resposta em frequência para 100 rodadas de Monte Carlo, considerando descasamento entre os componentes. ....	39
Figura V.15: Histograma da magnitude da saída em 1 Hz, com $V_{tune}$ constante, em 100 rodadas de Monte Carlo, considerando apenas o descasamento entre os componentes. ....	40
Figura V.16: Densidade espectral de potência do ruído na saída do filtro. ....	40

## Lista de Tabelas

Tabela II.1: Valores das dimensões dos transistores do OTA.....	17
Tabela II.2: Valores das dimensões dos transistores do circuito do atenuador e do deslocador DC. ....	18
Tabela II.3: Valores das dimensões dos transistores do circuito de controle de modo comum. ....	18
Tabela 0.1: Valor dos componentes do filtro normalizado. ....	22
Tabela 0.2: Valor das capacitâncias utilizadas no filtro gm-C.....	24
Tabela IV.1: Valor da potência total do ruído referenciado na entrada do filtro gm-C para diferentes valores de $V_{tune}$ . ....	41
Tabela IV.2: Parâmetros referentes à performance do OTA.....	41
Tabela IV.3: Parâmetros referentes à performance do filtro. ....	41

# I. Introdução

Na natureza, os eventos encontrados são, em sua quase totalidade, analógicos e contínuos no tempo. Assim, para que seja possível a realização de algum processamento digital ou mesmo analógico discreto no tempo, nos sinais associados a estes eventos, é necessária uma etapa de pré-processamento baseada em circuitos analógicos contínuos no tempo. Por essa razão, apesar da elevada complexidade, os circuitos analógicos ainda são parte fundamental dos circuitos destinados ao processamento de sinais.

Devido à crescente demanda por miniaturização dos componentes, se torna cada vez mais necessário agregar o máximo de funcionalidades aos dispositivos. Assim sendo, os circuitos analógicos estão sendo incorporados aos sistemas digitais e implementados no mesmo circuito integrado.

Porém, conforme foi dito, o projeto de circuitos analógicos não é nada trivial. Enquanto o projeto de circuitos digitais é cada vez mais automatizado, o projeto de circuitos analógicos ainda é um desafio que apenas a mente humana, com o auxílio de algumas ferramentas computacionais, pode superar.

Nos projetos de circuitos integrados analógicos as dificuldades são grandes, visto que deve-se levar em conta a possibilidade de variações significativas, em torno de 20%, entre os valores absolutos dos componentes projetados e aqueles efetivamente fabricados. Além disso, componentes projetados para possuírem os mesmos valores podem, devido a fatores inerentes aos processos de fabricação, apresentar discrepâncias em seus valores relativos. Soma-se a isto a necessidade de projetar um circuito que ocupe o mínimo de espaço possível, com componentes de dimensões reduzidas, para que sua produção seja economicamente viável.

Assim, o projeto de um circuito integrado analógico, além cumprir de maneira satisfatória todos os requisitos impostos pelo problema, ainda deve considerar as restrições relacionadas com o processo de fabricação.

## I.1. Motivação

O projeto desenvolvido neste trabalho de fim de curso destina-se a realizar o estágio de pré-processamento, contínuo no tempo, de um circuito utilizado como detector de cavitação. A cavitação é um fenômeno que ocorre quando a pressão estática absoluta de um fluido cai abaixo de sua pressão de vapor, fazendo com que este se transforme em vapor à temperatura ambiente e, conseqüentemente, causando a formação de bolhas de vapor no corpo do líquido. Quando as bolhas de vapor colidem com uma superfície sólida, elas colapsam, transferindo sua energia. Quando esse fenômeno ocorre sucessivamente, pode causar a erosão da superfície atingida. No caso das pás das turbinas de usinas hidroelétricas, os danos causados pela cavitação são tão grandes que podem inutilizá-las em pouco tempo.

Para evitar que a erosão causada pela cavitação comprometa demais o funcionamento das turbinas, são realizadas interrupções periódicas na operação das mesmas, para inspeção das pás e realização dos reparos necessários ou substituição das pás comprometidas.

O detector de cavitação pretende identificar a ocorrência desse fenômeno, de modo a permitir o acompanhamento mais preciso da ocorrência deste em uma determinada turbina, avaliando seu efeito acumulativo e, dessa forma, possibilitando o melhor controle no regime de trabalho das turbinas, a fim de aumentar sua vida útil ou permitindo a realização de manutenções pontuais somente quando necessário, dispensando inspeções periódicas.



Figura I.1: Pás de uma turbina inutilizadas pela ação da cavitação.

Este detector processa o sinal elétrico produzido por um acelerômetro, acoplado à turbina, que capta a vibração causada pelos impactos das bolhas de vapor com a

superfície das pás. A maior parte da energia do sinal correspondente à ocorrência da cavitação reside em uma faixa de frequências situada em poucas dezenas de quilohertz. A finalidade do detector de cavitação é a filtragem do sinal elétrico produzido pelo acelerômetro e a medição da amplitude deste sinal filtrado, permitindo uma análise quantitativa da ocorrência da cavitação e a estimativa dos danos causados.

A parte principal do processamento do sinal será discreto no tempo, sendo realizado por um filtro a capacitores chaveados.

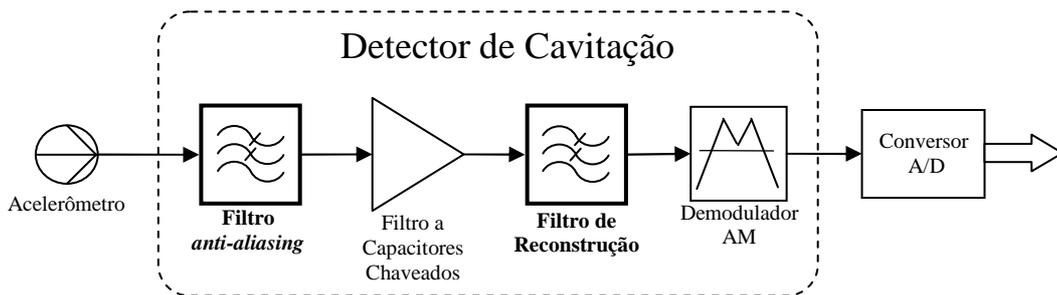


Figura I.2: Diagrama esquemático do detector de cavitação.

## I.2. Desafio

A implementação de filtros de baixas frequências em circuitos integrados, baseados em elementos passivos (resistores, indutores e capacitores), apresenta diversas inconveniências. A fabricação de indutores planares para operação em baixas frequências é economicamente proibitiva devido à grande superfície de silício necessária para realizar estes elementos. Além disso, mesmo que a construção fosse viável, a precisão dos indutores sofreria grandes variações dentro de um mesmo circuito integrado, devido à sensibilidade à dispersão dos parâmetros de processo. A fabricação dos resistores e capacitores passivos esbarra nos mesmos problemas de área e precisão.

Assim, uma outra abordagem deve ser considerada. Como alternativa para este problema optou-se pela implementação de um filtro ativo baseado somente em transdutores e capacitores (gm-C). Entretanto, na faixa de frequências em que este filtro atuará (inferior a poucas dezenas de quilohertz), as capacitâncias integradas na ordem de  $10^{-12}$  F impõem transcondutâncias na ordem de  $10^{-7}$  A/V, que são de difícil

implementação, por serem muito baixas. O projeto dos OTAs não é trivial e requer muita atenção à impedância de saída, que tem que ser muito elevada.

O baixo valor da transcondutância e a elevada impedância de saída não são as únicas dificuldades associadas ao projeto. A necessidade da grande linearidade, em uma faixa de tensão diferencial de entrada bastante extensa, também é um fator que aumenta a complexidade do projeto do circuito. Além disso, a necessidade de um ajuste do gm em uma faixa ampla, sem comprometer as características importantes da resposta do filtro, é outro fator complicador deste projeto.

### **I.3. Objetivo**

Neste projeto, pretende-se mostrar uma possível implementação para a etapa do pré-processamento contínuo no tempo do circuito detector de cavitação. A tecnologia CMOS (*Complementary Metal-Oxide Semiconductor*) de 0,35  $\mu\text{m}$  utilizada neste projeto tem como grande vantagem a capacidade de permitir a implementação tanto de circuito digitais quanto analógicos, ambos com bons desempenhos.

Pretende-se mostrar ao longo deste trabalho a implementação de um filtro ativo gm-C, passa-baixas, baseada em Amplificadores Operacionais de Transcondutância (OTA's) de duas entradas diferenciais, também chamado de OTA diferencial de diferenças, com transcondutância ajustável, grande linearidade e elevada excursão de sinal na entrada.

O filtro implementado deve limitar a banda do sinal que será processado pelo filtro a capacitores chaveados, evitando a ocorrência do fenômeno de *aliasing*.

### **I.4. Organização**

Este trabalho divide-se em cinco capítulos, cada um deles tratando de um aspecto específico do projeto:

No Capítulo II apresenta-se o OTA projetado, discutindo-se alguns aspectos de seu funcionamento, juntamente com algumas de suas aplicações.

No Capítulo III, será apresentado o circuito que implementa o filtro *anti-aliasing*, contínuo no tempo, implementado utilizando-se o OTA anteriormente descrito. Serão expostos alguns conceitos relacionados com a aplicação a que o filtro se destina e aspectos do projeto do mesmo.

Os desenhos das máscaras de integração, bem como detalhes sobre as técnicas de desenho utilizadas para o layout do circuito, são mostrados no Capítulo IV.

O Capítulo V é destinado à apresentação e respectiva discussão dos resultados das simulações do OTA e do filtro gm-C projetados.

Finalmente, no Capítulo VI, serão expostas as conclusões mais pertinentes a respeito do trabalho realizado.

## II. OTA

Neste capítulo, trataremos da apresentação do OTA que foi projetado, bem como algumas de suas aplicações na microeletrônica.

O OTA é uma estrutura largamente utilizada em projetos de circuitos integrados analógicos, constituindo um dos tijolos fundamentais na construção destes circuitos. O OTA é um dispositivo que, idealmente, funciona como uma fonte de corrente controlada por tensão, ou seja, um transcondutor.

No desenvolvimento de circuitos ativos analógicos em tecnologia CMOS, o OTA ocupa o lugar dos tradicionais amplificadores operacionais de tensão (OpAmp's), muito utilizados nas tecnologias de transistores bipolares. A implementação de filtros com amplificadores operacionais possui alguns inconvenientes: necessitam obrigatoriamente de capacitores e resistores, estes últimos sendo inapropriados para a integração em larga escala; para o ajuste de sintonia é necessário que o resistor ou o capacitor seja um elemento variável; em geral, os amplificadores operacionais precisam de compensação de pólo dominante para garantir a estabilidade, uma vez que essas estruturas têm que ser realizadas em dois estágios em função da necessidade de baixa impedância de saída, que não é facilmente obtida em circuitos CMOS.

As implementações de filtros ativos contínuos no tempo, desenvolvidos em tecnologia MOS, baseadas em estruturas do tipo gm-C onde se empregam somente OTA's e capacitores, não precisa de compensação de pólo dominante e permite o ajuste de sintonia, simplesmente variando a transcondutância do OTA. Devido às características do funcionamento dos MOSFET's (MOS - *Field Effect Transistor*), consegue-se produzir dispositivos que apresentam elevadas impedâncias de entrada, bem como, altas impedâncias de saída. Essas são qualidades bastante desejadas para um OTA.

Como foi mencionado no Capítulo I, escolheu-se um OTA diferencial de diferenças, onde a corrente diferencial na saída do OTA é proporcional a diferença entre as tensões diferenciais de entrada.

A Figura II.1 mostra os pares diferenciais que constituem a entrada do circuito do OTA diferencial de diferenças. Supondo que os transistores M1a, M1b, M2a e M2b

sejam idênticos obtemos a expressão (II.1), onde  $I_b$  é uma corrente de polarização e  $gm$  é a transcondutância dos pares diferenciais.

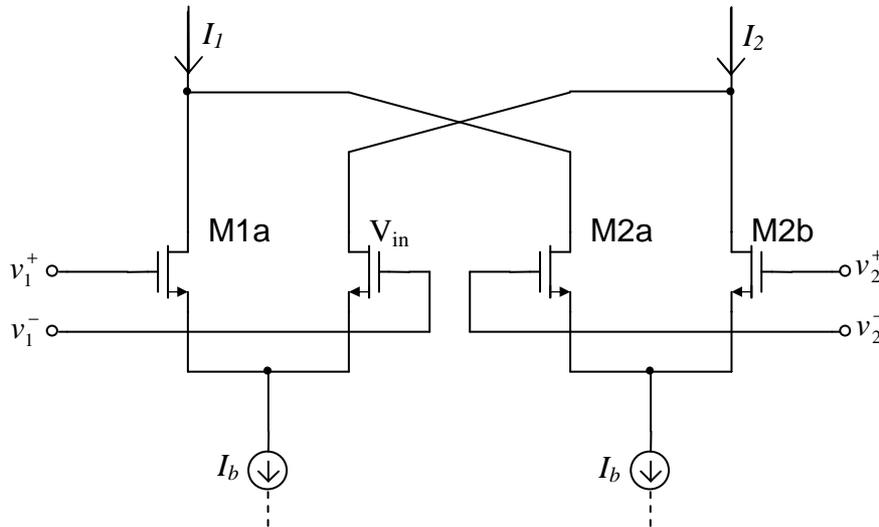


Figura II.1: Diagrama esquemático amplificador diferencial de diferenças.

$$\begin{aligned}
 I_1 &= I_b + gm(v_1^+ + v_2^-) \\
 I_2 &= I_b + gm(v_1^- + v_2^+) \\
 i_d &= I_1 - I_2 = gm(V_{d1} - V_{d2})
 \end{aligned}
 \tag{II.1}$$

## II.1. Aplicações:

As aplicações dos OTA's em circuitos integrados analógicos são inúmeras. Neste projeto em especial, o OTA será utilizado para implementar dois elementos distintos: o resistor e o girador.

O OTA pode ser utilizado como resistor, por exemplo, substituindo os resistores passivos. Apesar de ser um dispositivo muito mais complexo, quando construído usando-se as técnicas conhecidas de microfabricação, ocupa uma área bastante reduzida, podendo ser menor que a de seu equivalente passivo, e com a vantagem de apresentar uma precisão muito superior, além da possibilidade de ajuste do valor após sua fabricação.

Como exemplo, na Figura II.2 é mostrada a implementação de um resistor baseado em um OTA simples (i.e., sem saída diferencial). O resistor deste exemplo está ligado entre um nó de entrada e o terra. Mas também é possível implementar resistores

flutuantes, utilizando OTA's diferenciais. Pela expressão (II.2), observa-se que o valor da resistência de entrada deste circuito é igual ao inverso do valor da transcondutância do OTA.

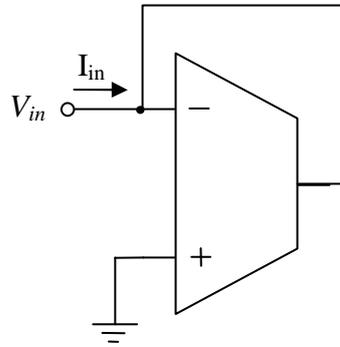


Figura II.2: Diagrama esquemático da implementação do resistor com um OTA simples.

$$R \equiv \frac{1}{g_m} = \frac{V_{in}}{I_{in}} \quad (\text{II.2})$$

Outra aplicação do OTA utilizada neste projeto é a implementação de giradores, que serão usados para inverter as impedâncias de capacitores, fazendo com que estes sejam vistos pelo resto do circuito como indutores. Isto é uma alternativa à construção de indutores passivos, que seria inviável devido à imprecisão em sua fabricação e à grande área que estes consumiriam.

Para exemplificar como é feita a implementação de um indutor, mostra-se na Figura II.3 o diagrama esquemático de um circuito baseado em um capacitor e três OTA's simples. Nesta configuração os OTA's realizam um girador que, como mostrado nas equações II.3, transforma a impedância do capacitor  $C$  em uma impedância indutiva  $L_{eq}$ , que é função da capacitância ( $C$ ) utilizada e da transcondutância ( $g_m$ ) do OTA. Assim, este circuito simula um indutor suspenso a partir de um capacitor ligado ao nó terra. Assim como no caso do resistor, este circuito também pode ser implementado a partir de OTA's com saída diferencial.

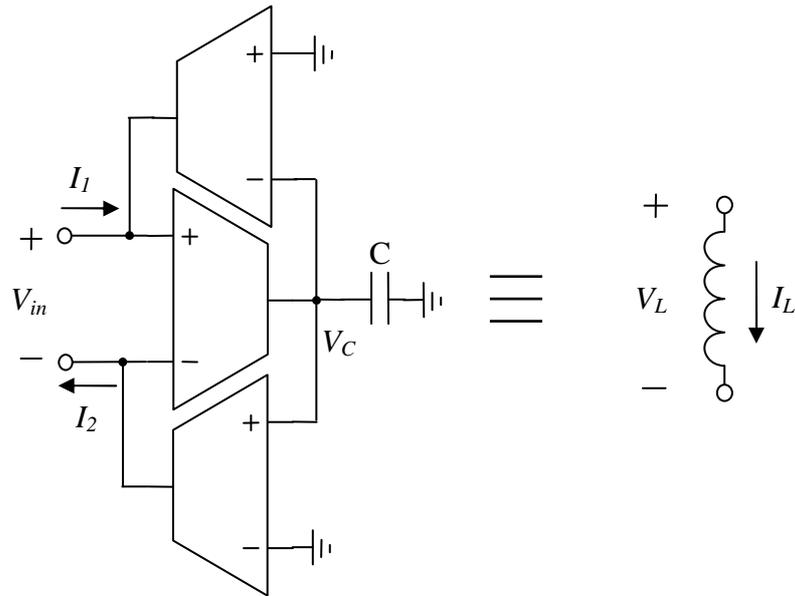


Figura II.3: Diagrama esquemático de um indutor implementado com gm-C.

$$\begin{aligned}
 V_{in} &= \frac{I_C}{g_m} = \frac{C \cdot s \cdot V_C}{g_m} \\
 I_1 &= I_2 = g_m \cdot V_C \\
 Z_{in} &= \frac{V_{in}}{I_1} = \frac{C \cdot s}{g_m^2} \\
 L_{eq} &= \frac{C}{g_m^2}
 \end{aligned}
 \tag{II.3}$$

## II.2. Projeto do OTA

Neste tópico pretende-se dar um enfoque mais qualitativo, evitando a utilização de desenvolvimentos matemáticos baseados em modelos de nível 1, que podem ser complicados e frequentemente imprecisos. Assim, a maior parte deste projeto foi realizada utilizando-se ferramentas de simulação computacional que fazem uso de modelos sofisticados, capazes de descrever com grande fidelidade o funcionamento dos dispositivos. Para o projeto do OTA adotou-se uma abordagem iterativa, na qual partiu-se de uma topologia inicial e em função dos requisitos, realizaram-se as simulações necessárias e os parâmetros foram continuamente ajustados conforme os resultados obtidos.

No projeto de circuitos integrados, têm-se poucos graus de liberdade para definir os valores dos componentes. Para fins práticos, o projetista trabalha apenas definindo as dimensões geométricas dos dispositivos a serem fabricados, baseado em parâmetros fornecidos pelo fabricante. Porém, ele deve considerar a possibilidade da variação destes parâmetros. Mesmo as dimensões definidas também estão suscetíveis a erros, e devem-se considerar certas tolerâncias.

No par diferencial simples, a relação entre a transcondutância e a tensão diferencial na entrada é muito não-linear, apresentado uma característica semelhante à mostrada na Figura II.4. Desta forma, não é possível cumprir simultaneamente os requisitos de excursão do sinal na entrada e de linearidade na resposta.

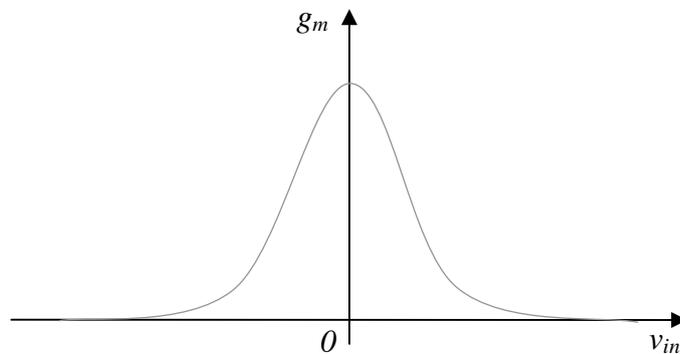


Figura II.4: Característica da transcondutância para um par diferencial simples.

Inicialmente, como solução adotada para o problema, optou-se por modificar a estrutura do par diferencial. Numa primeira abordagem, optou-se por uma implementação com três pares diferenciais arranjados conforme a Figura II.5. Dimensionando apropriadamente as razões  $W/L$  dos transistores, esta estrutura permite que o circuito opere com excursões mais amplas no sinal de entrada, com menor comprometimento da linearidade. A Figura II.6 mostra, qualitativamente, o comportamento da transcondutância do par diferencial triplo diante da variação da tensão de entrada.

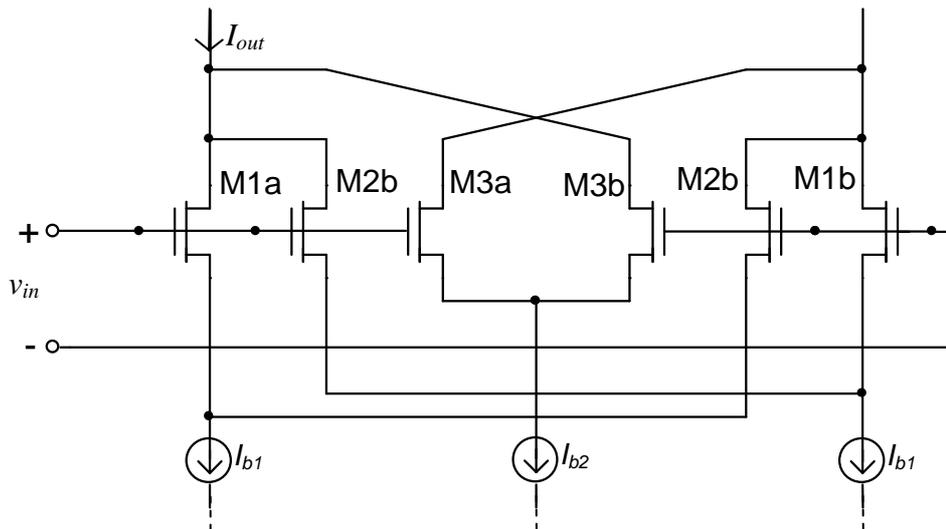


Figura II.5: Par diferencial triplo com excursão de sinal estendida.

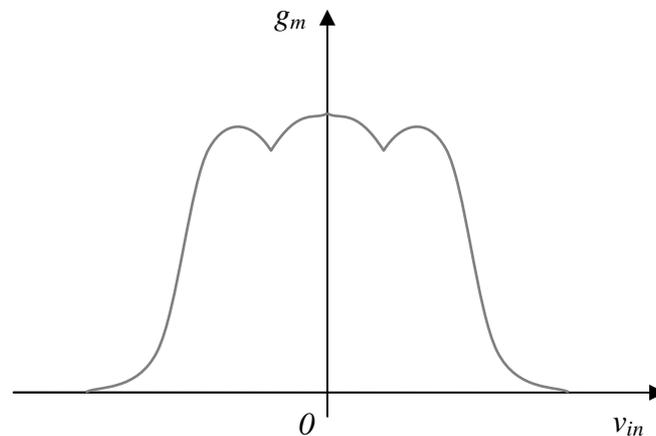


Figura II.6: Característica da transcondutância do par diferencial triplo.

Apesar da viabilidade dessa alternativa, a linearidade observada na prática não era suficientemente grande, pois o valor da transcondutância varia bastante dentro da faixa de excursão, podendo causar distorção no sinal de saída.

Uma segunda alternativa para o problema de conciliar a linearidade com a excursão de sinal, foi a atenuação do sinal de entrada no circuito, solucionando o problema da excursão de sinal e simplificando o problema da linearidade.

Ao atenuar-se o sinal de entrada, faz-se com que os pares diferenciais operem dentro de uma faixa de transcondutância mais linear, causando menos distorção do sinal.

Assim, o problema passa à definição de um atenuador [1] [2] suficientemente linear e capaz atenuar o sinal o suficiente para que este opere sobre uma faixa onde o circuito de entrada apresente maior linearidade. Outra questão trazida pela utilização

dos atenuadores é a remoção da tensão de polarização, que deve ser somada ao sinal na entrada do circuito.

O circuito do atenuador é formado por dois transistores de canal  $n$  conforme pode ser visto na Figura II.7. Para obtermos uma atenuação de cerca de cinco vezes, os transistores M1 e M2 foram definidos de tal forma que a razão de aspecto (W/L) de M2 fosse o dobro de M1.

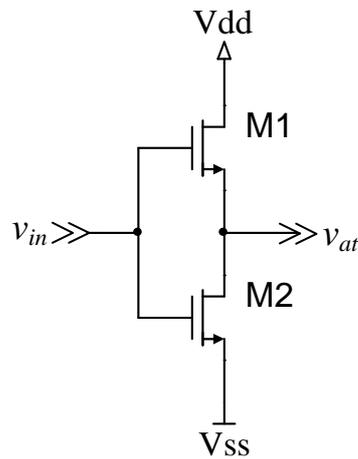


Figura II.7: Diagrama esquemático do circuito do atenuador.

A fim de recuperar o nível de tensão no sinal atenuado, necessário para a polarização do par diferencial, acrescentou-se um deslocador DC entre os atenuadores e as entradas dos pares diferenciais, conforme a Figura II.8. Este estágio tem ganho próximo de um e sua linearidade é suficientemente grande, de modo a não distorcer o sinal atenuado. O circuito é formado por dois transistores (M3 e M4) de canal  $p$ , com as mesmas dimensões. Para um valor adequado da tensão de polarização  $V_{bias}$ , consegue-se somar um nível de tensão ( $V_{GS4}$ ) sobre o sinal previamente atenuado.

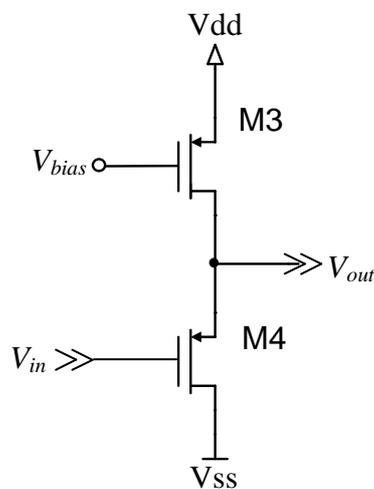


Figura II.8: Diagrama esquemático do deslocador DC.

### II.3. O circuito do OTA

Finalmente, apresentaremos o circuito do OTA diferencial de diferenças que foi projetado. Na Figura II.9 pode-se ver seu diagrama esquemático, considera-se que cada uma das entradas  $V_{1+}$ ,  $V_{1-}$ ,  $V_{2+}$  e  $V_{2-}$  recebam os seus sinais previamente atenuados e com o nível de tensão devidamente corrigido pelos circuitos mostrados acima, Figura II.7 e Figura II.8, respectivamente.

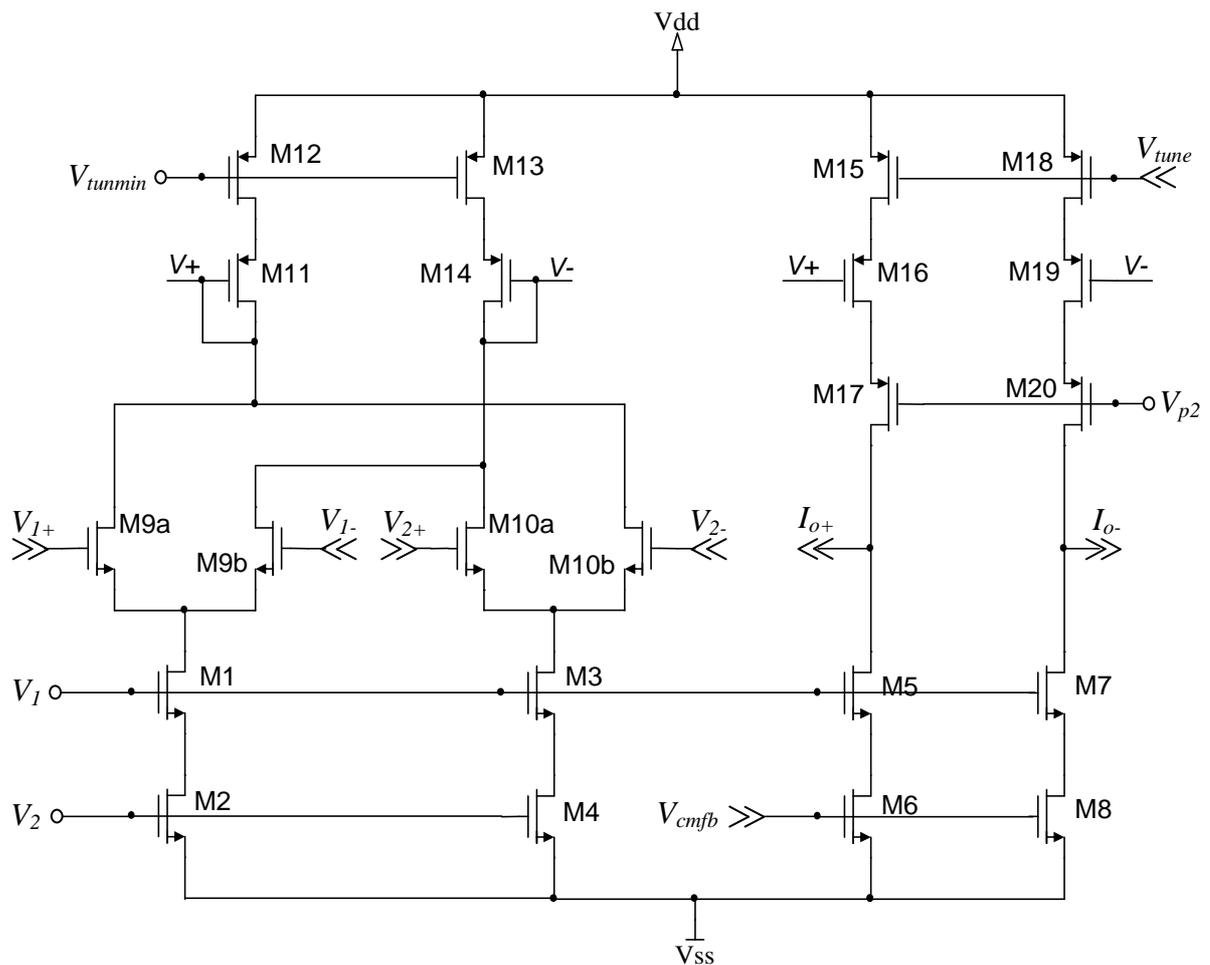


Figura II.9: Diagrama esquemático do circuito do OTA diferencial de diferenças.

Para representar o circuito do OTA com saídas balanceadas, incluindo os respectivos atenuadores, deslocadores DC e controle de modo comum (que será visto a seguir) utiliza-se o símbolo mostrado na Figura II.10.

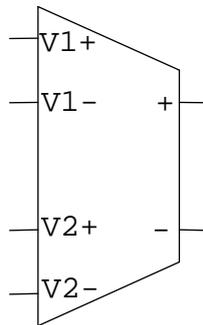


Figura II.10: Símbolo do OTA diferencial de diferenças.

Os valores das dimensões dos transistores projetados para o circuito do OTA podem ser vistos na Tabela II.1.

#### II.4. Controle de Modo Comum

Para que o OTA possa funcionar adequadamente, é preciso que haja um nível de tensão não nulo nas entradas dos pares diferenciais, suficiente para que os transistores operem na região de saturação. Da mesma forma, suas saídas precisam ter um nível de tensão suficiente para polarizar as entradas dos circuitos subseqüentes. Porém, esse nível de tensão na saída deve ser controlado para que não varie demais durante a operação, evitando que prejudique seu funcionamento além do eventual comprometimento da polarização dos circuitos que o sucedam.

Para garantir o controle desse nível de tensão na saída do OTA é que se utiliza o circuito de controle de modo comum.

O circuito de controle de modo comum serve principalmente para compensar o descasamento entre as fontes de corrente pMOS e nMOS nas saídas do OTA, evitando que os transistores na saída acabem na região de triodo.





do OTA, simplificando este ajuste. Este circuito [4] utiliza uma corrente de entrada  $I_{tune}$  para gerar a tensão  $V_{tune}$ , que por sua vez controla a transcondutância do OTA.

Tabela II.1: Valores das dimensões dos transistores do OTA.

Transistor	Dimensões	
	W( $\mu\text{m}$ )	L( $\mu\text{m}$ )
M1	8	1
M2	8	1
M3	8	1
M4	8	1
M5	8	1
M6	8	1
M7	8	1
M8	8	1
M9a	2,35	15
M9b	2,35	15
M10a	2,35	15
M10b	2,35	15
M11	4	1
M12	4	1
M13	4	1
M14	4	1
M15	4	1
M16	4	3
M17	4	1
M18	4	1
M19	4	3
M20	4	1

Os valores das dimensões dos transistores do circuito atenuador e do deslocador DC, apresentados na Figura II.7 e Figura II.8, podem ser encontrados na Tabela II.2.

Os valores mostrados nas Tabela II.1, Tabela II.2 e Tabela II.3 serão novamente mencionados no Capítulo IV, onde serão apresentados os *layouts* produzidos.

Tabela II.2: Valores das dimensões dos transistores do circuito do atenuador e do deslocador DC.

Transistor	Dimensões	
	W( $\mu\text{m}$ )	L( $\mu\text{m}$ )
M1	2	1
M2	4	1
M3	2	1
M4	2	1

Tabela II.3: Valores das dimensões dos transistores do circuito de controle de modo comum.

Transistor	Dimensões	
	W( $\mu\text{m}$ )	L( $\mu\text{m}$ )
M1	2	1
M2	2	1
M3	2	1
M4	2	1
M5a	4	1
M5b	4	1
M6a	4	1
M6b	4	1
M7	4	1
M8	4	1
M9	4	1
M10a	4	1
M10b	4	1

Os valores das dimensões dos transistores do circuito de controle de modo comum, mostrado na Figura II.11, podem ser vistos na Tabela II.3.

Observe que o comprimento (L) da maioria dos transistores utilizados neste projeto tem o mesmo valor ( $1\mu\text{m}$ ). Isso facilita o alinhamento dos mesmos no momento de produzir o *layout* do circuito.

### III. Filtro gm-C

Este capítulo trata do filtro desenvolvido a partir do OTA apresentado no capítulo anterior. Serão expostos os conceitos fundamentais para a compreensão de sua aplicação, além das especificações definidas para este projeto.

#### III.1. Filtro Anti-Aliasing

Com a utilização de filtros discretos no tempo, sejam digitais ou analógicos, é possível implementar funções de transferência de ordens muito mais elevadas do que seria viável se fossem utilizados filtro contínuos no tempo.

O processamento de sinais discretos no tempo implica, necessariamente, na amostragem do sinal de interesse. Seguindo o teorema de Nyquist, a frequência de amostragem deve ser maior ou igual ao dobro da maior frequência que compõe o espectro do sinal que se deseja processar. Mas, como foi dito no Capítulo I, a maior parte dos eventos na natureza são analógicos, contínuos no tempo e não limitados em banda. Dessa forma, se o sinal não for previamente filtrado durante o processo de amostragem, pode haver o surgimento de componentes de frequências espúrias dentro da banda de interesse (Figura III.1). Esse fenômeno é conhecido como *aliasing*, e pode ser evitado através de um pré-processamento, de modo a limitar a banda do sinal antes de realizar sua amostragem.

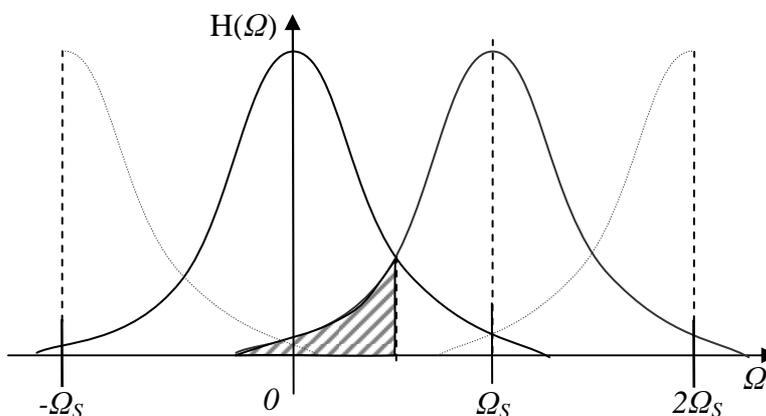


Figura III.1: Representação esquemática da ocorrência de *aliasing* em um sinal amostrado, onde  $\Omega_S$  é a frequência de amostragem.

Para realizar o pré-processamento, normalmente são utilizados filtros passa-baixas contínuos no tempo, que são genericamente chamados de filtro *anti-aliasing*.

Da mesma forma, o sinal processado por um filtro discreto no tempo, depois de ser convertido para o domínio contínuo, necessita de uma etapa de processamento, realizada por um filtro semelhante ao *anti-aliasing*, chamado filtro de reconstrução, que desempenha a função de eliminar as imagens da banda de interesse centradas em frequências harmônicas da de amostragem.

### **III.2. O Filtro Projetado**

O filtro, objetivo deste projeto, atua nas etapas de pré e pós-processamento contínuo no tempo do circuito detector de cavitação, sendo utilizado tanto no estágio *anti-aliasing* como no de reconstrução. A função principal do detector de cavitação é desempenhada por um filtro analógico e discreto no tempo, implementado com um circuito a capacitores chaveados.

Este filtro, discreto no tempo, realiza a filtragem do sinal com uma função de transferência de ordem mais elevada, permitindo a passagem somente da banda de interesse, dentro da qual é possível observar a ocorrência do fenômeno da cavitação. A faixa de passagem deste filtro se estende de 10 kHz até 30 kHz, sendo que seu circuito opera com uma frequência de amostragem da ordem de 200 kHz.

Assim, os sinais na entrada o filtro a capacitores chaveados não devem superar os 100 kHz, para que não haja a ocorrência de *aliasing*. Portanto, o filtro contínuo no tempo deve limitar a banda do sinal, de modo a rejeitar toda componente de frequência que supere esse valor.

As especificações aproximadas deste filtro são mostradas na Figura III.2. Nota-se que se trata de um filtro passa baixas e que sua banda de passagem se estende até os 30 kHz, dentro da qual o sinal de interesse se encontra. Sua banda de transição foi especificada de tal forma que as componentes superiores a 100 kHz sejam bastante atenuadas, tornando-se desprezíveis.

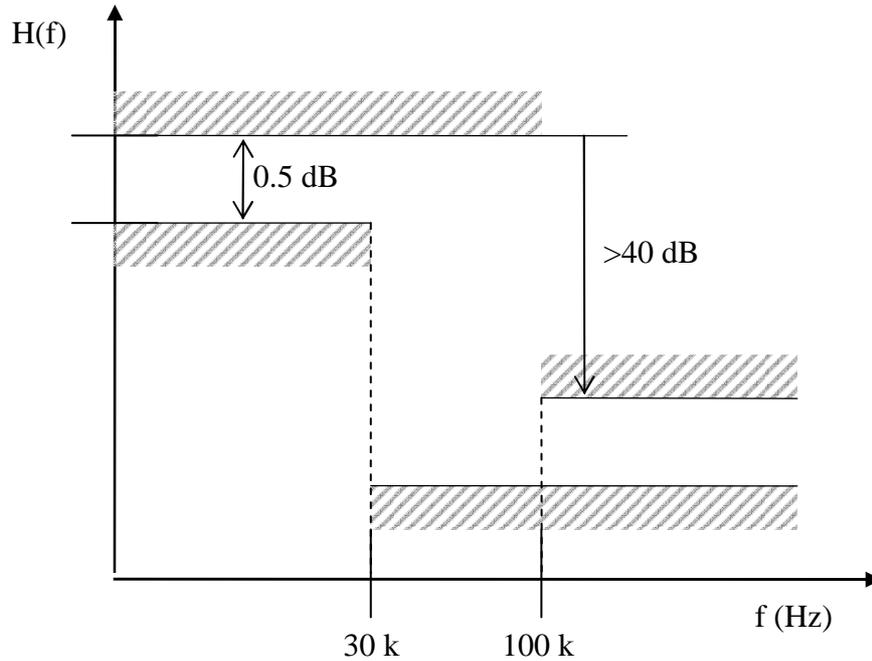


Figura III.2: Especificações do projeto do filtro *anti-aliasing*.

A fim de realizar uma função de transferência que atenda às especificações estabelecidas, optou-se por uma aproximação de Chebyshev de terceira ordem. Esta formulação, quando comparada a outras de mesma ordem, proporciona uma aproximação bastante eficiente, demonstrando uma boa atenuação na banda de rejeição. Porém, como desvantagem, apresenta *ripple* na banda de passagem [5]. Partindo da formulação da função de transferência, obteve-se o circuito correspondente que a implementa.

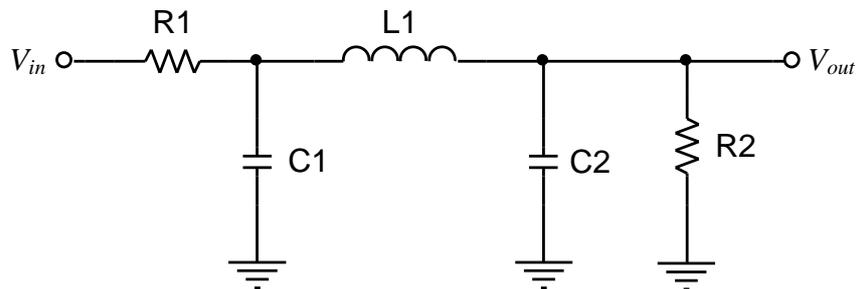


Figura III.3: Diagrama esquemático do circuito do filtro implementado com elementos passivos.

Tabela III.1: Valor dos componentes do filtro normalizado.

Componente	Valor
R1	1 $\Omega$
R2	1 $\Omega$
C1	8,462 $\mu\text{F}$
C2	8,462 $\mu\text{F}$
L1	5,814 $\mu\text{H}$

Com os parâmetros da Tabela III.1, a resposta em frequência do circuito com elementos passivos (Figura III.3) pode ser vista na Figura III.4. Notam-se as características inerentes à topologia do filtro adotado como, por exemplo, o *ripple* característico na banda de passagem. No mais, conforme esperado, é possível constatar que o filtro cumpre as especificações determinadas.

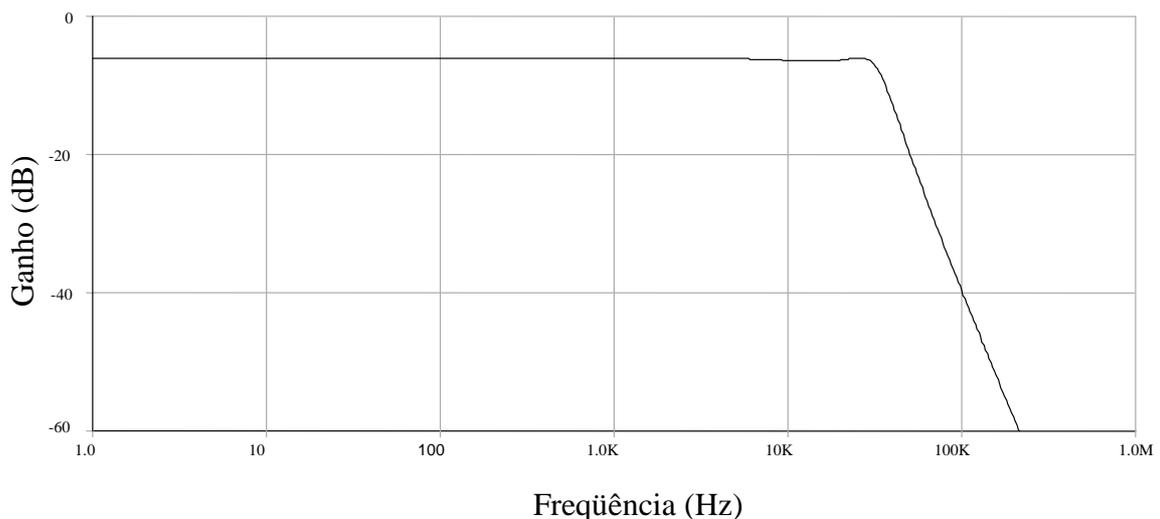


Figura III.4: Resposta em frequência do filtro com elementos passivos normalizados.

Como se observa na Figura III.3, esta implementação com elementos passivos é bastante simples. Porém, como se deseja fabricar este circuito no interior de um circuito integrado, não é viável a utilização de elementos cujos valores sejam desta ordem de grandeza, devido às grandes dimensões físicas que seriam necessárias para implementá-los.

Como alternativa para este problema, optou-se então pela utilização de um filtro utilizando-se dispositivos ativos. Conforme foi mostrado no Capítulo II, existem estruturas, constituídas somente por OTA's e capacitores, capazes de substituir

indutores e resistores passivos. Desta forma, este filtro pode ser implementado da maneira mostrada na Figura III.5.

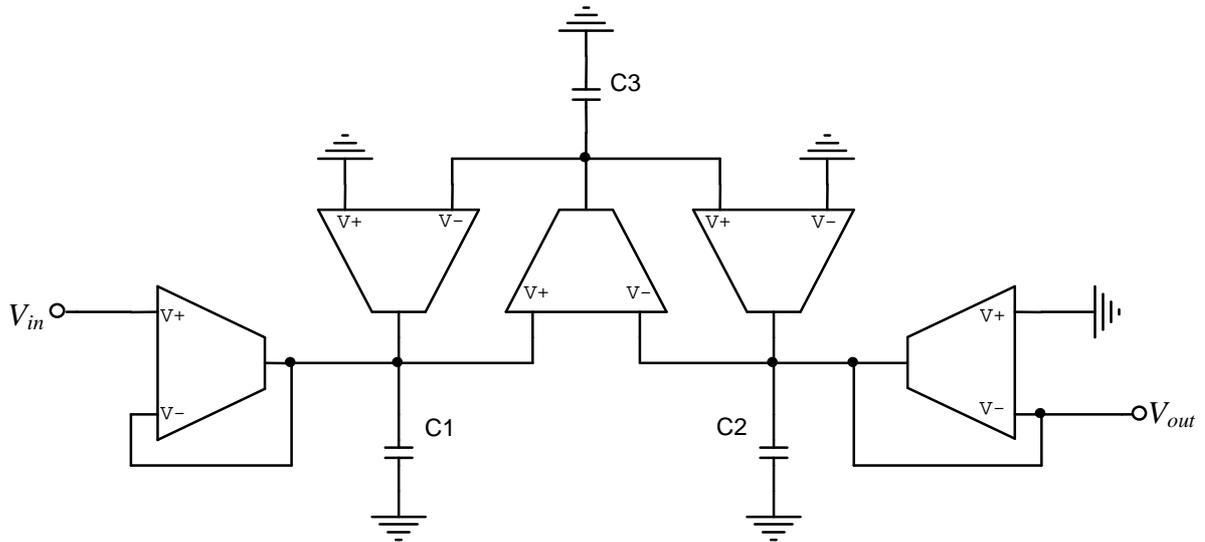


Figura III.5: Diagrama esquemático do circuito do filtro, implementado com OTA's simples.

Porém, como neste projeto se utiliza um OTA diferencial de diferenças, o circuito do filtro implementado com o OTA projetado pode ser visto na Figura III.6. Nesta topologia, são utilizados cinco OTA's diferenciais de diferença e seis capacitores ligados ao terra. Utilizou-se essa estrutura diferencial, pois com ela consegue-se minimizar os efeitos de ruídos externos que, idealmente seriam cancelados nas entradas dos OTAs.

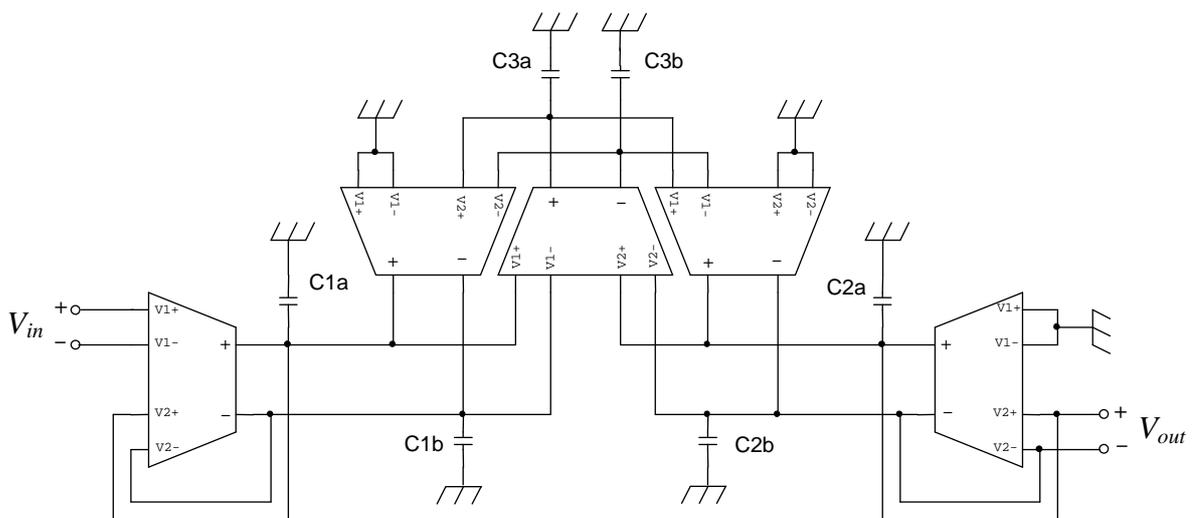


Figura III.6: Diagrama esquemático do circuito do filtro implementado com OTA's diferenciais de diferenças.

O fato do circuito não apresentar capacitores suspensos, visto que foi projetado utilizando-se a aproximação de Chebyshev, o torna mais confiável. Capacitores suspensos possuem capacitâncias parasitas desbalanceadas com o substrato que modificam seu valor, tornando pouco recomendável sua utilização.

Como se pode observar, o circuito apresenta seis capacitores. Como capacitores são, em geral, estruturas grandes que consomem muita área, todos os esforços no sentido de minimizar os valores das capacitâncias são justificados em nome da viabilidade econômica da fabricação. Porém, eles não podem ser arbitrariamente pequenos, já que, a partir de um determinado limite, eles competem com as capacitâncias parasitas do circuito (principalmente as capacitâncias de saída dos OTAs), podendo comprometer sua estabilidade.

Para permitir que os capacitores tivessem seus valores reduzidos, foi necessário trabalhar nos OTA's para que estes apresentassem a menor transcondutância possível.

Tabela III.2: Valor das capacitâncias utilizadas no filtro gm-C.

Capacitor	Valor (pF)
C1a	1,057
C1b	1,057
C2a	1,057
C2b	1,057
C3a	0,727
C3b	0,727

Como se pode verificar na Tabela III.2, para o valor de transcondutância obtido com o OTA, os capacitores assumiram valores próximos de 1pF, que são suficientemente reduzidos.

## IV. Layout

O desenho das máscaras de integração (*layout*) é uma etapa muito importante no processo de produção de circuitos integrados, sendo decisiva para o correto funcionamento do circuito fabricado.

Existe uma série de técnicas empregadas no desenho de *layout* de circuitos integrados analógicas que possibilitam o aumento da robustez do circuito fabricado em relação aos erros introduzidos pelo processo de fabricação.

Na Figura IV.1 é mostrado o *layout* produzido para o OTA. Ele foi desenhado com base nos parâmetros mostrados no Capítulo II. Nesse desenho, incluiu-se o circuito de controle de modo comum, bem como o conjunto de quatro atenuadores (um para cada entrada).

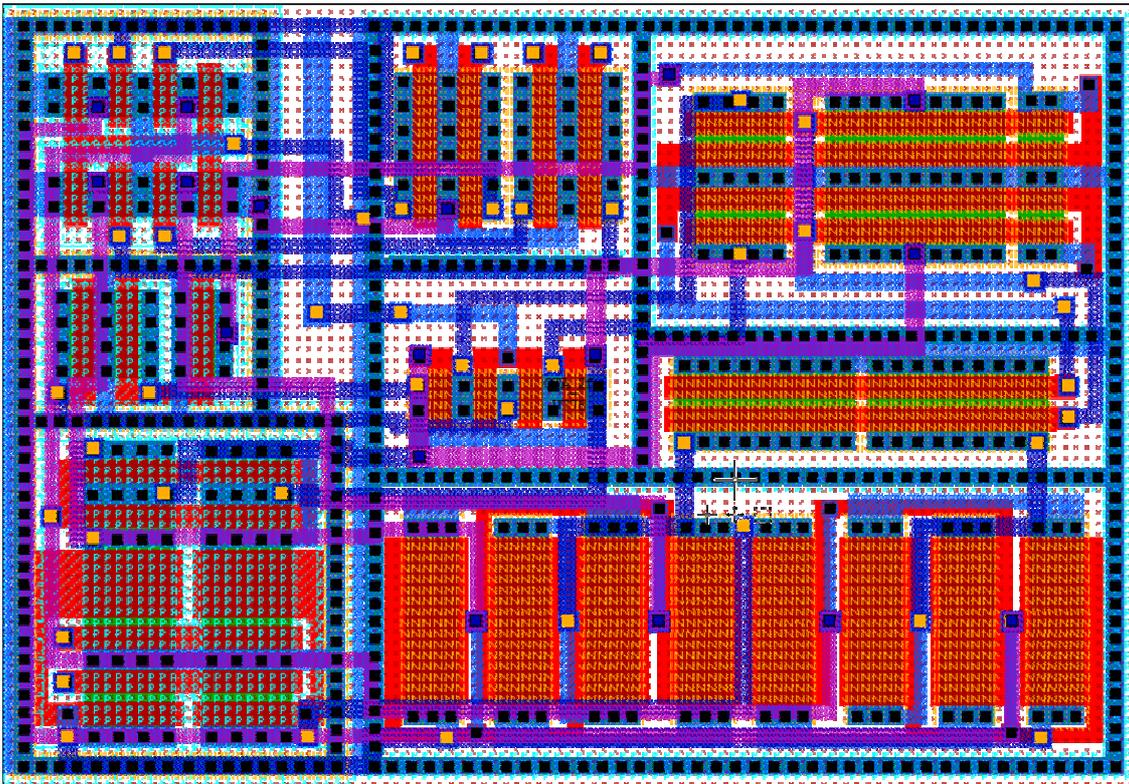


Figura IV.1: *Layout* do OTA.

Para a confecção do *layout* da Figura IV.1 foram tomadas certas precauções para minimizar os efeitos da incidência dos erros gerados na fabricação. A principal preocupação durante o desenho dessas mascaras foi maximizar a correlação (casamento) dos componentes mais críticos, uma vez que, segundo os resultados das simulações realizadas (mostrados no Capítulo V), o descasamento de certos componentes pode produzir erros bastante expressivos no desempenho do filtro.

Dois componentes críticos do circuito são os pares diferenciais das entradas. Com o intuito de aumentar a correlação entre os transistores de cada par, cada um dos transistores foi “quebrado” em dois, e as metades foram interdigitadas (i.e, as metades dos transistores foram intercaladas). A mesma técnica foi aplicada aos pares diferenciais do circuito de controle de modo comum.

Para os demais componentes, busca-se a redução da incidência de eventuais descasamentos através da minimização das distâncias entre os componentes.

Para melhorar o arranjo dos componentes e minimizar a área ocupada pelo circuito, os transistores *p*MOS foram agrupados em um único poço tipo *n*. Além disso, como o circuito do OTA constitui uma célula elementar para o filtro, procurou-se fazer com que seu *layout* tivesse uma geometria regular, simplificando sua alocação. Para facilitar a interconexão, os contatos de sinais de entrada e saída foram posicionados na periferia do *layout*.

Para minimizar a transmissão de ruído através do substrato, os componentes foram agrupados e cercados por um conjunto de contatos (anel de guarda), ligando o substrato (ou o poço) ao potencial de polarização correspondente. Esta técnica também é importante para prevenir a ocorrência de um fenômeno conhecido como *latchup*, que acontece quando há o disparo indevido de tiristores parasitas, existentes em circuitos CMOS. Ao final, obteve-se um *layout* bastante compacto para o OTA, ocupando uma área inferior a  $1800 \mu\text{m}^2$ .

A tecnologia utilizada neste projeto ( $0,35 \mu\text{m}$ ) permite a fabricação de capacitores formados por duas placas de silício poli-cristalino. A placa inferior é desenhada ligeiramente maior que a superior, a fim de minimizar a capacitância parasita entre a placa superior e o substrato, além de reduzir os efeitos causados por um eventual problema com o alinhamento das máscaras. As pontas das placas dos capacitores foram atenuadas para minimizar os efeitos causados por campos elétricos em quinas agudas.

Nesse *layout*, para minimizar os erros nas especificações da resposta em frequência do filtro, decorrentes de erros nos valores dos capacitores, construiu-se um

arranjo de células de capacitores, de forma que cada capacitor do filtro é o resultado da associação em paralelo de um conjunto de células individuais.

A capacitância de cada uma das células é dada por (IV.1), sendo  $C_a$  a capacitância por unidade de área ( $F/\mu m^2$ ) e  $C_p$  a capacitância associada ao perímetro da placa superior, dada em  $F/\mu m$ . Com esta solução consegue-se assegurar a relação das capacitâncias, não somente entre as áreas, mas também entre os perímetros.

$$C_{célula} = C_a \cdot \text{Área} + C_p \cdot \text{Perímetro} \quad (\text{IV.1})$$

Com um arranjo adequado das células, consegue-se uma estrutura bastante robusta aos erros de fabricação, garantindo-se de maneira bastante confiável a razão entre as capacitâncias do filtro.

A célula utilizada neste projeto, apresentada na Figura IV.2, é formada por uma placa inferior octogonal de 22,5 por 22,5  $\mu m$  e uma a placa superior com 20,5 por 20,5  $\mu m$ . Considerando os parâmetros típicos desta tecnologia, a capacitância resultante é aproximadamente 366,33  $fF$ .

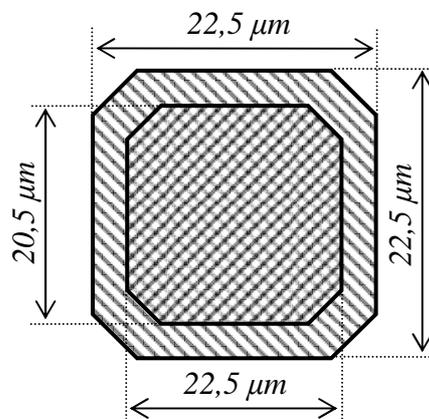


Figura IV.2: Representação esquemática do *layout* de uma célula capacitiva.

Neste projeto a razão entre os capacitores é aproximadamente 1,454. Porém, esse valor deve ser aproximado por uma razão de números inteiros, dado que as capacitâncias unitárias de todas as células são iguais. Assim, existe um compromisso entre o número de células utilizadas e o erro de aproximação.

A utilização de um número muito grande de células, embora com dimensões reduzidas, implica no aumento da área total do arranjo, pois o espaço entre as células

não pode ser reduzido na mesma escala. Dessa forma, como se deseja minimizar a área ocupada pelo circuito, os capacitores foram implementados com a associação em paralelo de capacitores unitários idênticos, o que resulta em um erro de aproximação de 3,16%.

Para garantir que as condições de fronteira de todas as células fossem as mesmas, foram acrescentadas estruturas *dummy* ao redor do arranjo, minimizando erros na construção dos capacitores da periferia, causados pelo processo de fabricação.

Por fim, com o intuito de minimizar o efeito do ruído transmitido pelo substrato, acrescentou-se um anel de guarda, ligado a um potencial constante, ao redor de todo o arranjo de capacitores, e também conectaram-se as placas das estruturas *dummy* à este anel.

No *layout* do filtro, mostrado na Figura IV.3, observam-se os cinco OTAs (parte superior do desenho) e uma matriz composta por 16 células de capacitores (metade inferior do desenho), que implementam os seis capacitores do filtro. Nesse desenho, reservou-se um espaço (canto superior esquerdo do desenho) para as estruturas dos circuitos de polarização, assim como para o circuito de ajuste de transcondutância. O desenho do filtro completo, contabilizando o espaço que foi reservado, corresponde a uma área de pouco menos de  $23400 \mu m^2$ .

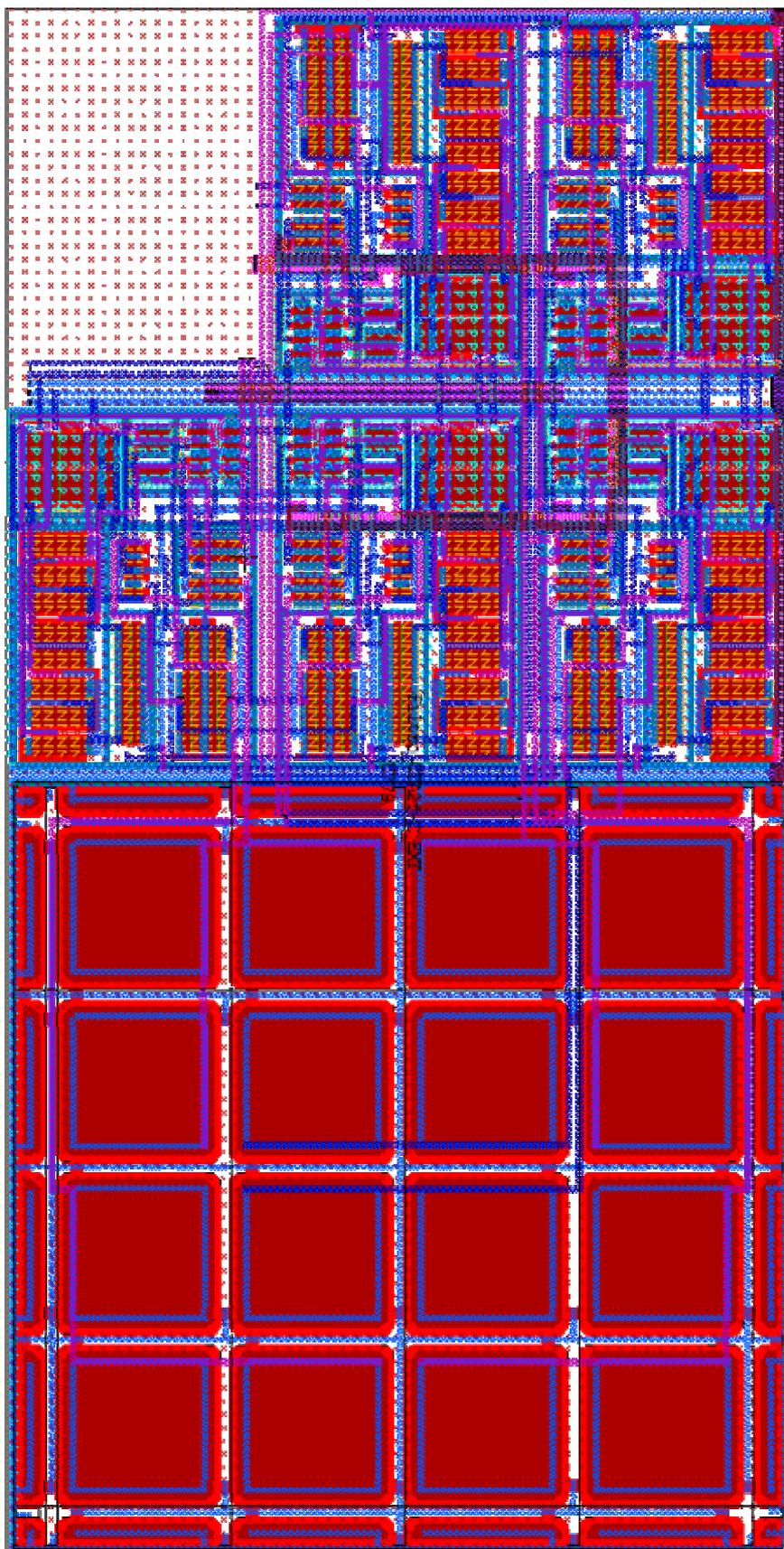


Figura IV.3: Layout do filtro.

## V. Resultados

O objetivo deste capítulo é apresentar e discutir os resultados das simulações realizadas, de modo a obter uma visão geral do comportamento dos circuitos projetados em diferentes condições e permitindo estimar a performance do filtro numa situação mais realista.

Para verificar a viabilidade de fabricação do filtro projetado, é necessário avaliar o desempenho do mesmo diante de uma série de simulações. Para conduzir estas simulações, utilizou-se o modelo BSIM3v3 dos transistores com os parâmetros referentes a uma tecnologia CMOS de 0,35  $\mu\text{m}$ , fornecidos pelo fabricante.

### V.1. Resultados do OTA<sup>1</sup>

Primeiramente, começaremos estudando os resultados das simulações do OTA separadamente. Para verificar a linearidade e a faixa dinâmica para diferentes valores da tensão de controle  $V_{tune}$ , variou-se o valor da tensão diferencial sobre uma das entradas e mediu-se a corrente nas saídas, estando estas em curto-circuito. O resultado dessa análise DC pode ser visto na Figura V.1, o circuito foi alimentado com 5 V, e a polarização utilizada é da ordem de 20  $\mu\text{A}$ .

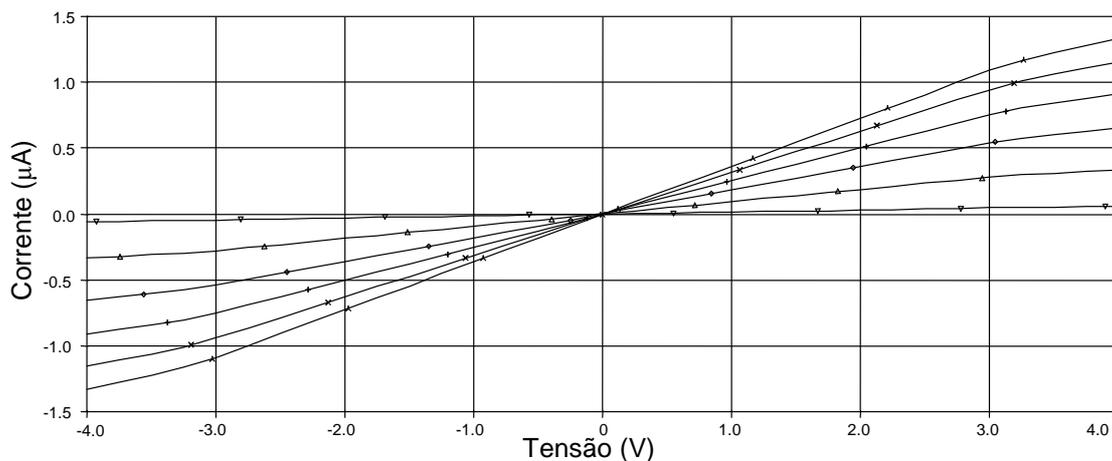


Figura V.1: Relação entre a tensão diferencial em uma das entradas e a corrente de saída.

<sup>1</sup> Por razões de ordem prática, o OTA utilizado para estas simulações apresenta um sistema de controle do modo comum, ideal. Além disso, dispensou-se a utilização do circuito de ajuste da transcondutância.

Para que se possa realizar uma análise mais conclusiva sobre o funcionamento DC do OTA, obteve-se sua transcondutância de acordo conforme a expressão (V.1).

$$gm = \frac{\partial i_{out}}{\partial v_{in}} \quad (V.1)$$

Então, para se obter a transcondutância, foram calculadas as derivadas das curvas da Figura V.1 com relação à tensão de entrada. Assim, o gráfico da transcondutância em função da tensão diferencial de entrada, para diferentes valores da tensão  $V_{tune}$ , pode ser visto na Figura V.2.

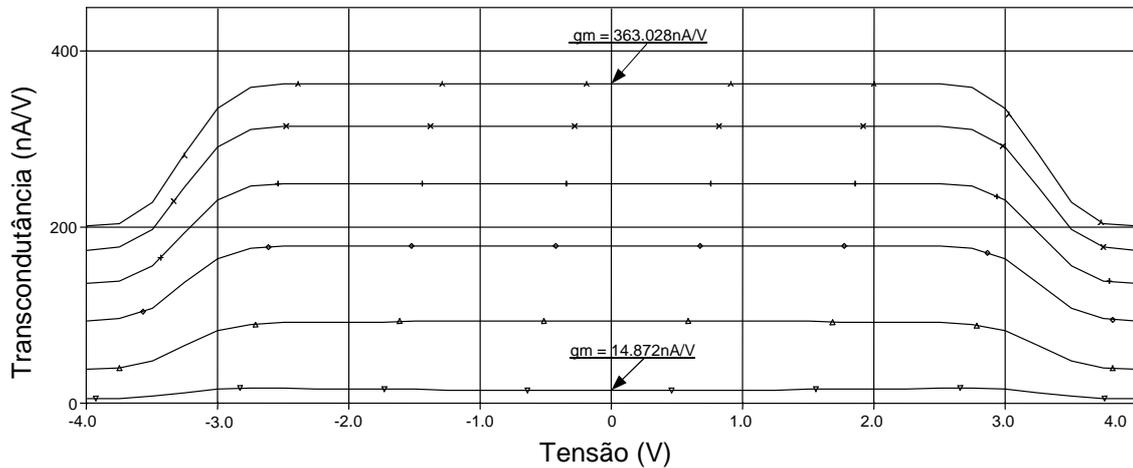


Figura V.2: Relação entre a tensão diferencial em uma das entradas e a transcondutância do OTA.

A partir do gráfico da Figura V.2, é possível constatar a grande linearidade do OTA projetado, bem como a excursão de sinal bastante extensa. Além disso, pode-se observar a grande variação no valor da transcondutância com o ajuste de  $V_{tune}$ .

Realizou-se, também uma simulação para obter a resposta em frequência do OTA para um valor fixo de  $V_{tune}$ , cujo gráfico pode ser visto na Figura V.3. Nesse gráfico, destacou-se a frequência de corte na qual o ganho cai de 3 dB em relação a faixa de passagem. Observa-se que a faixa de operação do OTA se estende até pouco mais de 80 MHz. A resposta em frequência do OTA foi obtida a partir da corrente em curto circuito das saídas.

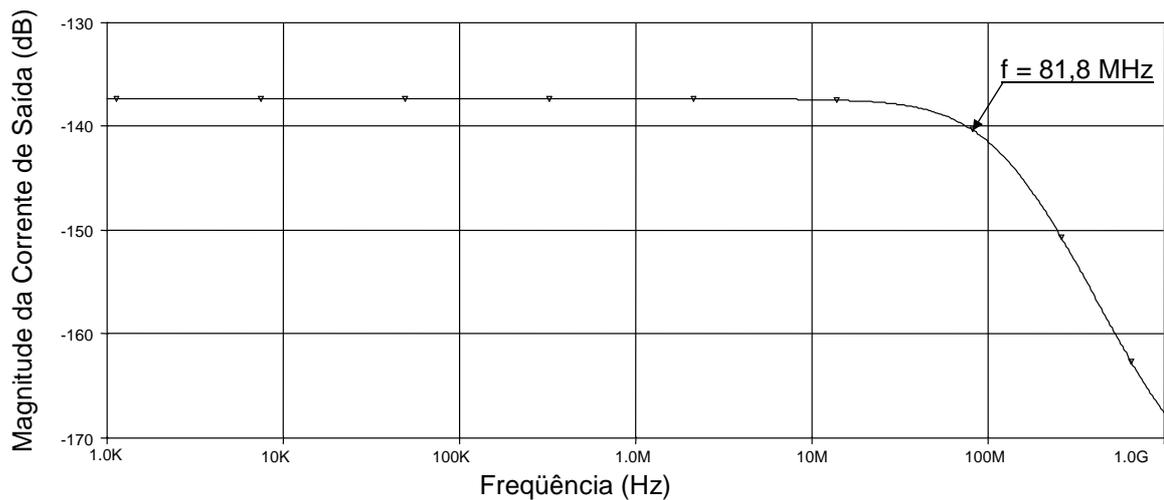


Figura V.3: Resposta em frequência do OTA para um valor fixo de  $V_{tune}$ .

Para melhor caracterizar a resposta em frequência do OTA, simulou-se o circuito de um integrador Gm-C (Figura V.4), implementado com o OTA desenvolvido. Para essa simulação, o valor da capacitância  $C_L$  foi igual ao menor dos capacitores utilizados no filtro anti-aliasing, que vale, segundo a Tabela III.2., 727 fF.

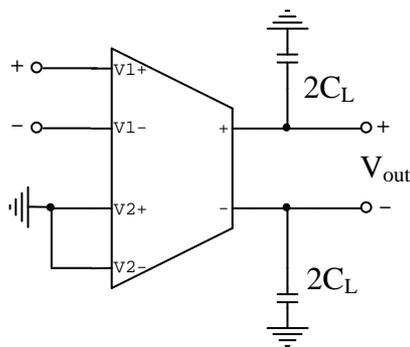


Figura V.4: Diagrama esquemático do circuito do integrador Gm-C.

Na Figura V.5, verifica-se a magnitude e a fase da resposta em frequência do integrador Gm-C para diferentes valores de  $V_{tune}$ . Verifica-se que o pólo dominante está associado aos capacitores, sendo possível observar-se que o pólo associado ao OTA se encontra a pelo menos quatro décadas de distância.

A análise dos gráficos de Magnitude e Fase permite a determinação das margens de fase do integrador Gm-C, que é bastante relevante do estudo da estabilidade do filtro. Além disso, o gráfico de magnitude permite que se estime o valor do ganho de tensão DC do OTA.

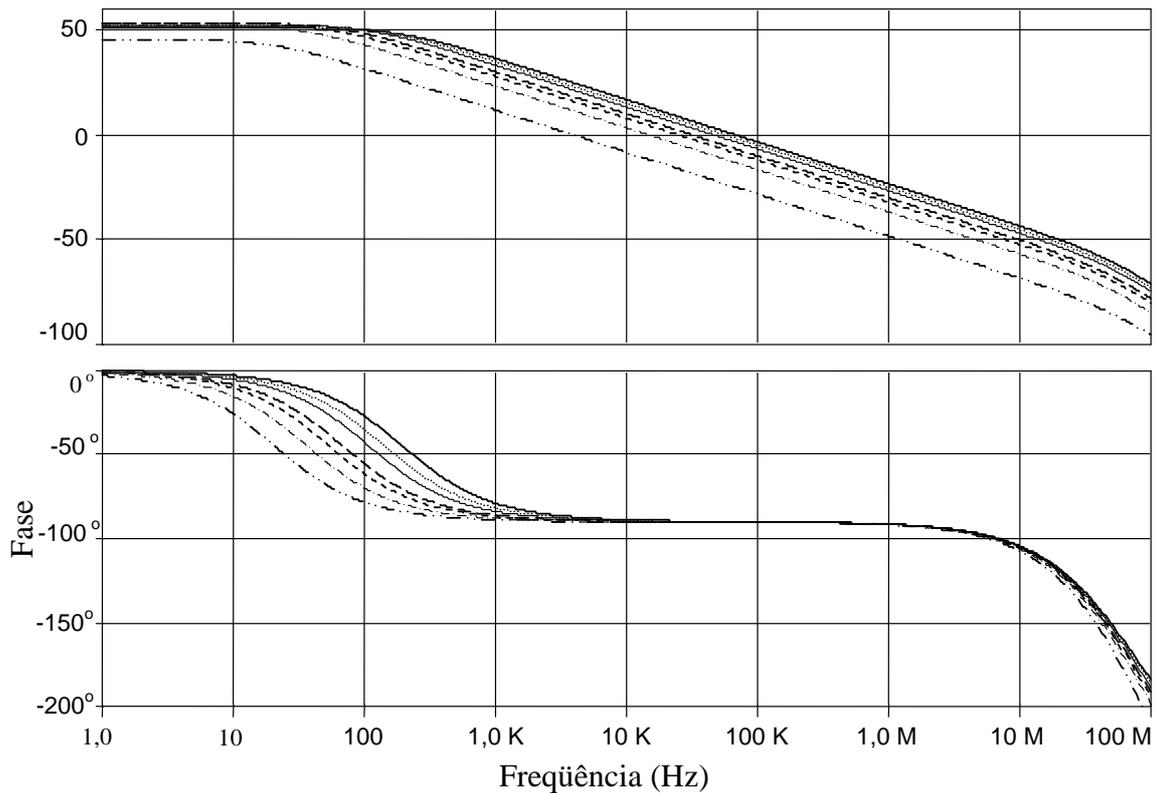


Figura V.5: Resposta em frequência do integrador Gm-C, para diferentes valores de  $V_{tune}$ .

Para verificar a robustez do OTA projetado, realizou-se uma série de simulações de Monte Carlo, baseadas nas estatísticas da tecnologia de fabricação, obtidas do fabricante. Sendo consideradas variações tanto nos parâmetros de processos, quanto no descasamento entre os componentes. Essas simulações são muito importantes para comprovar a resistência do circuito projetado aos erros inevitáveis, ocorridos durante a confecção do micro chip.

Primeiramente, considerou-se apenas a variação nos parâmetros de processo de fabricação. Observou-se que em 100 rodadas, a transcondutância do OTA, para um valor fixo de  $V_{tune}$ , não apresentou variações apreciáveis. Dessa forma, comprovou-se a robustez do circuito a este tipo de erro.

Em seguida, simulou-se o circuito do OTA considerando apenas o descasamento entre os componentes. Novamente a transcondutância foi medida em 100 rodadas de simulação, com  $V_{tune}$  constante. Os resultados são mostrados na Figura V.4. Observa-se variação no valor da transcondutância do OTA contra a tensão diferencial na entrada. Analisando este gráfico, verifica-se a concentração dos resultados em torno do resultado ideal, numa faixa de aproximadamente 20 nA/V.

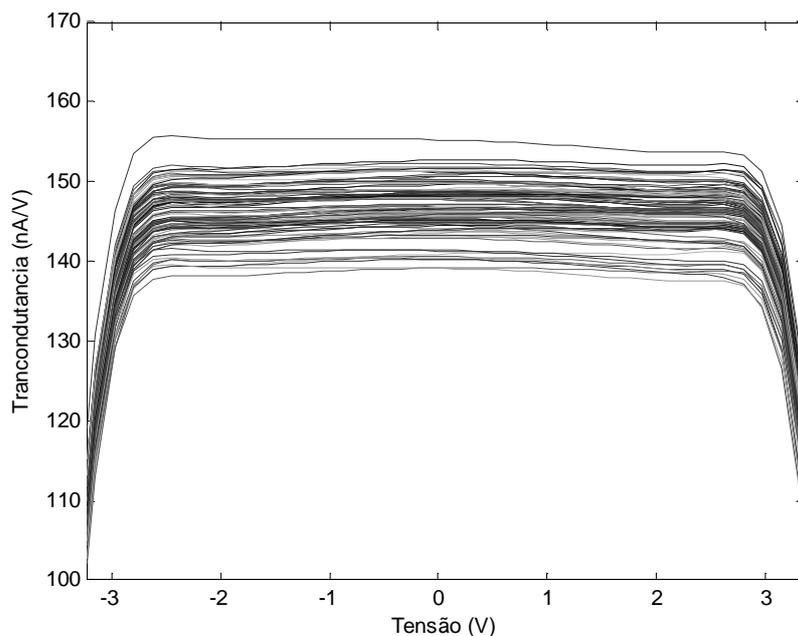


Figura V.6: Curvas de transcondutância para 100 rodadas de Monte Carlo, considerando descasamento entre os componentes.

Para melhor analisar os resultados da Figura V.6, consideraram-se os valores da transcondutância na origem, obtendo-se o histograma mostrado na Figura V.5. É possível observar neste histograma a grande concentração dos valores da transcondutância do OTA em torno da média 145,45 nA/V com desvio padrão de 14,96 nA/V, demonstrando a necessidade da utilização do ajuste de transcondutância do OTA, que se destina precisamente a compensar esse problema.

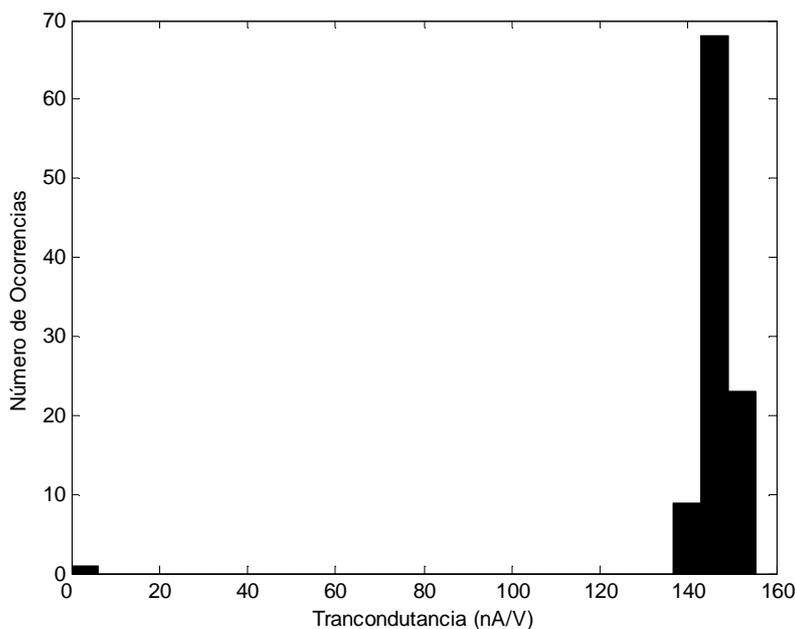


Figura V.7: Histograma da transcondutância no ponto de operação, em 100 rodadas de Monte Carlo, e com  $V_{tune}$  constante.

## V.2. Resultados do Filtro gm-C

Finalmente, serão discutidos os resultados das simulações do filtro gm-C, como um todo. Espera-se, tendo em vista os resultados do OTA mostrado na seção anterior, que o filtro apresente resultados satisfatórios, uma vez que o desempenho do filtro depende fundamentalmente do bom funcionamento do OTA.

Inicialmente, com o intuito de se avaliar a linearidade do filtro, realizou-se uma série de simulações no domínio do tempo, onde variou-se a amplitude de um sinal senoidal diferencial na entrada do filtro e observou-se a saída de tensão diferencial. Com um sinal de entrada senoidal e frequência de 5 kHz, variou-se linearmente sua amplitude pico a pico entre 1 e 4 V, com intervalos de 0,5 V. Os resultados dessas simulações podem ser vistos na Figura V.6.

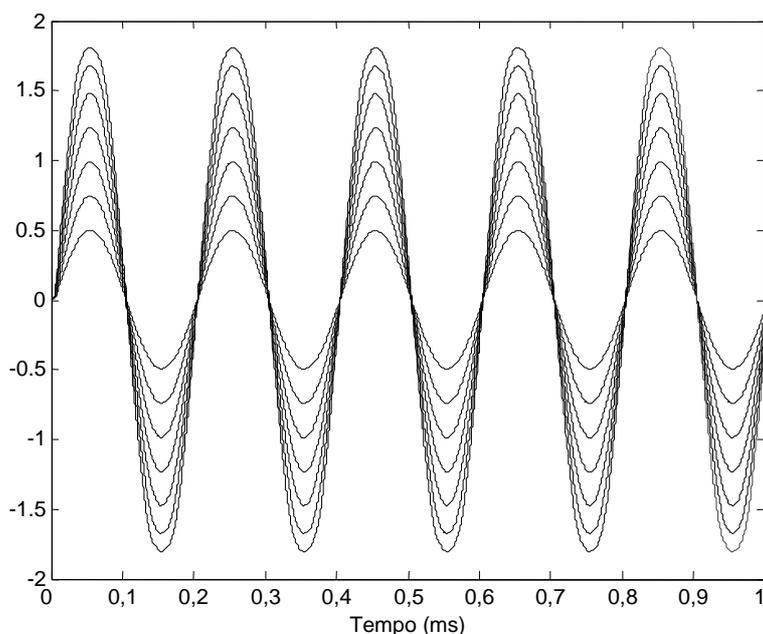


Figura V.8: Resposta do filtro a entradas senoidais com diferentes amplitudes.

A partir dos resultados apresentados na Figura V.6 calculou-se o valor da distorção harmônica total (THD – *Total Harmonic Distortion*) do filtro para cada valor de amplitude. Os resultados obtidos foram organizados na forma do gráfico da Figura V.7. Nesse gráfico pode-se observar a linearidade do filtro dentro da faixa esperada. Os baixos valores da THD confirmam a grande linearidade do filtro.

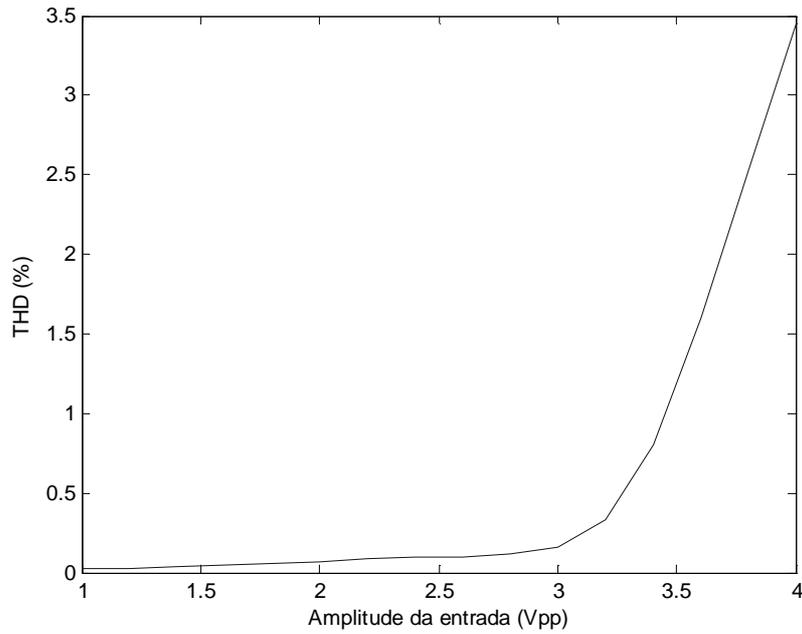


Figura V.9: Relação entre a THD e a amplitude do sinal de entrada.

Outra análise muito importante realizada no domínio do tempo foi a tensão de *offset* da saída, causada pela variação dos parâmetros de processo de fabricação e pelo descasamento entre os componentes.

A variação nos parâmetros de processo não apresentou efeitos sobre o valor da tensão de *offset* na saída do filtro. Porém, o descasamento entre os componentes produz efeitos severos no valor desse parâmetro. O resultado dessa simulação pode ser visto na Figura V.8.

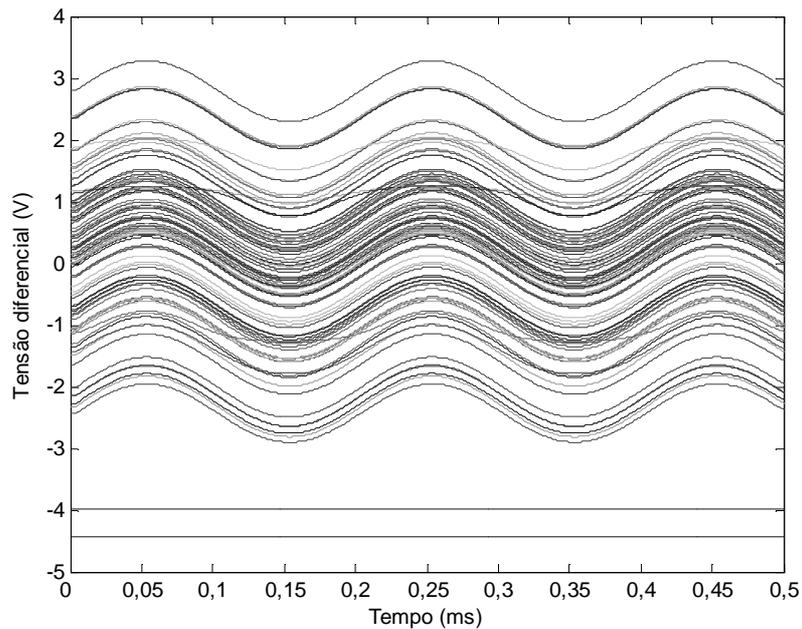


Figura V.10: Resposta do filtro a uma onda senoidal de 5 kHz para 100 rodadas de Monte Carlo, considerando descasamento entre os componentes.

O histograma associado à tensão de *offset* na saída do filtro pode ser visto na Figura V.11. Observa-se que este parâmetro apresenta grande dispersão, com média em 0,179 V e desvio padrão de 1,284 V, demonstrando que, aparentemente neste aspecto, o circuito possui bastante fragilidade ao descasamento entre os componentes. Cabe ressaltar que o simulador não considera os benefícios de um *layout* realizado com técnicas de insensibilização aos descasamentos dos transistores. Espera-se que, na prática, estes resultados sejam melhores.

Embora grande parte das ocorrências se concentre entre -1 V e 1 V, esse resultado ainda é muito crítico para o devido funcionamento do filtro e deve ser levado em consideração no momento do desenho do *layout* do circuito, para que se tomem as providências que possibilitem melhorar o casamento entre os componentes que contribuam com maior peso para este fenômeno.

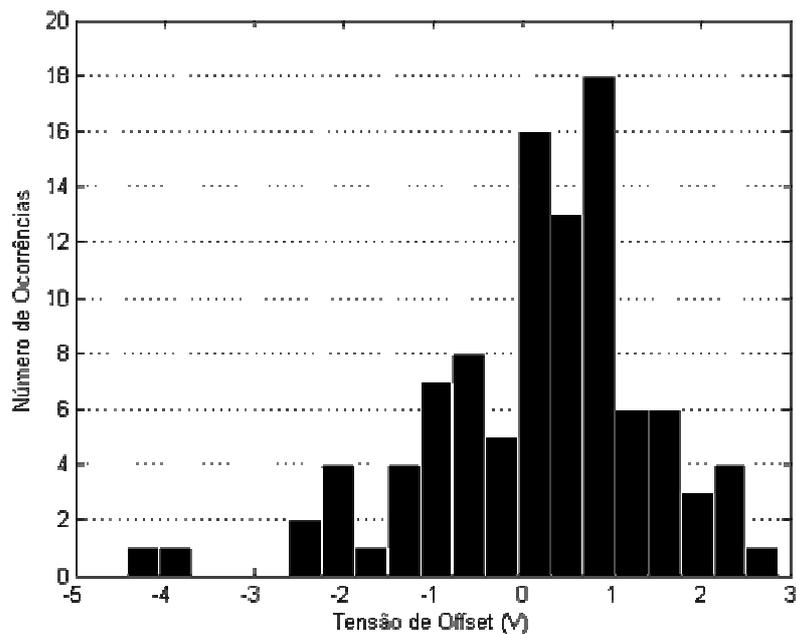


Figura V.11: Histograma da tensão de *offset* na saída do filtro para 100 rodadas de Monte Carlo, considerando apenas descasamento entre componentes.

Simulou-se também a resposta em frequência do filtro para diferentes valores de  $V_{tune}$ , os resultados dessas simulações podem ser vistos na Figura V.12. Nessa figura, pode-se observar a grande faixa de ajuste na frequência de corte do filtro. Na legenda têm-se os diferentes valores adotados para  $V_{tune}$ .

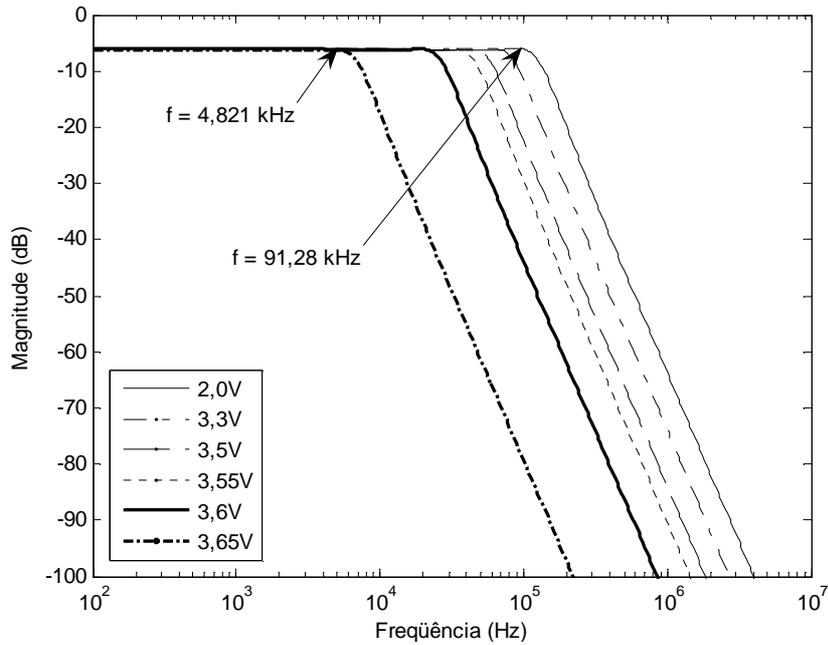


Figura V.12: Magnitude da resposta em frequência do filtro para diferentes valores de  $V_{tune}$ .

Para observar mais detalhadamente o cumprimento dos requisitos, realizou-se uma ampliação, em torno da banda de passagem, no gráfico da resposta em frequência da Figura V.10. Na Figura V.11 pode-se verificar o resultado dessa ampliação. Verifica-se que as especificações mostradas na Figura III.2 são perfeitamente atendidas, estando dentro da tolerância.

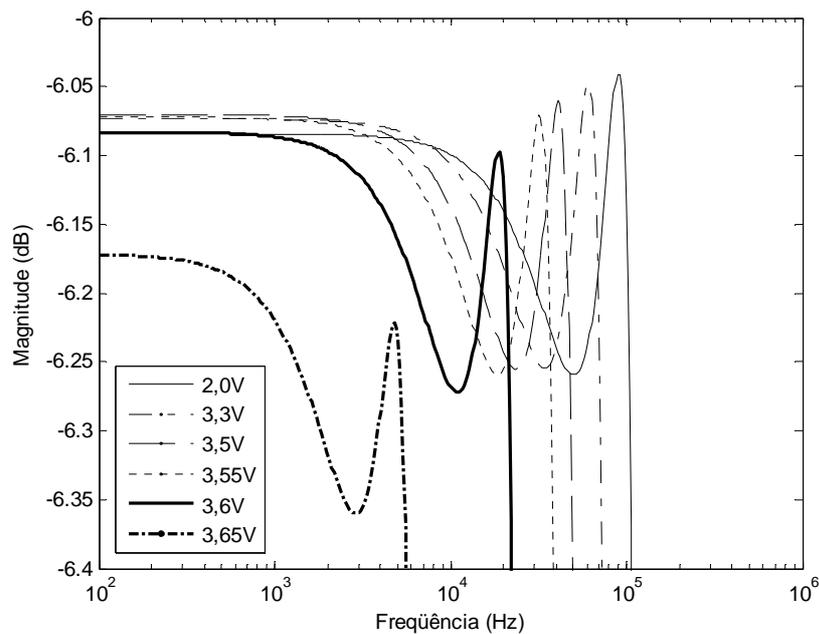


Figura V.13: Detalhe do *ripple* da banda de passagem do filtro gm-C, com diferentes valores de  $V_{tune}$ .

Novamente, realizaram-se simulações para verificar o impacto dos erros causados pela fabricação sobre o desempenho do filtro. Mais uma vez, ao realizar-se a simulação considerando apenas variações nos parâmetros de processo, não foram observadas variações na resposta em frequência do filtro. Por outro lado, quando considerou-se o descasamento entre os componentes, a resposta em frequência do mesmo apresentou variações significativas.

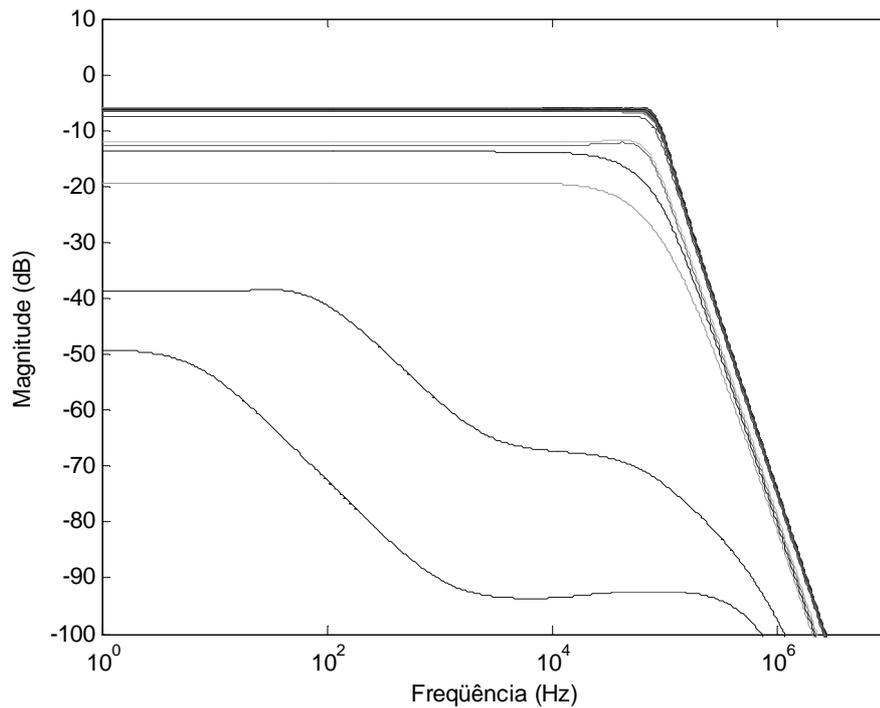


Figura V.14: Resposta em frequência para 100 rodadas de Monte Carlo, considerando descasamento entre os componentes.

Os resultados mostrados na figura V.12 demonstram que um pequeno grupo de curvas se afastaram demasiadamente da resposta nominal. Para melhor visualizar estes resultados, gerou-se também o histograma da Figura V.13, considerando os valores da magnitude do sinal na frequência de 1 Hz. Neste histograma, a concentração dos resultados está em torno da média de -7,16dB, com um desvio padrão de 5,63dB.

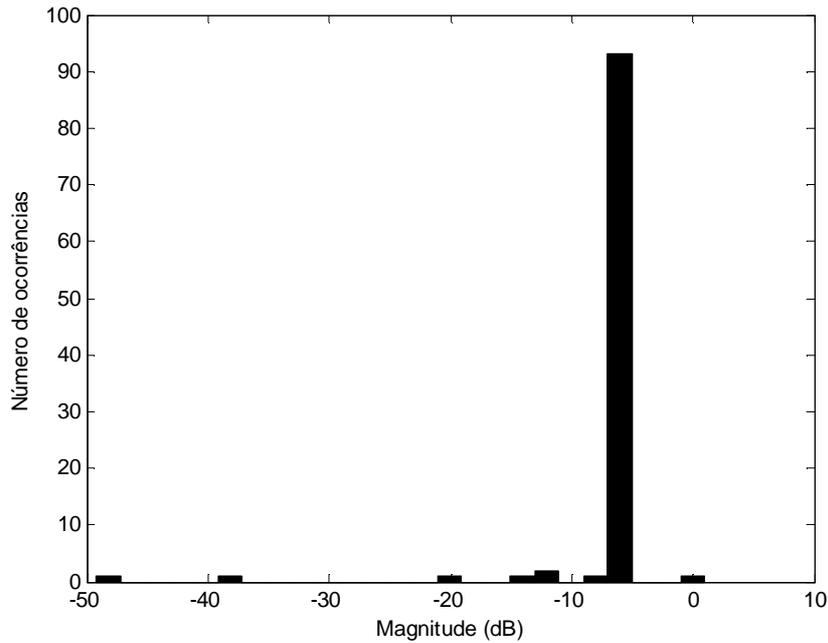


Figura V.15: Histograma da magnitude da saída em 1 Hz, com  $V_{tune}$  constante, em 100 rodadas de Monte Carlo, considerando apenas o descasamento entre os componentes.

Por fim, realizou-se a análise de ruído do filtro. Esta análise é muito importante pois os dispositivos semicondutores reais estão sujeitos a este tipo de fenômeno. Na figura V.14, pode-se ver a densidade espectral de potência do ruído equivalente na saída para seis valores diferentes de  $V_{tune}$ . Percebe-se que para valores de  $V_{tune}$  superiores a 3,6 V, a potência do ruído na saída se torna demasiadamente elevada.

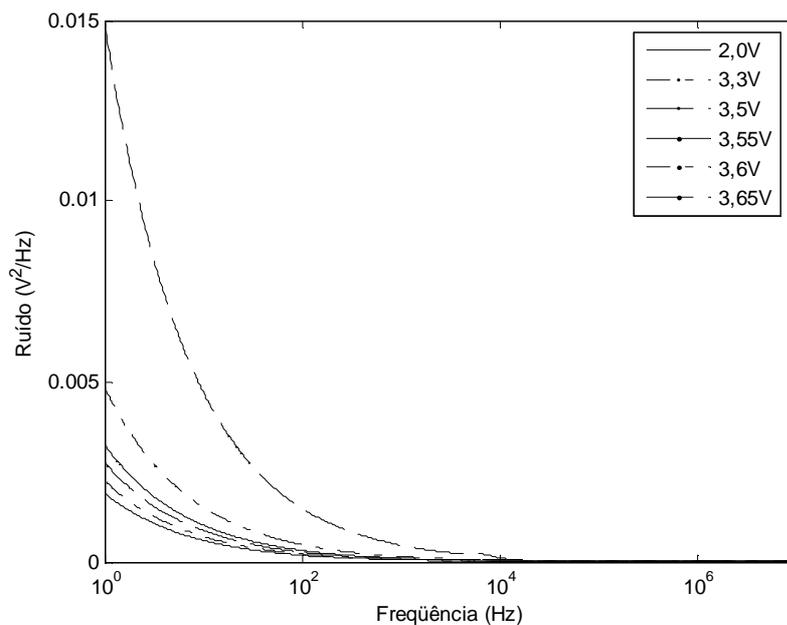


Figura V.16: Densidade espectral de potência do ruído na saída do filtro.

Na Tabela V.1 são mostrados os valores da potência total do ruído referenciado na entrada. Nela é possível confirmar que esta potência cresce mais de três ordens de grandeza para os valores de  $V_{tune}$  superiores a 3,6V.

Tabela V.1: Valor da potência total do ruído referenciado na entrada do filtro gm-C para diferentes valores de  $V_{tune}$ .

$V_{tune}$ (V)	Ruído equivalente na entrada ( $\mu V^2$ )
2	51,9
3,3	72,0
3,5	109,0
3,55	153,0
3,6	391,0
3,65	172.700,0

A Tabela V.2 resume alguns dos resultados relevantes para a avaliação da performance do OTA desenvolvido. Já a Tabela V.3, reúne alguns dos parâmetros que caracterizam a performance do filtro.

Tabela V.2: Parâmetros referentes à performance do OTA.

Parâmetro	Valor
Ganho DC	45,386 até 53,131 V/V
GB	3,831 kHz até 68,129 kHz
Margem de fase	90,304° até 90,066°
Potência Consumida	2,853 mW

Tabela V.3: Parâmetros referentes à performance do filtro.

Parâmetro	Valor
Frequência de corte	4,521 Hz até 91,28 kHz
Faixa dinâmica <sup>2</sup> (Sinal/ Ruído)	3,8135 até 21,4242 dB
Potência Consumida	12,84 mW

<sup>2</sup> O ruído foi considerado integrando-se sua densidade espectral de potência de 1 a 30 kHz. Este constitui o pior caso para o ruído equivalente na entrada, visto que o sinal de interesse se situa entre 10 e 30 kHz.

## VI. Conclusão

O projeto do OTA resultou em circuito relativamente pequeno, ocupando relativamente pouca área de silício. Seu circuito é formado apenas por estruturas já consolidadas literatura especializada.

Como foi possível a realização de um OTA com baixos valores de transcondutância, conseguiu-se reduzir os valores das capacitâncias. A topologia utilizada para o filtro mostrou-se bastante apropriada e, fazendo uso de apenas 5 OTA's, contribui também para a redução na ocupação de área no chip.

A maioria dos resultados das simulações apresentados no Capítulo V confirmam a viabilidade do filtro projetado, demonstrando sua grande robustez aos erros causados pelo processo de fabricação. Observou-se que o projeto é praticamente imune a variações nos parâmetros do processo de fabricação, sendo mais suscetível ao descasamento entre seus componentes.

A maior parte dos requisitos foi atendida satisfatoriamente, sendo que algumas das especificações superaram as expectativas. A linearidade, por exemplo, mostrou-se muito ampla, comprovada pelas simulações onde se observou baixos valores (inferiores a 0,5%) da distorção harmônica (THD) do sinal na saída, para valores de amplitude na entrada de até 3 V pico-a-pico.

Por outro lado, verificou-se um problema grave com a tensão de *offset*, causado pelo descasamento entre os transistores. Porém, buscou-se minimizar esse problema através do emprego das técnicas apropriadas de *layout*, que melhoram o casamento entre os componentes críticos.

Outra simulação que apresentou resultados importantes foi a análise de ruído. Essa análise revelou que embora o circuito tenha condições de operar em uma ampla faixa do ajuste de transcondutância, para fins práticos, existe um limite de transcondutância para o qual o valor da potência do ruído se torna muito grande, podendo prejudicar demais o sinal de saída.

A implementação do circuito de controle de modo comum, apresentada no Capítulo II, embora tenha se mostrado apropriada em um primeiro momento, ainda deve ser estudada de maneira mais profunda. Por esta razão, para a realização das simulações

mostradas neste trabalho, utilizou-se um circuito ideal em seu lugar. Outras alternativas para a implementação do circuito de controle de modo comum já estão sendo estudadas, porém a definição dessa estrutura permanece em aberto, podendo ser tema para futuros trabalhos.

## Referências

- [1] LOH, K.-H., GEIGER, R. L., *Dynamic range performance of a MOS active Attenuator*, In: Proceedings of the IEEE International Symposium on Circuits and Systems, v. 3, p. 1733–1736, Junho 1991.
- [2] SOARES, Carlos F. T., *Métodos para Aprimorar o Projeto e o Layout de Filtros Analógicos em Circuitos Integrados CMOS*, Tese de Doutorado, COPPE/PEE/UFRJ, 2009.
- [3] MALOBERTI, FRANCO, *Analog Design for CMOS VLSI Systems*, First edition Springer, 2001, p. 165.
- [4] BARUQUI, A. F. P. e PETRAGLIA, A., *Linearly Tunable CMOS OTA with Constant Dynamic Range Using Source Degenerated Current Mirrors*, IEEE Transactions, Circuits and Systems II: Express Briefs, Vol. 53, Ed. 9, p. 797-801, Setembro, 2006.
- [5] SEDRA, A. S. e SMITH, K. C., *Microeletrônica – Quarta Edição*, Pearson Makron Books, São Paulo, 2000.