

Universidade Federal do Rio de Janeiro

Escola Politécnica

Departamento de Eletrônica e de Computação

Sistemas de Sintonia Automática de Filtros Chaveados

Autor:

Marcelo Domingues

Orientador:

Prof. Antonio Carlos Moreirão de Queiroz, D. Sc.

Examinador:

Prof^a. Mariane Rembold Petraglia, Ph. D.

Examinador:

Prof. Mauros Campello Queiroz, M. Sc.

DEL

Março de 2010

DEDICATÓRIA

Aos meus pais, pelo carinho e sacrificio,
que me fizeram chegar até aqui.

AGRADECIMENTO

À minha família, pelo apoio e incentivo, que me proporcionaram concluir este curso de graduação, e, especialmente, à minha irmã, Suzana, que abriu os caminhos para que alcançasse esse objetivo.

Ao professor Antonio Carlos Moreirão de Queiroz, que me orienta desde 2007 e me ensinou muito do que sei sobre eletrônica.

Aos professores Mariane Rembold Petraglia e Mauros Campello Queiroz, por dedicarem seus tempos em avaliar este trabalho, e aos demais professores da faculdade, por me apresentarem seus conhecimentos, essenciais para me formar engenheiro.

Aos meus amigos, cujo companheirismo me fez superar muitas dificuldades ao longo desses anos.

RESUMO

Essa dissertação consiste no estudo de sistemas para sintonia automática de filtros periodicamente chaveados. Esses sistemas visam ser utilizados em circuitos integrados para contornar possíveis problemas, produzidos pelas variações do processo de fabricação, em filtros RC ativos cujos componentes precisam ter valores exatos, uma vez que os resistores e os capacitores são feitos em etapas diferentes da fabricação.

Para este trabalho, realizaram-se, primeiramente, estudos e simulações sobre filtros contínuos, filtros chaveados, bem como de técnicas de sintonia automática. Em seguida, foram feitos os projetos e as simulações dos sistemas propostos. Por último, analisou-se matematicamente o impacto do chaveamento sobre o funcionamento dos circuitos. Ao final, foram gerados dois projetos de sistemas de sintonia.

Palavras-Chave: filtros chaveados, sintonia automática, PLL, PWM.

ABSTRACT

This dissertation consists on the study of systems for automatic tuning of periodically switched filters. These systems are intended to be used in integrated circuits to overcome potential problems, produced by variations of the manufacturing process, in RC active filters whose components need to have accurate values, since the resistors and the capacitors are made in different stages of manufacturing.

For this work, firstly, studies and simulations were made about continuous filters, switched filters and automatic tuning techniques. Then, the design and simulations of the proposed systems were performed. Finally, the impact of the switching on the operation of the circuits was mathematically analyzed. In the end, two tuning system designs were generated.

Key-words: switched filter, automatic tuning, PLL, PWM.

SIGLAS

CLPC – Circuito Linear Periodicamente Chaveado

FFT – Transformada Rápida de Fourier – *Fast Fourier Transform*

FPB – Filtro Passa-Baixa

LP – Filtro de Laço – *Loop Filter*

PD – Detector de Fase – *Phase Detector*

PLL – Laço de Captura de Fase – *Phase-Locked Loop*

PWM – Modulação por Largura de Pulso – *Pulse-Width Modulation*

SCAP – *Switched Circuit Analyser Program*

VCF – Filtro Controlado por Tensão – *Voltage-Controlled Filter*

Sumário

1	Introdução	1
	1.1 - Tema	1
	1.2 - Delimitação	1
	1.3 - Justificativa	1
	1.4 - Objetivos	2
	1.5 - Metodologia	2
	1.6 - Descrição	3
2	Circuitos Lineares Contínuos	4
	2.1 - Teoria de Circuitos	4
	2.1.1 - Modelagem Através de Variáveis de Estado	5
	2.2 - Filtros Analógicos	6
	2.2.1 - Filtros Passivos	6
	2.2.2 - Filtros Ativos	8
3	Circuitos Lineares Periodicamente Chaveados	11
	3.1 - Modelagem Através de Variáveis de Estado	11
	3.2 - Filtros Chaveados	14
	3.2.1 - Impacto do Chaveamento	17
4	Sistemas de Sintonia Automática	19
	4.1 - PLL	19

4.2 - Sistemas de Sintonia Propostos	20
4.2.1 - Sistema de Sintonia Automática a Oscilador Chaveado .	20
4.2.1.1 - Oscilador Chaveado	21
4.2.1.2 - Detector de Fase	21
4.2.1.3 - <i>Loop Filter</i>	22
4.2.1.4 - Gerador de PWM	23
4.2.1.5 - Resultados das Simulações	23
4.2.1.6 - Resultados do Protótipo	27
4.2.1.7 - Análise da Estabilidade do Sistema	30
4.2.2 - Sistema de Sintonia Automática a VCF	32
4.2.2.1 - VCF	33
4.2.2.2 - Resultados das Simulações	34
4.2.2.3 - Resultados do Protótipo	37
4.2.2.4 - Análise da Estabilidade do Sistema	39
5 Conclusão	41
Bibliografia	42

Lista de Figuras

2.1 – Representação de um Circuito Elétrico como Sistema Linear	5
2.2 – Filtro Elíptico Passa-baixa RLC Passivo de 5ª Ordem	7
2.3 – Resposta no Domínio das Frequências do Filtro Passivo	7
2.4 – Topologia de um Integrador	9
2.5 – Filtro Elíptico Passa-baixa RC Ativo de 5ª Ordem	9
2.6 – Resposta no Domínio das Frequências do Filtro Ativo	10
3.1 – Modelo de Circuito Chaveado Genérico de “D” fases	11
3.2 – Diagrama de Tempo de um Circuito Genérico de 3 Fases ($D = 3$)	12
3.3 – Filtro Elíptico Passa-baixa RC Ativo Chaveado de 5ª Ordem	14
3.4 – Resposta no Domínio das Frequências do Filtro Chaveado a 50%	15
3.5 – Resposta no Domínio das Frequências do Filtro Chaveado a 80%	15
3.6 – Resposta no Tempo da Saída do Filtro Chaveado	16
3.7 – Comparação da Resposta do Filtro Chaveado com o Contínuo	17
4.1 – Diagrama em Blocos do PLL	19
4.2 – Diagrama em Blocos do Sistema a Oscilador Chaveado	20
4.3 – Oscilador Chaveado	21
4.4 – Detector de Fase	21
4.5 – <i>Loop Filter</i>	22
4.6 – Gerador de PWM	23
4.7 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 600 Hz	25
4.8 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz	25
4.9 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 1 kHz	26

4.10 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz	26
4.11 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 600 Hz	28
4.12 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz	28
4.13 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 1 kHz	29
4.14 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz	29
4.15 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Resposta Transiente do <i>Loop Filter</i>	32
4.16 – Diagrama em Blocos do Sistema a VCF	32
4.17 – <i>Voltage-Controlled Filter</i>	33
4.18 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 600 Hz	35
4.19 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz	35
4.20 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 1 kHz	36
4.21 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz	36
4.22 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 600 Hz	37
4.23 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz	38
4.24 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 1 kHz	38
4.25 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz	39
4.26 – Protótipo do Sistema de Sintonia Automática a VCF – Resposta Transiente do <i>Loop Filter</i>	40

Lista de Tabelas

2.1 – Valores dos Componentes para o Filtro Passivo Normalizado	8
2.2 – Relação dos Elementos do Filtro Ativo com o Equivalente Passivo	10
4.1 – Valores dos Elementos do Sistema a Oscilador Chaveado nas Simulações .	24
4.2 – Circuitos Integrados Utilizados no Protótipo Experimental	27
4.3 – Valores dos Elementos do VCF nas Simulações	34

Capítulo 1

Introdução

1.1 – Tema

O tema do trabalho foi o estudo de topologias de circuitos que implementem sistemas de sintonia automática para filtros periodicamente chaveados, o projeto e desenvolvimento de tais sistemas e a análise do impacto do chaveamento na operação dos filtros, sendo estes descritos por variáveis de estado. Foram gerados, ao final do trabalho, dois projetos de sistemas de sintonia.

1.2 – Delimitação

O objeto de estudo foram os filtros analógicos periodicamente chaveados. Os sistemas de sintonia automática desenvolvidos neste projeto têm por finalidade corrigir as frequências de operação desses filtros, que podem apresentar problemas com os valores de seus componentes durante a fabricação de um circuito integrado, dessa forma modificando a banda de operação do circuito.

Em CIs, os capacitores e resistores são construídos em passos separados do processo. Assim, cada tipo de elemento fica bem casado entre si, mas as constantes de tempo ficam imprecisas, apesar de proporcionais. Então, se todos os capacitores ou todos os resistores forem ajustados simultaneamente, todas as constantes de tempo e frequências naturais do filtro são escaladas juntas.

1.3 – Justificativa

Durante o desenvolvimento de um projeto de circuito integrado, os filtros analógicos podem se tornar fatores críticos caso ocorra descasamento dos valores dos componentes de um filtro durante as várias fases do processo de fabricação de um CI. Considerando que filtros são circuitos de funcionamento bastante sensível, pequenas

variações nos valores nominais de seus componentes podem provocar alterações significativas nos valores das frequências de corte do sistema.

Uma forma utilizada de contornar esse problema é, depois da fabricação, utilizar componentes discretos, externos ao encapsulamento, na tentativa de corrigir as bandas de operação do circuito. Porém esta técnica não é sempre viável nem aconselhável.

Para evitar o problema do processo de fabricação, este trabalho propõe outra solução: a utilização de filtros analógicos chaveados, que permitem a variação de suas frequências de corte através do controle de suas chaves por um sistema de sintonia automática, integrado no *chip*.

As topologias dos filtros e dos sistemas foram escolhidas para facilitarem a construção de protótipos experimentais discretos, ao contrário das normalmente utilizadas em circuitos integrados, onde topologias com ajuste simultâneo de componentes utilizam transistores MOS casados ajustáveis usados como resistores ou transdutores variáveis, junto de capacitores fixos.

1.4 – Objetivos

O objetivo geral foi, então, propor e desenvolver circuitos que implementem dois sistemas de sintonia automática de filtros chaveados. Para tanto, os objetivos específicos foram: (1) análise de sistemas de sintonia; (2) estudo de filtros periodicamente chaveados, e; (3) análise do impacto do chaveamento no funcionamento do circuito descrito a partir de variáveis de estado.

1.5 – Metodologia

A metodologia deste trabalho consistiu nas etapas: (1) estudo e simulação de filtros analógicos periodicamente chaveados; (2) estudo e análise de técnicas de sintonia automática; (3) projeto, desenvolvimento e simulação de circuitos que implementem os sistemas de sintonia automática; (4) análise matemática do impacto do chaveamento no funcionamento dos filtros; (5) análise dos resultados, e; (6) elaboração da documentação do projeto.

Primeiramente, realizou-se um estudo sobre filtros analógicos periodicamente chaveados, simulando-os, para que fosse possível a compreensão do funcionamento destes circuitos e para descobrir qual era a melhor topologia para se realizar o controle.

Em seguida, foi feito o estudo e a análise das técnicas de controle de chaveamento que realizam sintonia automática. Esta etapa visou escolher os sistemas que poderiam ser implementados por circuitos simples e que facilitem os testes em laboratório.

A próxima etapa consistiu no objetivo principal do projeto, que foi o projeto e o desenvolvimento, assim como a simulação, de circuitos para a implementação dos sistemas. Como já foi citado, pretendeu-se utilizar topologias simples, que não compliquem o projeto de um circuito integrado que utilize os sistemas.

Por fim, foi realizada a análise matemática do impacto dos sistemas e do chaveamento no funcionamento dos circuitos controlados, analisando as diferenças entre as respostas dos filtros chaveados e seus correspondentes contínuos.

Paralelamente à implementação do projeto (etapas 3 e 4), foi feita a análise dos resultados obtidos, para averiguar se o trabalho estava de acordo com o objetivo, bem como foi elaborada a documentação, incluindo os circuitos e os resultados das simulações.

1.6 – Descrição

No Capítulo 2 será feita uma revisão sobre circuitos lineares contínuos, sendo focada a análise através de variáveis de estado, bem como os filtros passa-baixa passivos e ativos.

O Capítulo 3 apresenta, primeiramente, os circuitos lineares periodicamente chaveados através de uma modelagem a partir de variáveis de estado, sendo esta uma generalização da mostrada no Capítulo 2. Em seguida, são apresentados os filtros chaveados e a análise do impacto do chaveamento na resposta do sistema.

No Capítulo 4 serão abordados os sistemas de sintonia automática. Nele será explicitada a técnica normalmente utilizada para tal função e as estruturas propostas por esta tese, além do projeto dos blocos que compõem os sistemas. Também são apresentados os resultados das simulações e da montagem de um protótipo discreto.

Por fim, o Capítulo 5 apresenta a conclusão deste trabalho.

Capítulo 2

Circuitos Lineares Contínuos

2.1 – Teoria de Circuitos

Um circuito elétrico pode ser definido como a associação de elementos fundamentais formando uma rede, onde deve existir ao menos um caminho fechado para a circulação de corrente elétrica, e que suas características podem ser definidas a partir de sua topologia, não dependendo da disposição e do tamanho físico de cada elemento [1].

Os elementos fundamentais são classificados em: passivos, i.e., resistores, capacitores e indutores; e ativos, i.e., as fontes independentes e as fontes controladas de corrente e tensão.

A associação dos elementos também define estruturas da rede elétrica, como:

- Nó – ponto de conexão entre os terminais de dois ou mais elementos;
- Ramo – ligação de dois nós através de um elemento;
- Laço – um percurso fechado; e
- Malha – um laço que não contém nenhum ramo no seu interior.

Na análise de um circuito elétrico são determinadas as correntes e tensões em todos os seus ramos. Para tanto se utilizam, fundamentalmente, as leis de Kirchhoff – “a soma algébrica das correntes incidentes em um nó é igual a zero em qualquer instante” e “a soma algébrica das tensões medidas ordenadamente ao longo de qualquer laço é igual a zero em qualquer instante” [1].

Complementarmente, são utilizados os equivalentes de Norton – “uma rede linear N que, exceto através de dois terminais acessíveis, não tem outros vínculos e acoplamentos com o meio externo a ela, é equivalente, para efeitos externos, à associação paralela de uma rede N_0 com um gerador de corrente $i_0(t)$, onde N_0 é a rede obtida de N inativando-se todos os seus geradores independentes e $i_0(t)$ é a corrente medida através de seus terminais acessíveis ligados entre si (em curto-circuito)” – e de Thévenin – “uma rede linear N que, exceto através de dois terminais acessíveis, não tem

outros vínculos e acoplamentos com o meio externo a ela, é equivalente, para efeitos externos, à associação série de uma rede N_0 com uma fem $e_0(t)$, onde N_0 é a rede obtida de N inativando-se todos os seus geradores independentes e $e_0(t)$ é a tensão medida entre os terminais acessíveis sem ligação externa (em aberto)” [1].

De forma a obter-se sistematicamente essas relações, são utilizados alguns métodos, como: análises nodal, nodal modificado, de malhas, de laços e de variáveis de estado, sendo este último método explicado no tópico a seguir.

2.1.1 – Modelagem Através de Variáveis de Estado

Considerando um circuito elétrico como um sistema linear contínuo e invariante no tempo, representado na Figura 2.1, ele pode ter a representação via equações de estado [2]:

$$\dot{x}(t) = Ax(t) + Bu(t) \quad (1)$$

$$y(t) = Cx(t) + Du(t) \quad (2)$$

A partir destas equações, são obtidas as resposta na freqüência e no tempo, relacionadas entre si através da transformada de Laplace:

$$H(s) = \frac{Y(s)}{U(s)} = C(sI - A)^{-1}B + D \quad (3)$$

$$h(t) = \mathcal{L}^{-1}\{H(s)\} \quad (4)$$

Essas definições serão importantes quando forem tratados os efeitos do chaveamento, no Capítulo 3.

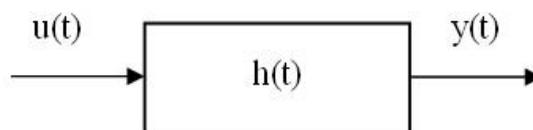


Figura 2.1 – Representação de um Circuito Elétrico como Sistema Linear

2.2 – Filtros Analógicos

Circuitos elétricos podem realizar diversas funções e assumir inúmeras topologias. Dentre elas, estão os filtros analógicos, que são quadripolos que atuam de forma a atenuar determinadas frequências do espectro do sinal de entrada [3], modificando a amplitude e a fase, e que são utilizados em larga escala para, por exemplo, redução de ruídos e sistemas de comunicação.

Filtros são classificados de acordo com sua função, sobre qual a faixa de frequência eles atuam, i.e., passa-baixa, passa-alta, passa-faixa e rejeita-faixa; e de acordo com sua tecnologia, sobre quais elementos eles são compostos, i.e., passivos e ativos [4].

Os estudos realizados sobre filtros neste trabalho se concentraram no do tipo passa-baixa (FPB), uma vez que os resultados para este podem ser generalizados para todos os tipos. Assim, nos próximos tópicos, serão discutidos FPB das duas tecnologias, passivos e ativos.

2.2.1 – Filtros Passivos

Filtros passivos são aqueles constituídos apenas pelos elementos fundamentais passivos: resistores, capacitores e indutores. A ordem desse tipo de rede é obtida a partir do número de elementos armazenadores de energia (capacitores e indutores), depois de serem feitas todas as possíveis associações em série e paralelo [1].

A Figura 2.2 mostra um filtro elíptico passa-baixa RLC passivo de 5ª ordem e a Figura 2.3 mostra sua resposta característica no domínio das frequências. Esse foi o filtro escolhido para o estudo por ser de ordem elevada e por seu equivalente ativo ser facilmente obtido.

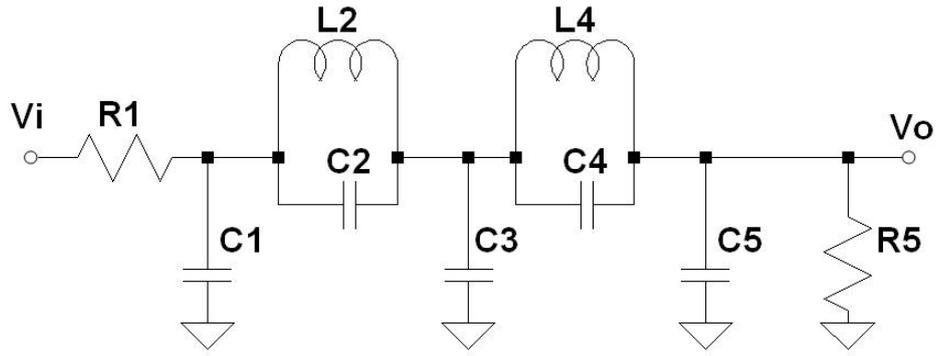


Figura 2.2 – Filtro Elíptico Passa-baixa RLC Passivo de 5ª Ordem

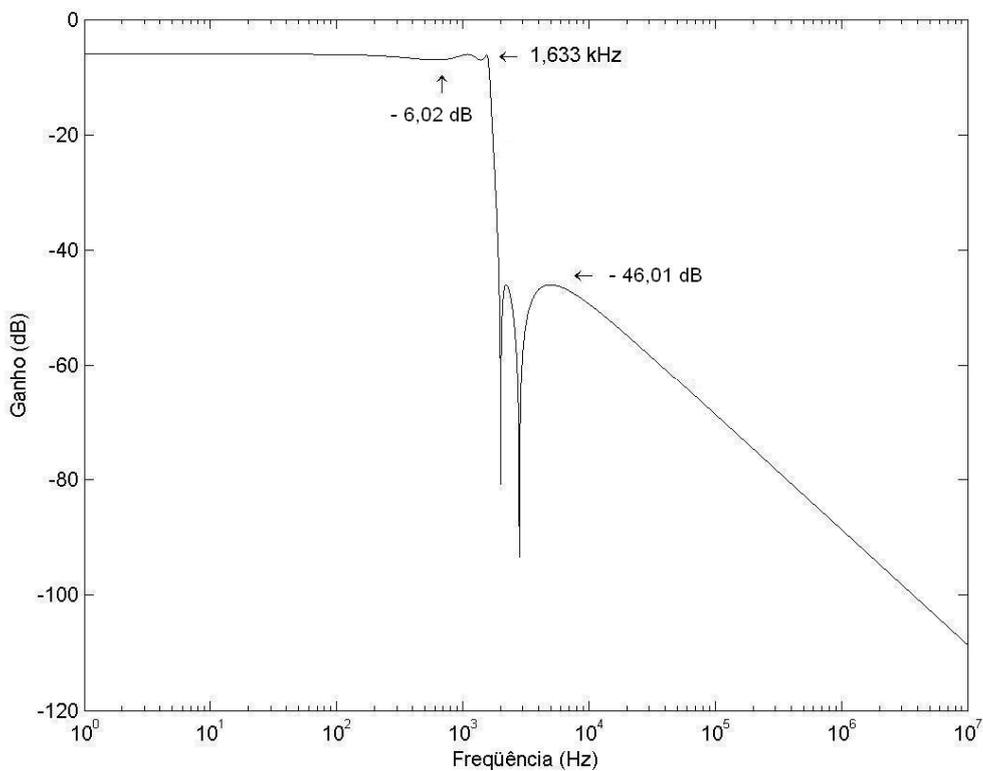


Figura 2.3 – Resposta no Domínio das Frequências do Filtro Passivo

Este filtro apresenta uma frequência de corte de 1,633 kHz, uma atenuação máxima na banda passante (devida ao *ripple*) de 1 dB e uma atenuação mínima na banda de rejeição de 40 dB. Nas bandas de passagem e rejeição, o ganho é atenuado em aproximadamente 6 dB devido à dupla terminação do filtro.

Os valores dos elementos, para a resposta apresentada na Figura 2.3, foram obtidos a partir da síntese para um filtro normalizado, isto é, frequência de corte de 1 rad/s. Os elementos normalizados são mostrados na Tabela 2.1 e foram desnormalizados para a obtenção dos valores de impedância e de frequência desejados. Neste caso, 10 k Ω

e 1,6 kHz, respectivamente. A diferença entre o valor esperado e o valor medido na simulação, utilizando elementos de valores aproximados ao sintetizados (arredondamento no 3º dígito), mostra a sensibilidade dos filtros em relação os valores nominais dos seus componentes.

Elemento	Valor
R1 e R5	1,00 Ω
C1	1,42 F
C2	1,09 F
C3	2,13 F
C4	0,36 F
C5	1,84 F
L2	0,59 H
L4	0,88 H

Tabela 2.1 – Valores dos Elementos para o Filtro Passivo Normalizado

Para o processo de integração de circuitos, os filtros passivos nem sempre são os mais indicados, pois indutores com os valores necessários são apenas obtidos com componentes discretos. Dessa forma, são utilizados, prioritariamente, filtros ativos.

2.2.2 – Filtros Ativos

Filtros ativos são aqueles constituídos também de elementos fundamentais ativos. Além de não necessitarem de indutores, como vantagem em relação aos passivos, eles apresentam a facilidade de ajuste do fator de qualidade através da variação dos valores dos resistores, sem que isso afete os outros parâmetros do circuito.

Filtros ativos passa-baixa de ordens superiores são obtidos a partir da associação de integradores, uma vez que estes representam filtros de 1ª ordem. A topologia típica de um integrador é mostrada na Figura 2.4.

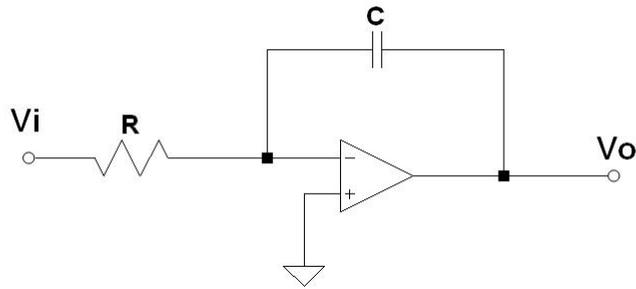


Figura 2.4 – Topologia de um Integrador

A Figura 2.5 mostra o equivalente ativo do filtro elíptico passa-baixa de 5ª ordem e a Figura 2.6 mostra sua resposta característica no domínio das frequências. Além do motivo exposto na seção 2.2.1, outra razão para a escolha deste tipo de filtro é sua conveniência para a integração, uma vez que é insensível a capacitâncias parasitas para terra [3].

Observando as Figuras 2.3 e 2.6, pode-se observar que as respostas são semelhantes, exceto pelos pólos complexos de alta frequência da estrutura ativa, gerados a partir das malhas envolvendo capacitores cruzados e amplificadores operacionais não ideais [3]. Nas simulações, foram utilizados os amplificadores LT1001 e, nos protótipos, os TL072. Essa diferença não afeta o funcionamento do filtro, uma vez que esses pólos são localizados em pontos do espectro de ganho muito baixo.

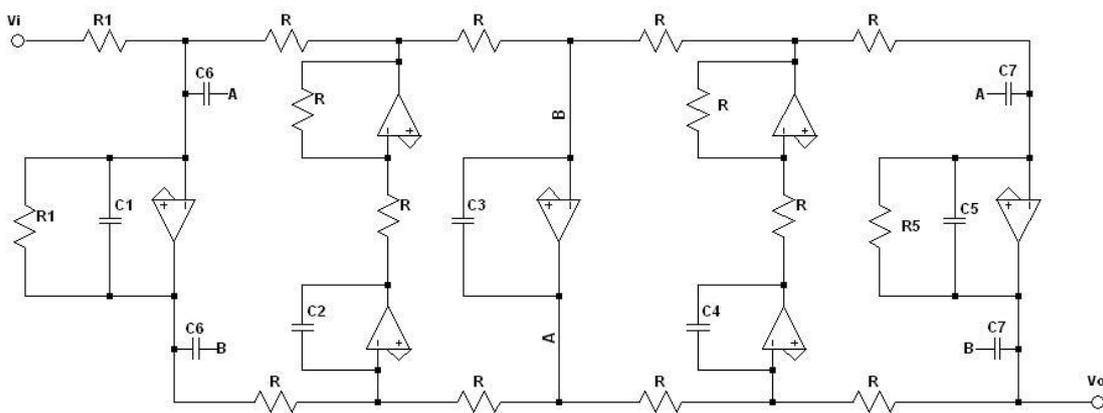


Figura 2.5 – Filtro Elíptico Passa-baixa RC Ativo de 5ª Ordem

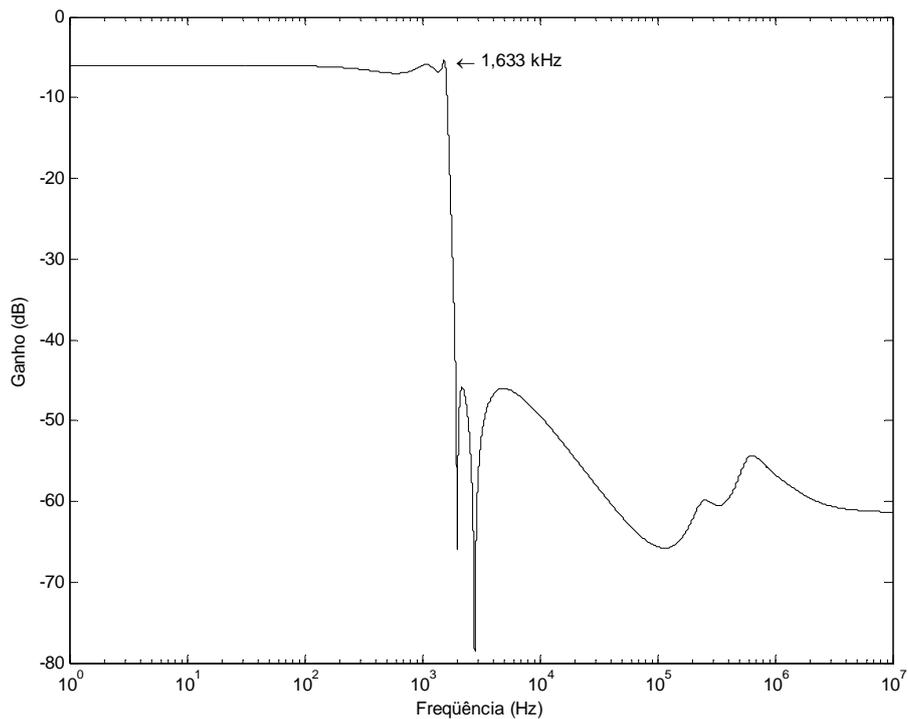


Figura 2.6 – Resposta no Domínio das Frequências do Filtro Ativo

A Tabela 2.2 mostra a relação entre os elementos do filtro ativo e do seu equivalente passivo. Esta relação é válida apenas para o caso normalizado e, da mesma forma, os valores dos componentes devem ser desnormalizados para se obter as impedâncias e frequências desejadas.

Elemento	Equivalente Passivo	Valor
R	–	1 Ω
R1	R1	1 Ω
R5	R5	1 Ω
C1	C1 + C2	2,51 F
C2	L2	0,59 F
C3	C2 + C3 + C4	3,58 F
C4	L4	0,88 F
C5	C4 + C5	2,20 F
C6	C2	1,09 F
C7	C4	0,36 F

Tabela 2.2 – Relação dos Elementos do Filtro Ativo com o Equivalente Passivo

Capítulo 3

Circuitos Lineares Periodicamente Chaveados

3.1 – Modelagem Através de Variáveis de Estado

A abordagem apresentada neste capítulo é similar à apresentada em [5] e [6] e considera que as chaves são ideais, i.e., curto-circuito quando fechada e circuito aberto quando aberta.

Um CLPC pode assumir diferentes configurações de acordo com a posição de cada chave. Para cada configuração, chamada de fase, há uma topologia diferente, com resposta própria, tornando o sistema variante no tempo. Porém, dentro de cada fase, o circuito permanece invariante, sendo válido o modelo apresentado nas equações (1) e (2). A Figura 3.1 representa essa idéia e a Figura 3.2 mostra o diagrama de tempo de seu funcionamento.

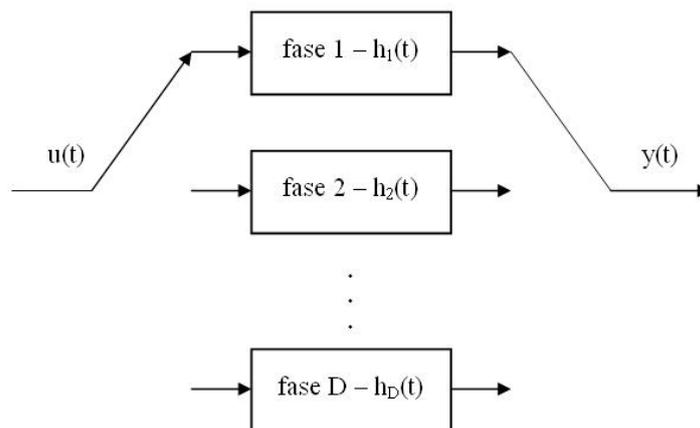


Figura 3.1 – Modelo de Circuito Chaveado Genérico de “D” fases

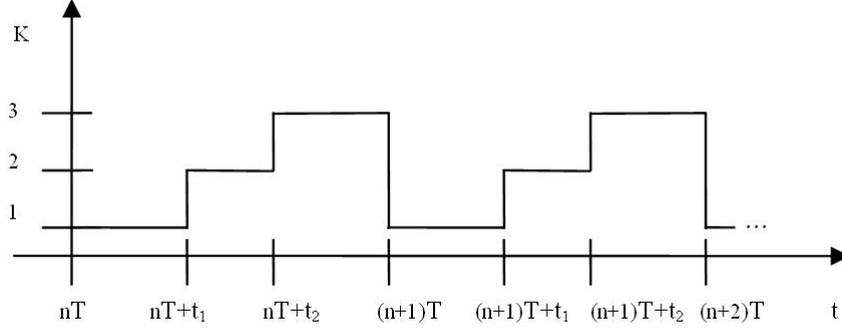


Figura 3.2 – Diagrama de Tempo de um Circuito Genérico de 3 Fases ($D = 3$)

Durante um período de chaveamento “ T ”, assume-se que um sistema tem “ D ” fases. Se o circuito tiver “ N ” chaves, esse número pode ser até “ 2^N ”. Considerando uma fase “ k ”, ela ocorrerá num período de tempo “ t ”, onde $nT + t_{k-1} < t \leq nT + t_k$, sendo “ n ” um número inteiro.

A mudança de uma fase para outra é descrita pelas equações (5) e (6). Estas equações são a representação matemática da idéia mostrada nas Figuras 3.1 e 3.2, onde a mudança de fase é seqüencial (5) e após a última fase, o sistema retorna para a primeira (6). As matrizes F_k e G_k transformam o estado final do circuito na fase “ k ” no estado inicial da fase “ $k+1$ ”.

$$x_{k+1}(nT + t_k) = F_k x_k(nT + t_k) + G_k u_k(nT + t_k), \text{ para } 1 \leq k \leq D-1 \quad (5)$$

$$x_1(nT + t_k) = F_D x_D(nT + T) + G_D u_D(nT + T), \text{ para } k = D \quad (6)$$

A resposta em frequência pode ser obtida aplicando-se, inicialmente, a transformada de Fourier nas equações (1), (2), (5) e (6), obtendo as equações a seguir:

$$X_k(\omega) = H_k(\omega) \left\{ B_k U_k(\omega) + \sum_{n=-\infty}^{\infty} [x_{k,k-1}(\omega) e^{-j\omega t_{k-1}} - x_{k,k}(\omega) e^{-j\omega t_k}] \right\} \quad (7)$$

$$Y_k(\omega) = C_k X_k(\omega) + D_k U_k(\omega) \quad (8)$$

$$X_{k+1,k}(\omega) = F_k X_{k,k}(\omega) + G_k U_{k,k}(\omega), \text{ para } 1 \leq k \leq D-1 \quad (9)$$

$$e^{j\omega T} X_{1,D}(\omega) = F_D X_{D,D}(\omega) + G_D U_{D,D}(\omega), \text{ para } k = D \quad (10)$$

onde:

$$H_k(\omega) = (j\omega I - A_k)^{-1} \quad (11)$$

$$X_{k,m}(\omega) = \sum_{n=-\infty}^{\infty} x_m(nT + t_m) e^{-j\omega T}, \text{ para } m = k-1, k \quad (12)$$

Manipulando essas equações, obtém-se a resposta em função da frequência [5]:

$$Y(\omega) = \sum_{n=-\infty}^{\infty} T_n(\omega) U_k(\omega - n\omega_s) \quad (13)$$

onde:

$$T_n(\omega) = f_s \sum_{n=-\infty}^{\infty} T_{k,n}(\omega) \quad (14)$$

$$\begin{aligned} T_{k,n}(\omega) = & [C_k H_k(\omega) B_k + D_k(\omega)] i_{k,n} - \\ & C_k H_k(\omega) e^{-jn\omega_s t_k} N_k(\omega - n\omega_s) B_k - \\ & C_k H_k(\omega) e^{-jn\omega_s t_{k-1}} M_{k-1,k} L(\omega - n\omega_s) + \\ & \sum_{o=-\infty}^{\infty} M_{k-1,o+1} [(F_o N_o(\omega - n\omega_s) B_o + G_o) e^{j(\omega - n\omega) t_o}] \end{aligned} \quad (15)$$

$$L(\omega) = (e^{j\omega T} I - M_{D,1})^{-1} \sum_{n=-\infty}^{\infty} M_{D,1} [F_k N_k(\omega) B_k + G_k] e^{j\omega t_k} \quad (16)$$

$$N_k(\omega) = H_k(\omega) [I - H_k(t_k - t_{k-1}) e^{(t_k - t_{k-1})}] \quad (17)$$

$$\begin{aligned} M_{j,i} &= I && \text{se } j < i, \\ F_j H_j(t_j - t_{j-1}) \dots F_i H_i(t_i - t_{i-1}) &&& \text{se } j \geq i \end{aligned} \quad (18)$$

$$i_{k,n} = f_s (e^{j\omega_s n t_{k-1}} - e^{-j\omega_s n t_k}) / j\omega_s n \quad (19)$$

sendo $\omega_s = 2\pi f_s$, onde $f_s = 1/T$.

$I_{k,n}$ representa os coeficientes da expansão em série de Fourier da função janela, “T” é o período de chaveamento e “D” é o número de fases.

3.2 – Filtros Chaveados

Para se contornar os problemas dos filtros contínuos em relação à exatidão de suas bandas passantes quando integrados, estes circuitos podem ser substituídos por filtros a resistor chaveado, cuja idéia básica é colocar uma chave com ciclo de trabalho ajustável em série com cada resistor. Nessas estruturas, a frequência de corte é variável, sendo diretamente proporcional ao ciclo de trabalho do sinal de controle das chaves [3] [7]. Para um FPB, a frequência máxima possível é aquela obtida pela análise do circuito sem as chaves, e a mínima zero, quando todas estão abertas.

Por causa dessa característica, esses filtros chaveados são indicados para substituir os contínuos nos circuitos que são integrados, uma vez que, durante as fases de fabricação de um CI, podem ocorrer variações do processo, gerando componentes com valores diferentes dos esperados, visto que resistores e capacitores são feitos em etapas diferentes [8]. Dessa forma, um filtro pode ter sua banda modificada. Utilizando-se filtros chaveados, esse problema é eliminado, necessitando apenas de um sistema que sintonize a rede na frequência desejada.

A Figura 3.3 mostra um filtro ativo chaveado do tipo elíptico de 5ª ordem. Nessa estrutura basta colocar uma chave na entrada de cada integrador para obter o mesmo efeito dos resistores chaveados e só há duas fases: uma com todas as chaves abertas e outra com todas fechadas.

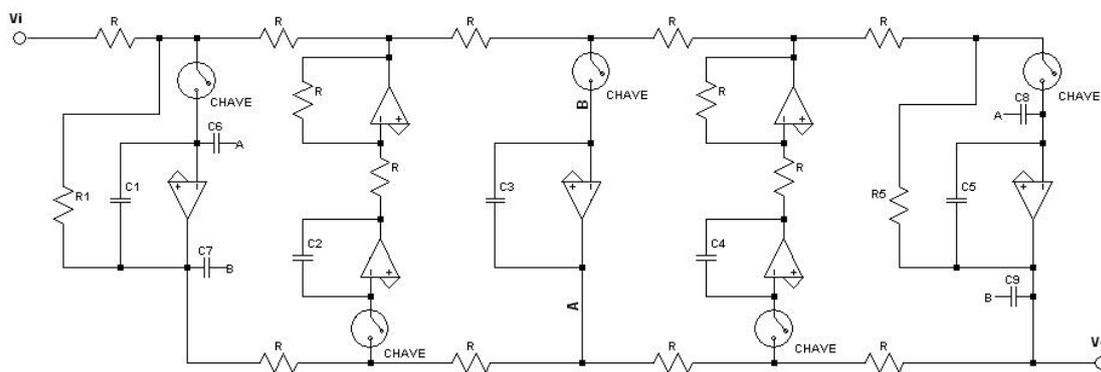


Figura 3.3 – Filtro Elíptico Passa-baixa RC Ativo Chaveado de 5ª Ordem

As respostas do filtro no domínio da frequência, com ciclo de trabalho das chaves de 50% e 80%, mostradas nas Figuras 3.4 e 3.5, respectivamente, foram obtidas

a partir do programa SCAP, desenvolvido em [5].

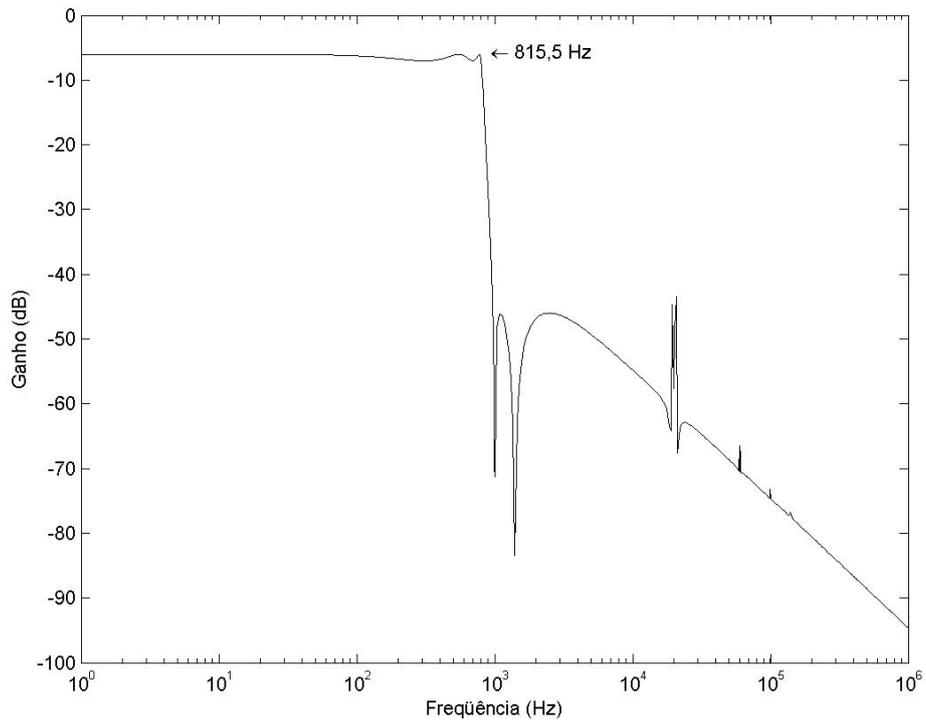


Figura 3.4 – Resposta no Domínio das Frequências do Filtro Chaveado a 50%

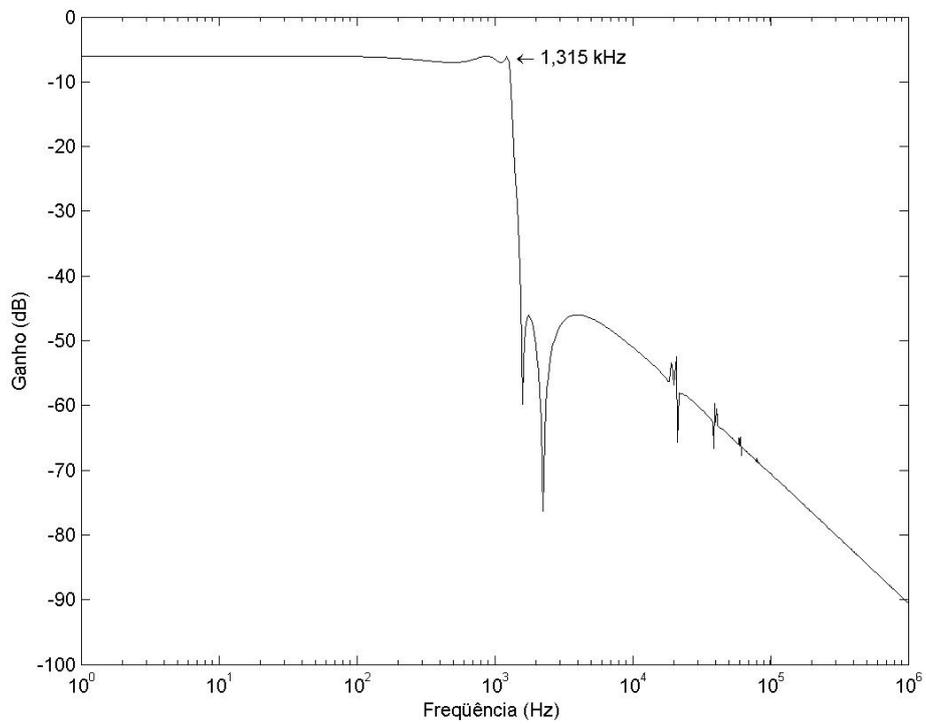


Figura 3.5 – Resposta no Domínio das Frequências do Filtro Chaveado a 80%

As simulações apresentam o resultado esperado, considerando que o filtro tem como frequência de corte máxima projetada 1,6 kHz e simulada 1,633 kHz. Com o chaveamento, que operava a 20 kHz, surgiram as distorções em alta frequência, que não são as mesmas nos dois casos pelo fato das simulações terem ciclos de trabalho diferentes (uma onda quadrada simétrica ter harmônicos distintos de uma assimétrica [2]). O impacto do chaveamento será detalhado na seção seguinte.

No filtro, as chaves se encontram nas entradas dos integradores e depois dos resistores, de modo que, durante o período em que o circuito está aberto, os capacitores não descarregam. Dessa forma, o estado é preservado durante o chaveamento, fazendo com que, para este caso, no modelo apresentado em (5) e (6), a matriz F seja identidade e a matriz G seja nula. A equação (20) mostra a simplificação do modelo.

$$x_{k+1}(nT + t_k) = x_k(nT + t_k) \quad (20)$$

Na Figura 3.6 pode-se observar a resposta no tempo da saída do filtro chaveado. Nota-se que, enquanto as chaves estão abertas, a amplitude do sinal se mantém constante, mostrando a preservação do estado do sistema durante esse período.

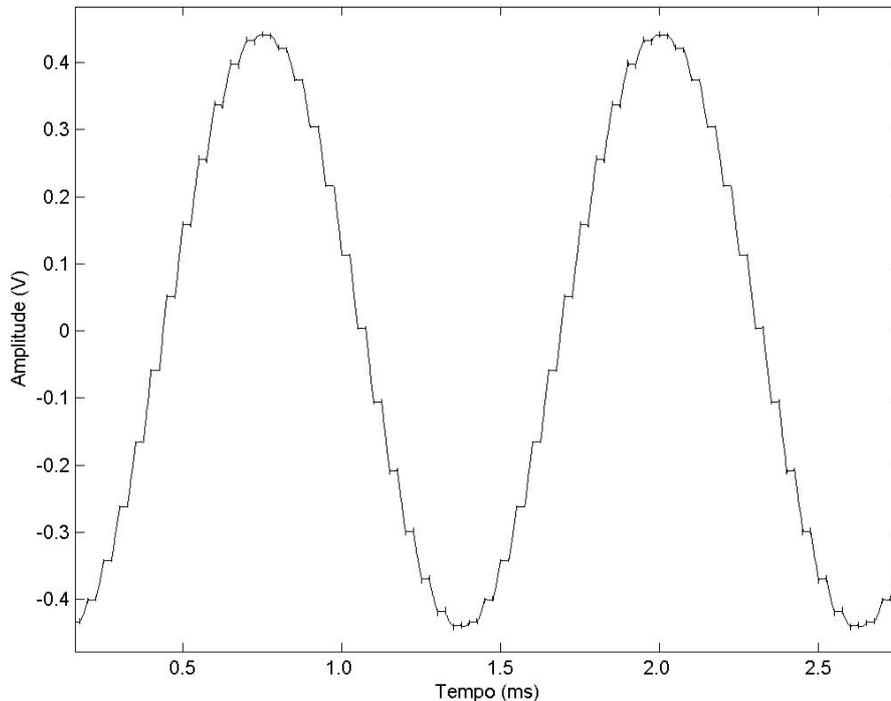


Figura 3.6 – Resposta no Tempo da Saída do Filtro Chaveado

3.2.1 – Impacto do Chaveamento

As equações que fornecem as repostas exatas no tempo e na frequência para os circuitos chaveados, obtidas a partir das equações (1), (2), (5) e (6) e apresentadas em (13) – (19), são desenvolvidas em [5], [6] e [9]. A medição dos efeitos das chaves foi feita através do simulador SCAP [5], que implementa tais equações.

Como efeito do chaveamento sobre o filtro, pode-se observar a distorção existente no sinal filtrado, mostrado na Figura 3.6, e no espectro do sinal de saída, mostrado nas Figuras 3.4 e 3.5.

Sobrepondo a resposta do filtro contínuo ao seu correspondente chaveado, como mostrado na Figura 3.7, pode-se notar que, na faixa da banda passante e no começo da banda de rejeição, a diferença dos espectros é mínima, da ordem de 0,01 dB.

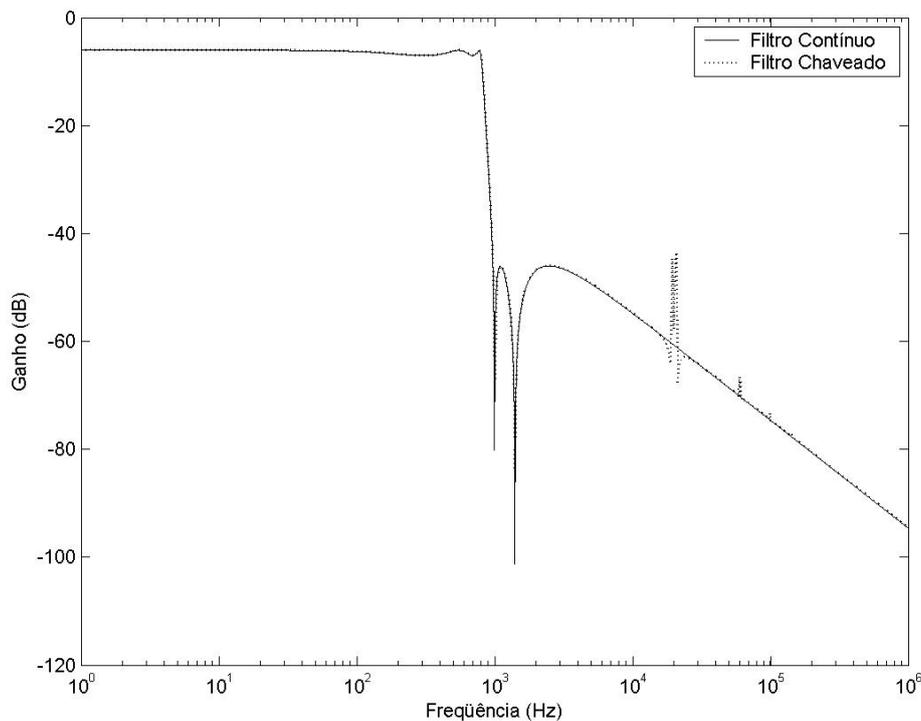


Figura 3.7 – Comparação da Resposta do Filtro Chaveado com o Contínuo

A distorção aparece nos componentes (f_p) em torno da frequência fundamental (f_c) e nos harmônicos do sinal que controla as chaves (nf_c), deslocados para a direita e para a esquerda, no espectro, pelo valor da frequência do sinal filtrado (f_f). Essa idéia é representada pela equação (21).

$$f_p = nf_c \pm f_f \quad (21)$$

Variando o ciclo de trabalho das chaves, a resposta na banda passante não se altera, modificando apenas os componentes da distorção. Percebe-se nesses casos que, com ciclos de trabalho menores, mais tempo o sistema permanece inativo e, dessa forma, maior é a distorção.

A resposta do programa SCAP, em relação à distorção, é similar ao resultado de uma FFT aplicada ao sinal de saída do filtro. As amplitudes dos componentes são equivalentes e também se pode notar que estes aumentam quando o ciclo de trabalho das chaves diminui.

As respostas em frequência mostradas são do espectro principal, quando o valor de n da equação (13) é zero. Considerando n de outros valores, a diferença entre o espectro contínuo e chaveado é maior e há modificações alterando-se o ciclo de trabalho do chaveamento.

Contudo, as diferenças deixam de ser significativas (distorção total menor que 5%) quando a frequência de chaveamento é ao menos uma ordem de grandeza maior que a frequência máxima de operação do filtro, tornando possível substituir circuitos contínuos por CLPCs.

O período mínimo de chaveamento dependerá da tecnologia utilizada pelo sistema de sintonia, como será discutido no próximo capítulo.

Outro resultado, que pode ser obtido a partir da equação (21), é que, se o módulo da diferença entre a frequência do sinal de chaveamento e o sinal a ser filtrado for menor que a frequência de corte em que o filtro estiver operando (f_{op}), a resposta do filtro será um sinal com frequência igual a essa diferença.

Então, o sinal de entrada do filtro não pode ter componentes no espectro definido por:

$$nf_c - f_{op} < f_f < nf_c + f_{op} \quad (22)$$

Capítulo 4

Sistemas de Sintonia Automática

4.1 – PLL

Para se gerar osciladores com frequências estáveis e imunes a ruído, em sistemas eletrônicos, são largamente utilizados os laços de captura de fase (PLL – *Phase-locked loop*) [10].

PLL é um sistema de controle, realimentado negativamente, constituído de um comparador de fase (PD – *Phase detector*), um oscilador controlado por tensão (VCO – *Voltage-controlled oscillator*) e um filtro passa-baixa (LF – *Loop filter*), que, a partir de um sinal de referência, define a frequência e a fase do VCO. A Figura 4.1 mostra o diagrama em bloco do PLL.

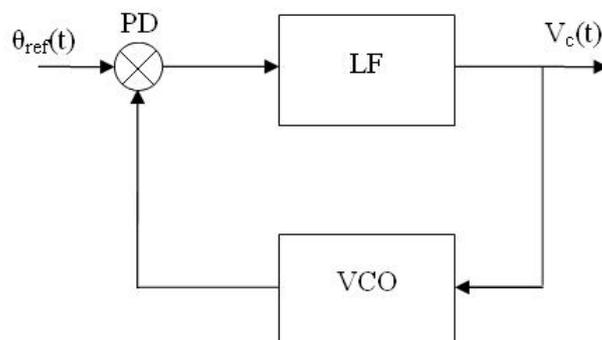


Figura 4.1 – Diagrama em Blocos do PLL

O sinal de referência é comparado com o sinal de saída do VCO. O resultado da comparação, de forma geral, possui componentes harmônicos de alta frequência, uma vez que o detector de fase opera de forma semelhante a um multiplicador. Por esse motivo, o sinal é filtrado em LF.

Por se tratar de um circuito realimentado, sua estabilidade deve ser garantida. Variações abruptas do sinal de entrada podem causar perda da referência pelo oscilador.

4.2 – Sistemas de Sintonia Propostos

Para controlar o chaveamento dos filtros, são propostas duas formas para a geração do sinal de controle, que utilizam a idéia central do PLL com algumas modificações: sistema a oscilador chaveado e sistema a VCF.

4.2.1 – Sistema de Sintonia Automática a Oscilador Chaveado

A Figura 4.2 mostra o diagrama em blocos do sistema de sintonia utilizando um oscilador chaveado. A diferença em relação ao PLL está no sinal comparado e filtrado que não é a referência para o oscilador, mas é aproveitado para gerar a modulação de largura do pulso (PWM – *Pulse width modulation*) do sinal que controla as chaves do circuito. Um oscilador chaveado, da mesma forma que um filtro chaveado, tem a frequência do sinal que gera controlada pelo ciclo de trabalho do sinal que aciona as chaves.

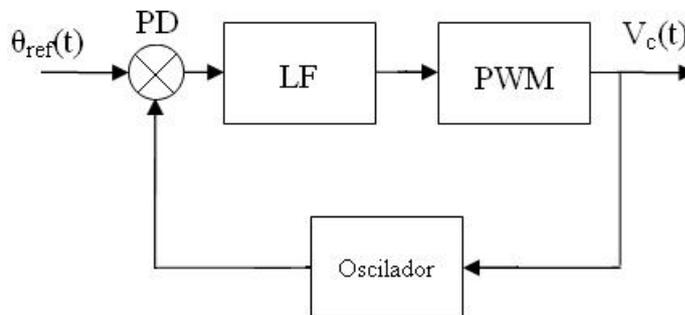


Figura 4.2 – Diagrama em Blocos do Sistema a Oscilador Chaveado

Nesse sistema de controle, o oscilador é projetado para funcionar na frequência de corte dos filtros a serem controlados, considerando que as chaves estão fechadas. $V_c(t)$ será utilizado em todos os CLPCs e, dessa forma, a frequência de operação dos filtros será proporcional à do oscilador.

As arquiteturas dos blocos do sistema e o detalhamento de seus funcionamentos serão tratados nas próximas seções.

4.2.1.1 – Oscilador Chaveado

A Figura 4.3 mostra um oscilador ativo chaveado composto por dois integradores e um estágio inversor.

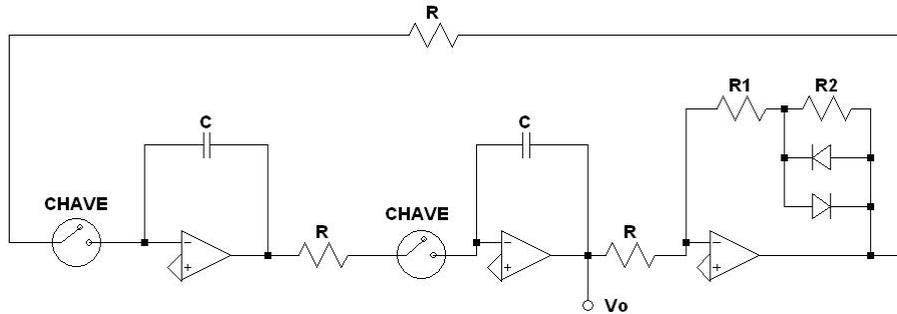


Figura 4.3 – Oscilador Chaveado

Cada integrador desloca a fase em 90° e o inversor apresenta os diodos na realimentação para limitar a saturação do sinal de saída. A frequência do oscilador é fornecida por:

$$f = \alpha \frac{1}{2\pi RC} \quad (23)$$

sendo α o ciclo de trabalho do sinal que controla as chaves.

4.2.1.2 – Detector de Fase

A Figura 4.4 mostra o detector de fase composto pela porta lógica Ou-Exclusivo. Como esse tipo de detector necessita que as formas de ondas dos sinais de entrada sejam quadradas e simétricas [10], são utilizados inversores na entrada, para retificá-las.

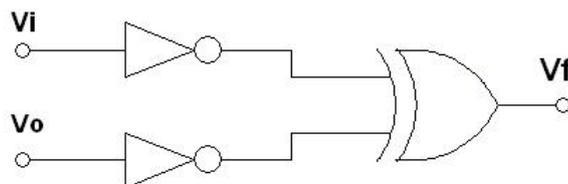


Figura 4.4 – Detector de Fase

Como vantagens, esse circuito apresenta uma curva de detecção de fase linear e é mais rápido do que detectores de outras classes (multiplicação analógica e seqüencial com flip-flop) [10].

Sobre as desvantagens, a diferença de fase entre os sinais pode ser no máximo $\pi/2$ e é possível que, sendo utilizado em um PLL, ocorra o sincronismo em um harmônico da frequência de referência. Contudo, esses problemas são evitados caso não ocorra variações abruptas na frequência do sinal de entrada.

4.2.1.3 – Loop Filter

A Figura 4.5 mostra um filtro de laço passivo de primeira ordem. A partir do *loop filter*, é obtido o valor médio do sinal proveniente do detector de fase, utilizado para a modulação PWM – a amplitude do sinal filtrado é diretamente proporcional à razão entre a frequência de referência e a frequência máxima do oscilador.

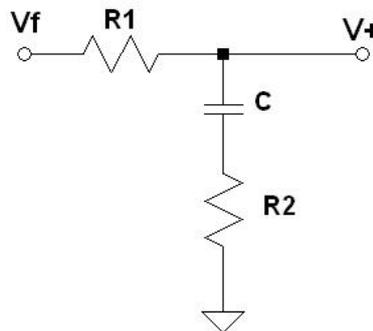


Figura 4.5 – Loop Filter

A função de transferência do filtro é apresentada na equação (24).

$$T(s) = \frac{s\tau_z + 1}{s\tau_p + 1} \quad (24)$$

onde $\tau_z = CR_2$ e $\tau_p = C(R_1 + R_2)$.

4.2.1.4 – Gerador de PWM

A Figura 4.6 mostra um sistema que gera a modulação por largura de pulso. O circuito é composto por um comparador de tensão, que tem como entradas o sinal do *loop filter* e um sinal de formato triangular simétrico, cujo período será o período de chaveamento e é gerado por oscilador de inversores em anel.

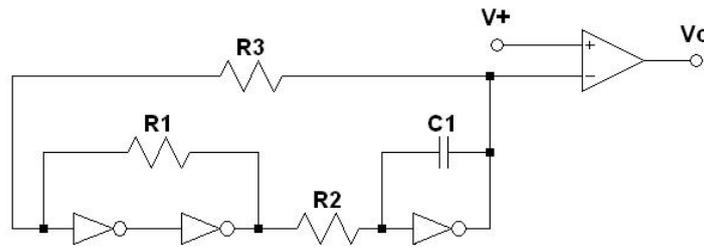


Figura 4.6 – Gerador de PWM

Uma vez que a amplitude do sinal V_+ é proporcional à razão das frequências de referência e máxima, o sinal V_C tem um ciclo de trabalho também proporcional, gerando assim o controle necessário para as chaves dos CLPCs.

Analisando o funcionamento dessa parte do sistema, pode-se concluir que tanto o período mínimo de chaveamento do sistema quanto a frequência máxima de corte dos filtros dependerá da velocidade de resposta do comparador, visto que, quanto maior é a frequência desejada nos filtros, maior é o valor de V_+ e menor é o tempo em que o sinal de onda triangular tem uma amplitude superior ao sinal filtrado. Logo, a capacidade do comparador de mudar de estado rápido o suficiente determina as duas frequências máximas do sistema.

4.2.1.5 – Resultados das Simulações

As Figuras 4.7 – 4.10 mostram os resultados da simulação do sistema completo, feita através do software LTspice IV. Os componentes tiveram seus valores calculados para a frequência máxima do oscilador chaveado ser em 1,6 kHz e para o período de chaveamento ser 50 μ s.

A Tabela 4.1 mostra os valores dos componentes dos blocos do sistema utilizados nas simulações.

Oscilador Chaveado	
Componente	Valor
R	10 k Ω
R1	9 k Ω
R2	1 k Ω
C	10 nF
<i>Loop Filter</i>	
Componente	Valor
R1	100 k Ω
R2	10 k Ω
C	100 nF
Oscilador de Inversores em Anel	
Componente	Valor
R1	100 k Ω
R2	100 k Ω
R3	68 k Ω
C1	66 pF

Tabela 4.1 – Valores dos Elementos do Sistema a Oscilador Chaveado nas Simulações

Nas Figuras 4.7 e 4.8, são apresentados os sinais de referência, de saída do oscilador e de controle do chaveamento com o sistema sintonizado em 600 Hz. Nas Figuras 4.9 e 4.10, são apresentados os mesmos resultados, desta vez para 1 kHz.

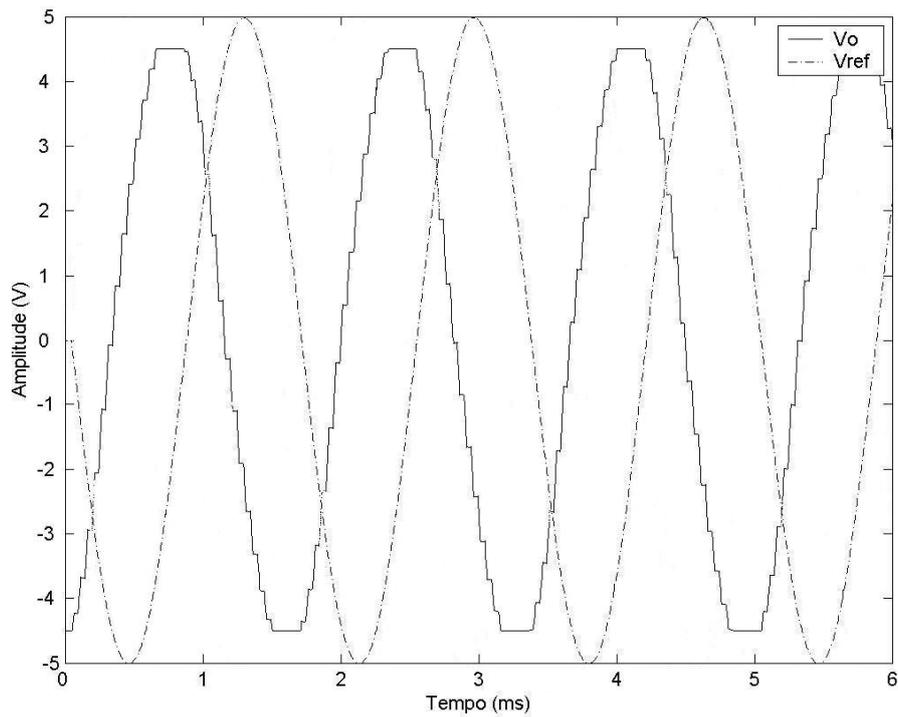


Figura 4.7 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 600 Hz

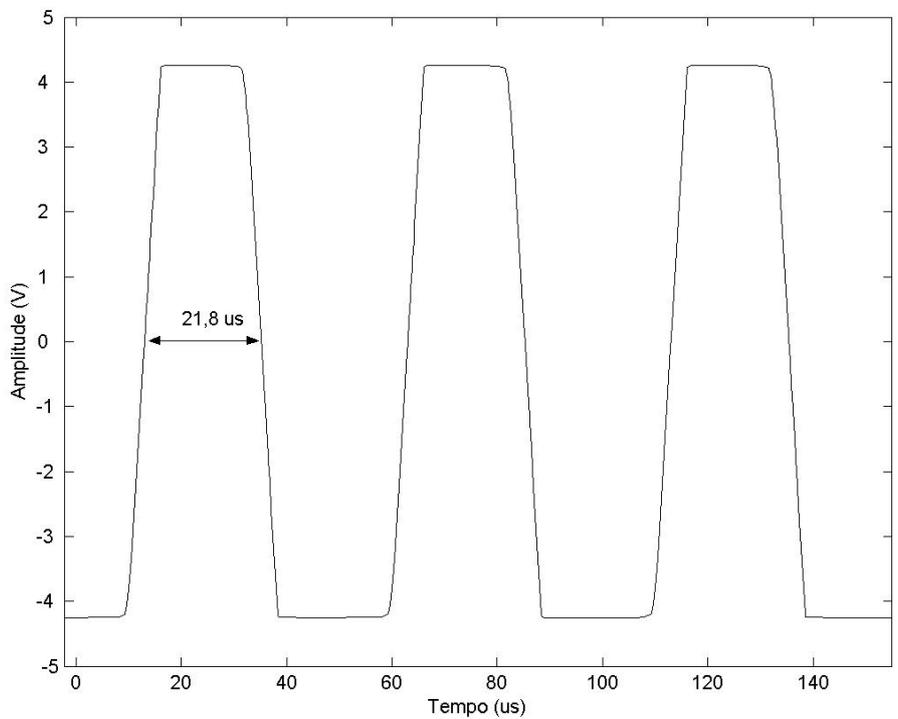


Figura 4.8 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz

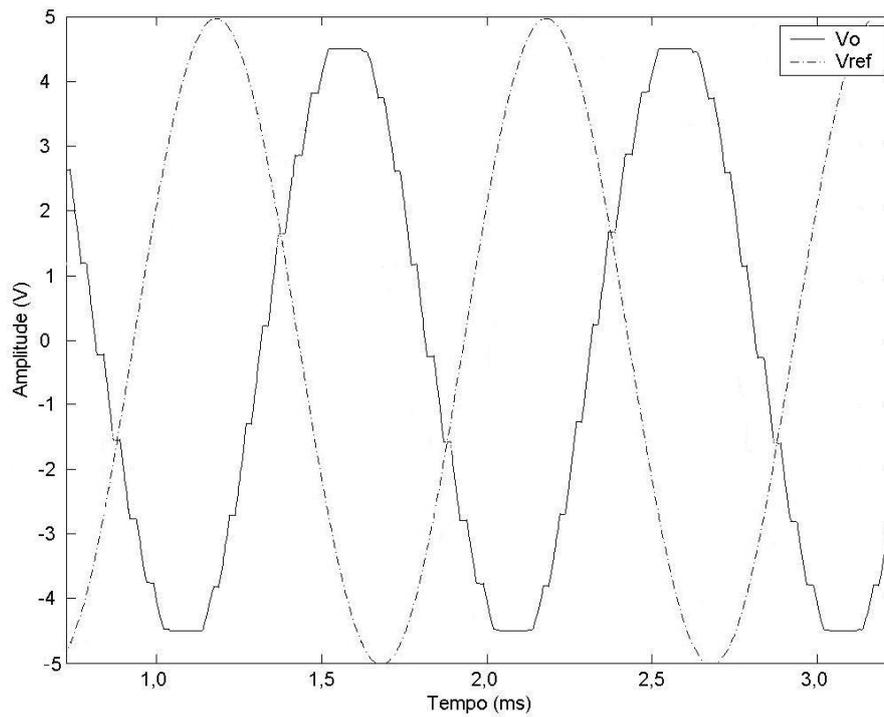


Figura 4.9 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado –
 Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 1 kHz

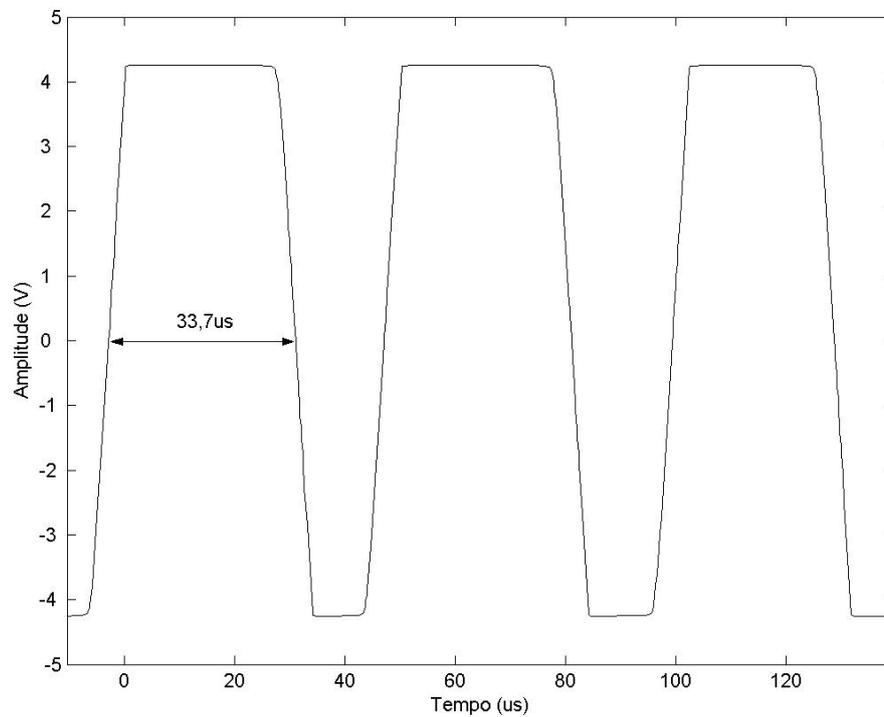


Figura 4.10 – Simulação do Sistema de Sintonia Automática a Oscilador Chaveado –
 Sinal de Controle do Chaveamento com a Sintonia em 1 kHz

Os resultados mostraram que o sistema funciona como foi projetado, com o oscilador sintonizando na frequência desejada. A saturação apresentada em V_o não afetou o funcionamento do PLL por causa do inversor no detector de fase, que retificou o sinal.

A utilização de chaves não ideais, com resistências de entrada e histerese, durante as simulações do sistema completo provocou a diferença entre o ciclo de trabalho esperado para o sinal de controle (18,8 μ s e 31,2 μ s) e o valor medido (21,8 μ s e 33,7 μ s). A frequência máxima do oscilador, então, tornou-se menor do que a projetada, causando uma diminuição da frequência limite que o sistema pode assumir para 1,4 kHz.

4.2.1.6 – Resultados do Protótipo

De modo a testar de forma mais real a técnica de sintonia e para se verificar a validade da simulação, um protótipo experimental foi montado em uma *proto-board* com componentes discretos (resistores, capacitores, diodos) e os circuitos integrados da Tabela 4.2.

CI	Componente do Sistema
CD4007	Inversores do Oscilador do PWM
CD4030	Ou-Exclusivo
CD4066	Chaves Analógicas
LM311	Comparador de Tensão do PWM Inversores do Detector de Fase
TL072	Amplificadores Operacionais

Tabela 4.2 – Circuitos Integrados Utilizados no Protótipo Experimental

As Figuras 4.11 – 4.14 mostram os resultados medidos do protótipo do sistema desenvolvido com as mesmas especificações utilizadas nas simulações.

Nas Figuras 4.11 e 4.12, são apresentados os sinais de referência, de saída do oscilador e de controle do chaveamento com o sistema sintonizado em 600 Hz. Nas Figuras 4.13 e 4.14, são apresentados os mesmos resultados, desta vez para 1 kHz.

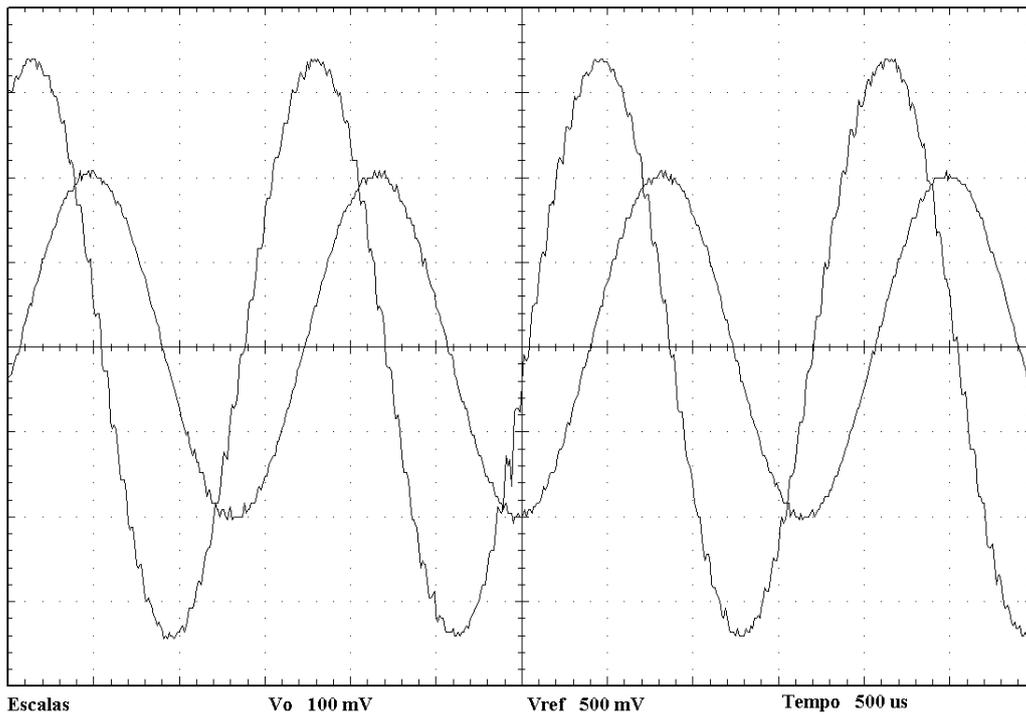


Figura 4.11 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 600 Hz

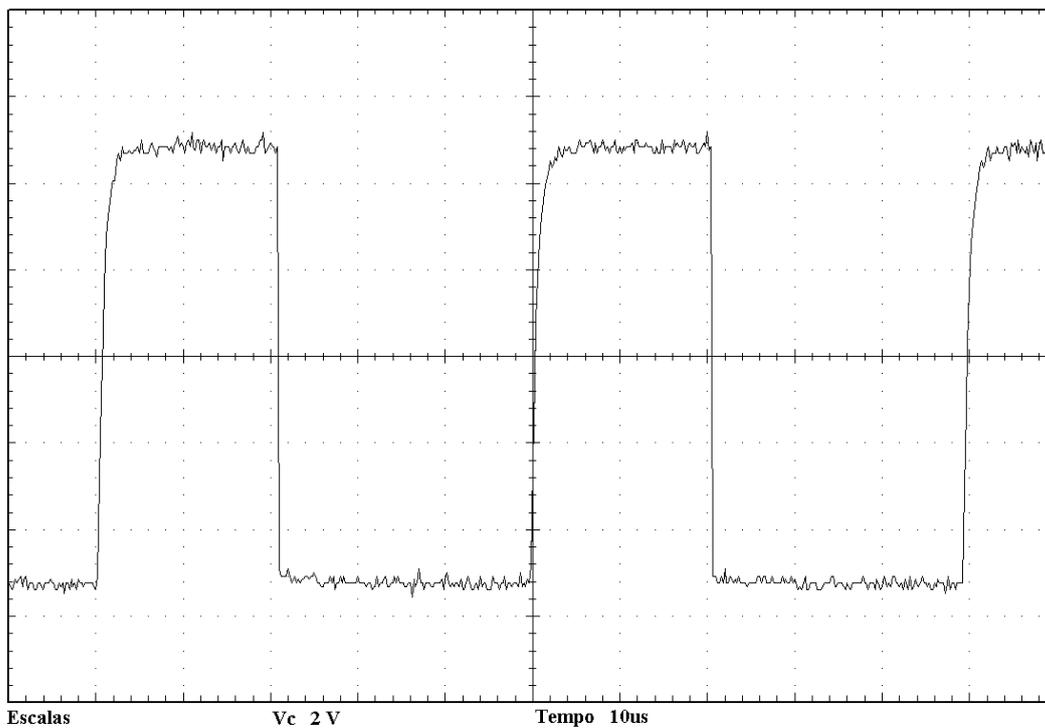


Figura 4.12 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz

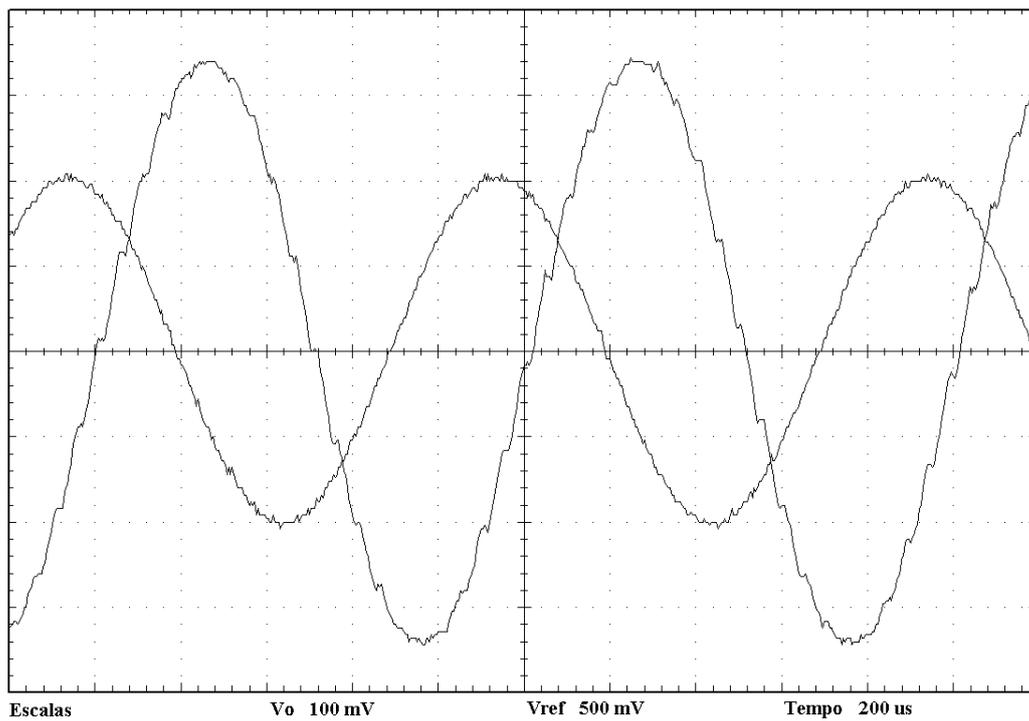


Figura 4.13 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Referência e Sinal de Saída do Oscilador Sintonizado em 1 kHz

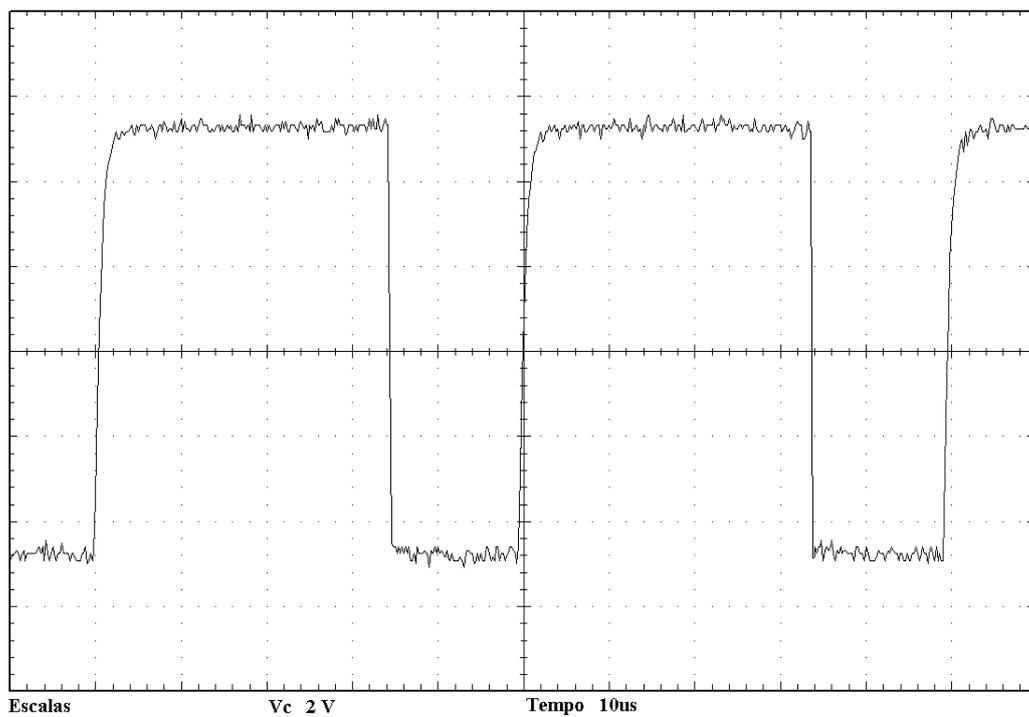


Figura 4.14 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz

As medições do protótipo experimental foram semelhantes aos resultados da simulação, com o sistema sintonizando na frequência correta e apresentando a mesma diferença no tempo em que as chaves permanecem fechadas. Dentre as diferenças, os tempos de subida e descida no sinal de controle não tiveram valores significativos perto do período de chaveamento e não houve saturação na saída do oscilador.

4.2.1.7 – Análise da Estabilidade do Sistema

Por ser um sistema em malha fechada, deve-se garantir sua estabilidade. Para tanto, uma análise do circuito é feita, obtendo-se, primeiramente, sua função de transferência.

Sabendo que frequência é derivada da fase, define-se f_i e f_o como as fases de entrada do PLL e de saída do oscilador, respectivamente, e F_i e F_o como as frequências correspondentes.

Considerando k_1 o ganho do detector de fase em V/rad, k_2 o ganho do oscilador em rad/s/V, $T(s)$ a função de transferência do *loop filter*, V_d a saída do detector e V_f a saída do filtro, tem-se:

$$v_d = k_1(f_i - f_o) \quad (25)$$

$$v_f = T(s)v_d \quad (26)$$

$$f_o = \frac{k_2}{s} v_f \quad (27)$$

O oscilador chaveado apresenta o termo $1/s$ por operar de forma semelhante a um integrador. Manipulando as equações (25) – (27), chega-se na função de transferência:

$$\frac{f_o}{f_i} = \frac{F_o}{F_i} = \frac{k_1 k_2 T(s)}{s + k_1 k_2 T(s)} \quad (28)$$

Para o *loop filter* utilizado:

$$T(s) = k_3 \frac{s+z}{s+p} \quad (29)$$

onde:

$$k_3 = \frac{R_2}{R_1 + R_2} \quad (30)$$

$$z = \frac{1}{R_2 C} \quad (31)$$

$$p = \frac{1}{(R_1 + R_2)C} \quad (32)$$

Substituindo (28) em (29), obtém-se:

$$\frac{f_o}{f_i} = \frac{F_o}{F_i} = \frac{k_1 k_2 k_3 (s+z)}{s^2 + (p + k_1 k_2 k_3)s + k_1 k_2 k_3 z} = \frac{a(s+z)}{s^2 + (\omega/Q)s + \omega^2} \quad (33)$$

Quando F_i varia abruptamente, a resposta do sistema oscila a uma frequência ω e com um fator de qualidade Q . Esse transiente pode ser observado na saída do filtro, como mostrado na Figura 4.15, onde o sinal de referência varia de 1 kHz para 600 Hz. A relação entre o ω e o Q medidos do sistema, 690 rad/s e 7, respectivamente, satisfaz a função de transferência da equação (33).

O transiente de estabilização pode ser moldado através do ajuste de k_3 , z e p . Caso fosse utilizado um filtro RC simples, não seria possível ajustar ω e Q independentemente, uma vez que, neste caso, não existiria o parâmetro z .

Existe, porém, um limite para a variação abrupta do sinal de entrada sem o sistema perca o sincronismo e que o modelo apresentado ainda seja válido. Essa limitação é principalmente causada pelo detector de fase e, durante os testes do protótipo, máxima variação suportada medida foi de aproximadamente 12 kHz/s.

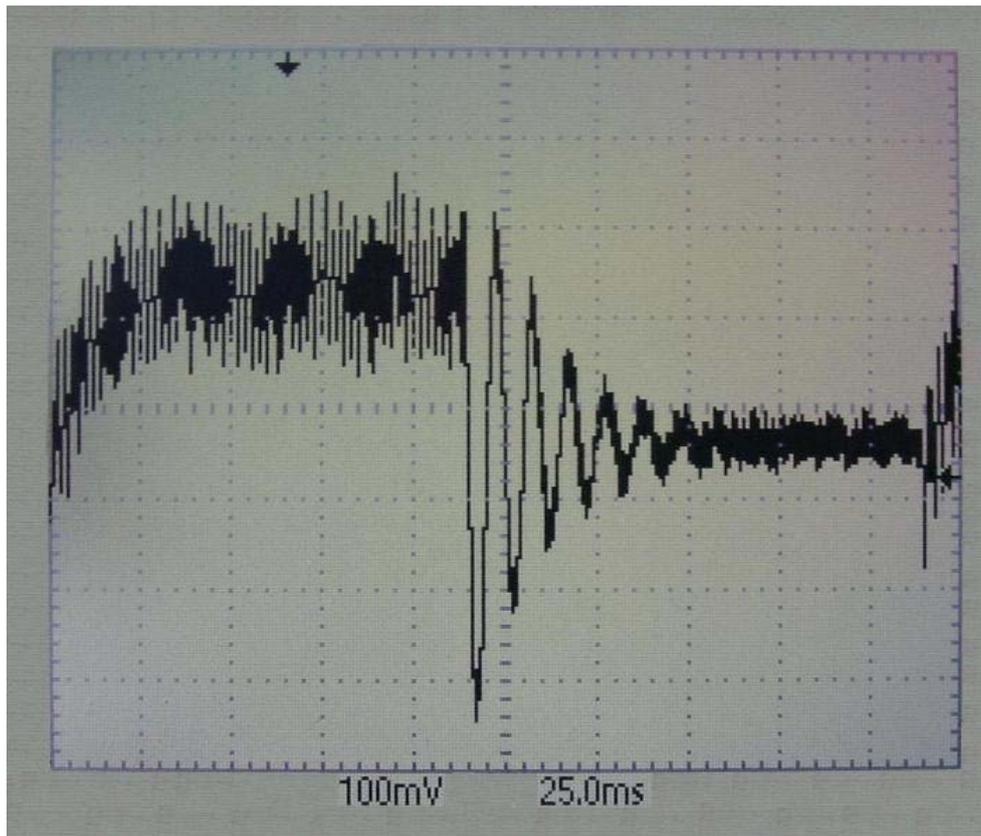


Figura 4.15 – Protótipo do Sistema de Sintonia Automática a Oscilador Chaveado – Resposta Transiente do *Loop Filter*

4.2.2 – Sistema de Sintonia Automática a VCF

A Figura 4.16 mostra o diagrama em blocos do sistema de sintonia automática utilizando um filtro controlado a tensão. Este sistema é semelhante ao que utiliza o oscilador chaveado, com a diferença que o sinal de referência é comparado, no detector de fase, com sua versão filtrada e defasada pelo VCF.

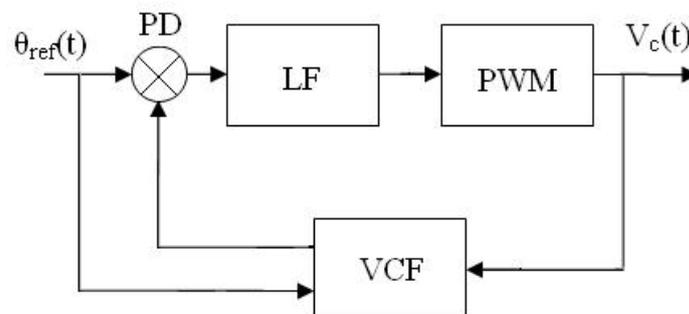


Figura 4.16 - Diagrama em Blocos do Sistema a VCF

$$f = \alpha \frac{1}{2\pi RC} \quad (34)$$

$$G = \frac{R_1}{R_i} \quad (35)$$

$$Q = \frac{R_1}{R} \quad (36)$$

4.2.2.2 – Resultados das Simulações

As Figuras 4.18 – 4.21 mostram os resultados da simulação do sistema a VCF completo, feita através do software LTspice IV. Os componentes tiveram seus valores calculados para o filtro ter uma frequência de corte máxima de 1,6 kHz e para o chaveamento ocorrer a cada 50µs. Os valores dos componentes utilizados são apresentados na Tabela 4.1, exceto os pertencentes ao VCF, mostrados na Tabela 4.3.

VCF	
Componente	Valor
R	10 kΩ
R1	100 kΩ
Ri	10 kΩ
C	10 nF

Tabela 4.3 – Valores dos Elementos do VCF nas Simulações

Nas Figuras 4.18 e 4.19, o sinal de referência, o sinal filtrado e o sinal de controle do chaveamento são apresentados com o sistema sintonizado em 600 Hz. Nas Figuras 4.20 e 4.21, são apresentados os mesmos resultados, desta vez para 1 kHz.

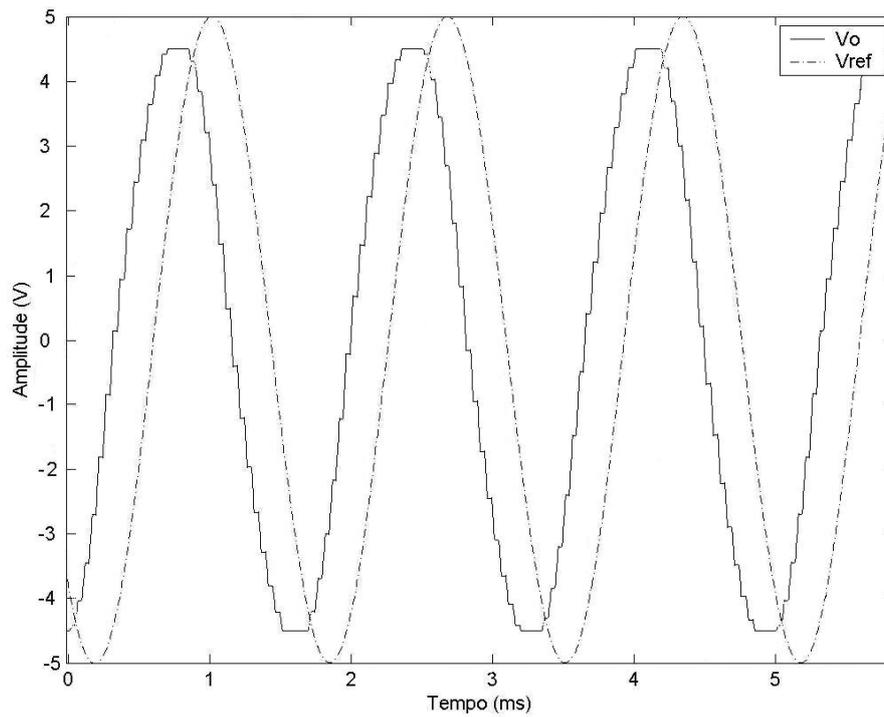


Figura 4.18 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 600 Hz

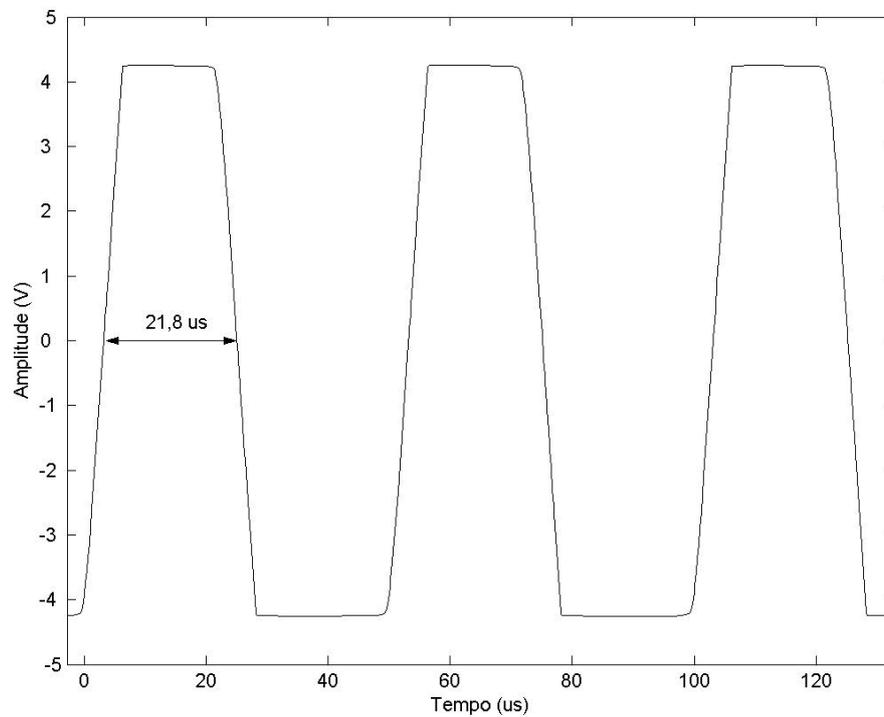


Figura 4.19 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz

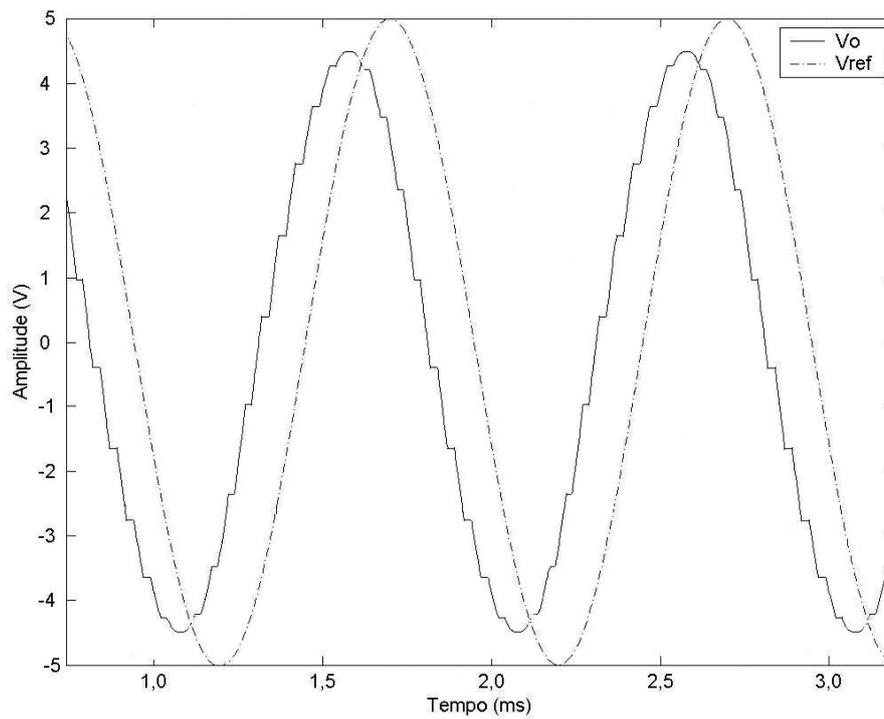


Figura 4.20 – Simulação do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 1 kHz

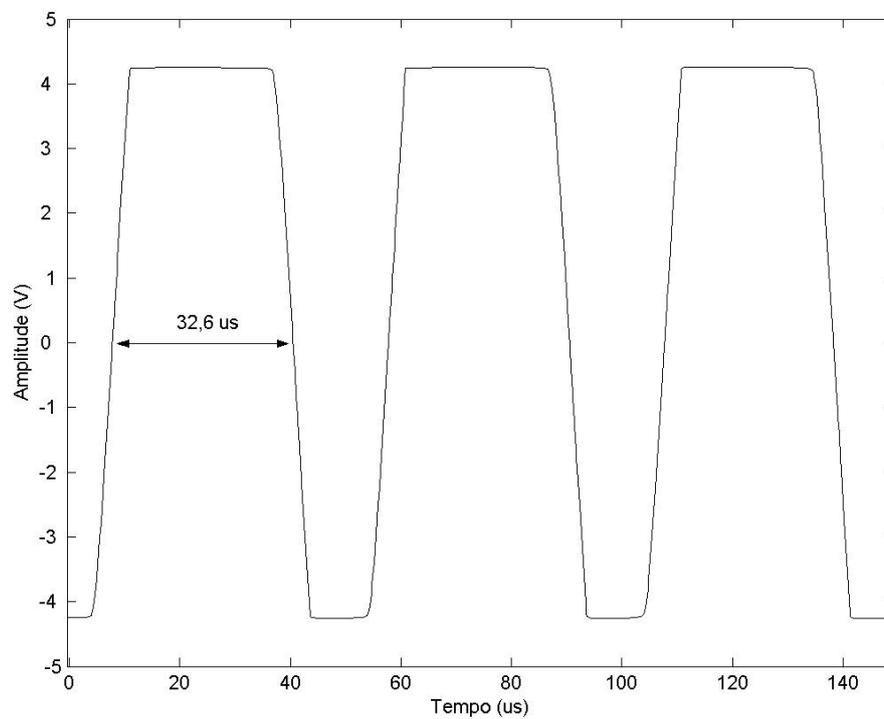


Figura 4.21 - Simulação do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz

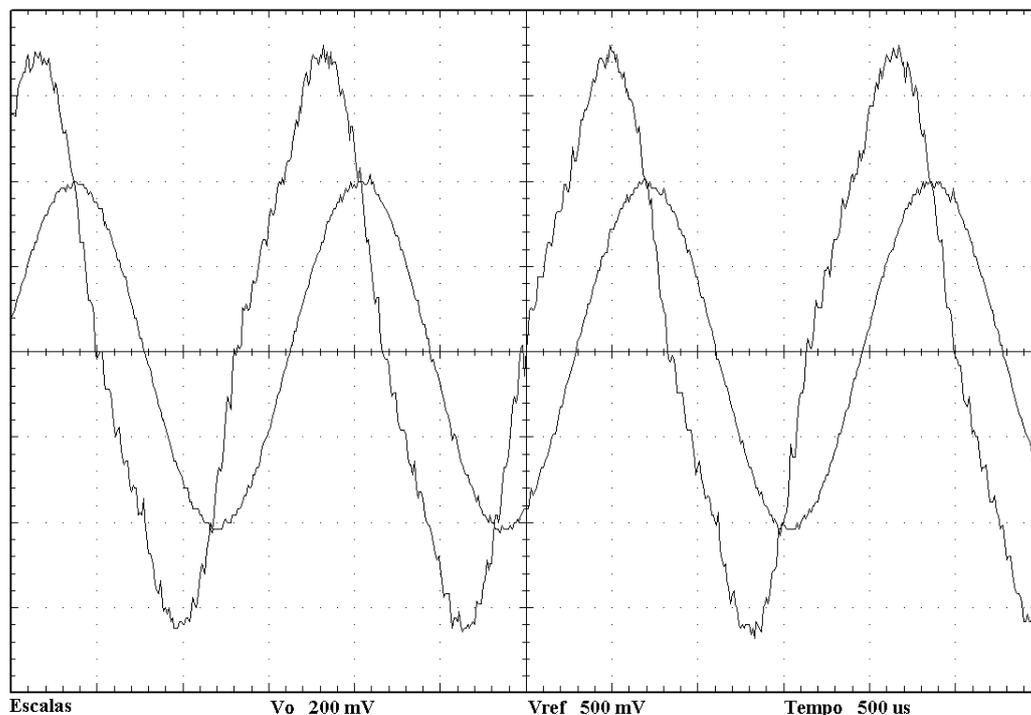
Os resultados mostraram que o sistema funciona como foi projetado, sintonizado na frequência desejada. A distorção apresentada em V_o , mais aparente na resposta da Figura 4.18, é inserida pela não-linearidade do circuito, gerada pelo baixo valor do fator de qualidade do filtro projetado. Contudo, o inversor do detector de fase impede que essa alteração afete o sistema.

Novamente ocorreu a diferença entre o ciclo de trabalho esperado para o sinal de controle e o valor medido nas simulações, causada pela utilização de chaves não ideais, o que reduziu a frequência máxima que o sistema pode assumir para 1,4 kHz.

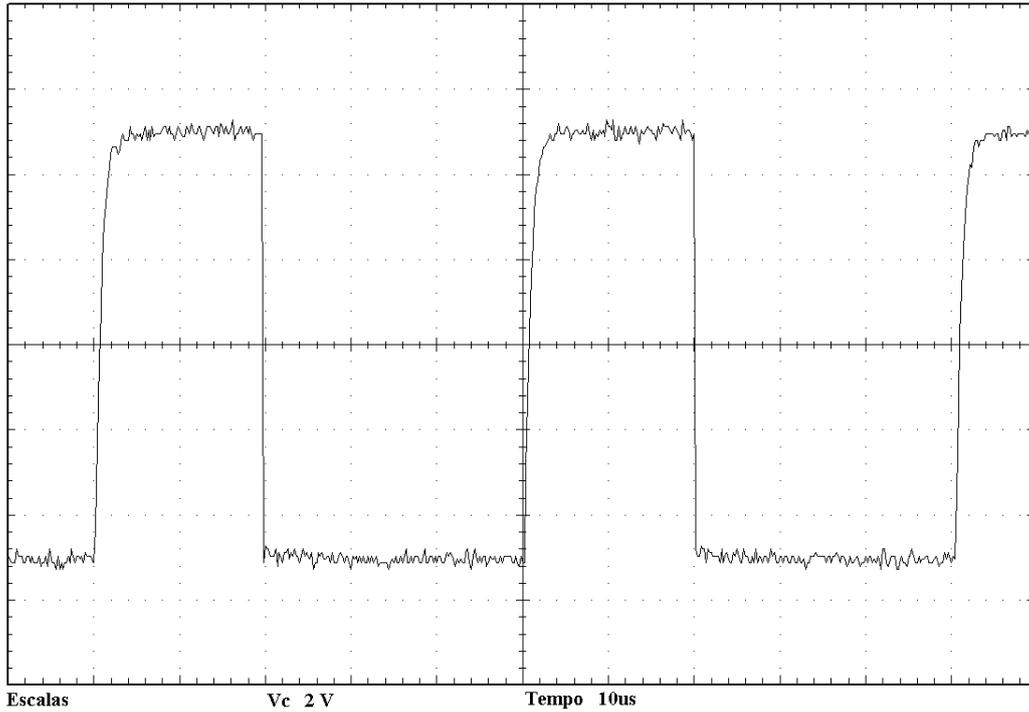
4.2.2.3 – Resultados do Protótipo

Para o sistema de sintonia automática a VCF também foi montado um protótipo experimental discreto, utilizando os mesmos circuitos integrados mostrados na Tabela 4.2. Os resultados das medidas do protótipo são mostrados nas Figuras 4.22 – 4.25.

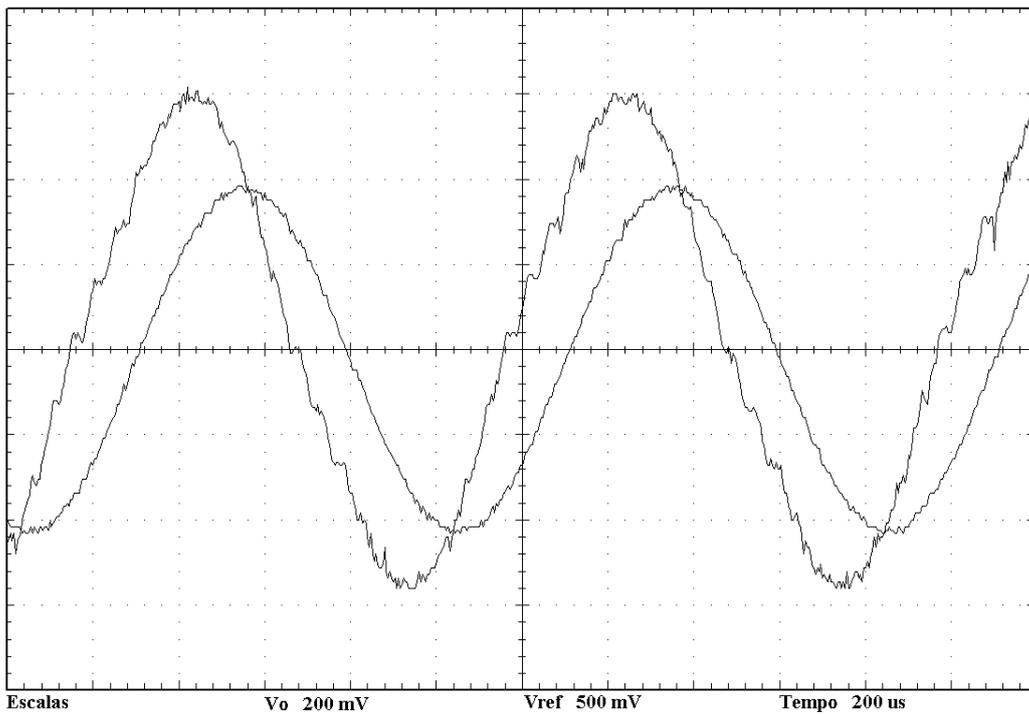
Nas Figuras 4.22 e 4.23, são apresentados os sinais de referência, de saída do filtro e de controle do chaveamento com o sistema sintonizado em 600 Hz. Nas Figuras 4.24 e 4.25, são apresentados os mesmos resultados, desta vez para 1 kHz.



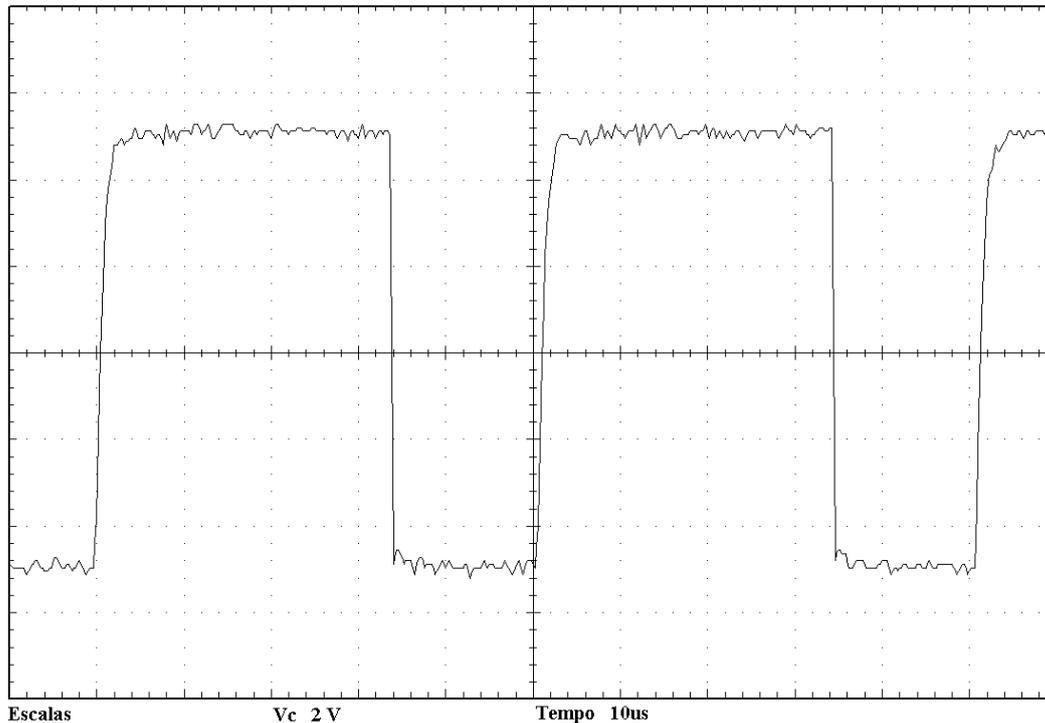
4.22 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 600 Hz



4.23 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 600 Hz



4.24 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Referência e Sinal de Saída do Filtro com Sintonia em 1 kHz



4.25 – Protótipo do Sistema de Sintonia Automática a VCF – Sinal de Controle do Chaveamento com a Sintonia em 1 kHz

As medições apresentaram resultados condizentes ao esperado, semelhantes às simulações, inclusive na questão do ciclo de trabalho das chaves. No sinal filtrado aparece, de forma acentuada, o ruído, inserido nas medidas por serem feitas em uma montagem discreta experimental, pouco imune a este problema, e a distorção, causada pela não-linearidade do filtro. Entretanto, mais uma vez, devido às técnicas empregadas no sistema, a sintonia não foi afetada.

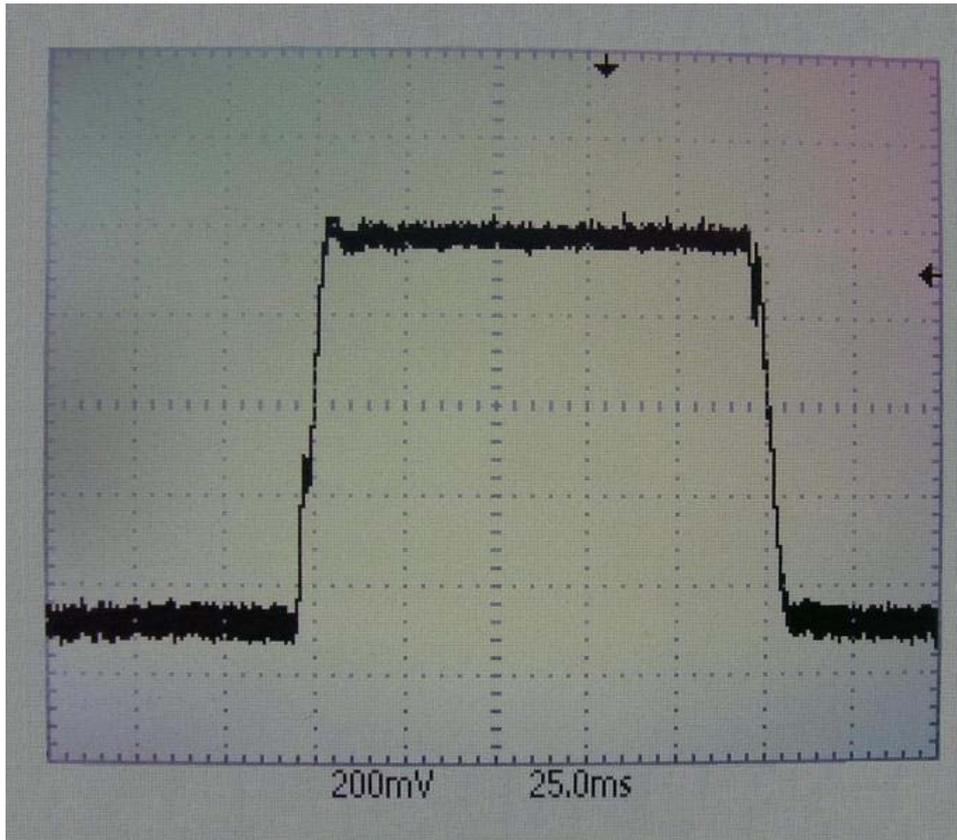
4.2.2.4 – Análise da Estabilidade do Sistema

A análise é semelhante a utilizado para o outro sistema, porém, neste caso, utilizando um VCF ao invés de um oscilador no PLL, a integração apresentada na equação (27) não existe. Dessa forma:

$$f_o = k_2 v_f \quad (37)$$

$$\frac{f_o}{f_i} = \frac{F_o}{F_i} = \frac{k_1 k_2 k_3 (s + z)}{(1 + k_1 k_2 k_3) s + p + k_1 k_2 k_3 z} \quad (38)$$

Pode-se notar que a função de transferência para este sistema é de primeira ordem e, dessa forma, a resposta transiente não é oscilatória, como mostrado na Figura 4.26, onde o sinal de referência varia de 1 kHz para 600 Hz.



4.26 – Protótipo do Sistema de Sintonia Automática a VCF – Resposta Transiente do *Loop Filter*

Outro resultado obtido a partir da utilização de um VCF é que a relação entre a defasagem do filtro e a tensão de controle é linearizada. O sistema neste caso também se mostrou mais robusto, suportando variações do sinal de entrada de até, aproximadamente, 31 kHz/s, sem que ocorra perda de sincronia pelo PLL.

Capítulo 5

Conclusão

O estudo de filtros contínuos, passivos e ativos, e das estruturas mais propícias para a integração proporcionou a base para o entendimento do problema que é o escopo deste trabalho: as alterações nos valores dos componentes, devido a variações no processo de fabricação de um circuito integrado, e seus efeitos no comportamento dos circuitos.

Em seguida, a análise de circuitos lineares periodicamente chaveados proporcionou a solução para o problema, uma vez que as características fundamentais dos filtros poderiam ser controladas através de chaveamento, que, entretanto, apresentava o efeito indesejado da distorção da resposta das estruturas.

Para contornar essa consequência do chaveamento, a próxima etapa foi analisar matematicamente o impacto das chaves. Então, percebeu-se que a distorção não seria significativa se a frequência em que ocorresse a troca de fases do circuito fosse ao menos uma ordem de grandeza superior à frequência de corte máxima do filtro.

Por fim, para gerar o controle necessário para as chaves, foram propostas duas técnicas de sintonia automática, a partir de um sinal de referência, semelhantes à idéia utilizada normalmente em PLLs. De cada técnica, uma utilizando um oscilador chaveado e outra um filtro controlado a tensão, foram gerados os projetos, realizadas as simulações e montados os protótipos experimentais discretos. Os resultados foram dentro do esperado, mostrando que, mesmo com estruturas individuais sem o funcionamento exato, as técnicas conseguiam sintonizar nas frequências corretas.

Os trabalhos futuros incluem a verificação experimental do funcionamento da técnica de chaveamento em filtros com diferentes tipos de resposta, i.e., passa-alta, passa-faixa e rejeita-faixa, e a fabricação de um circuito integrado que utilize os filtros a resistor chaveado e as técnicas de sintonia automática.

Bibliografia

- [1] MARIOTTO, P. A., *Análise de Circuitos Elétricos*, São Paulo, Prentice Hall, 2003.
- [2] LATHI, B. P., *Signals, Systems, and Controls*, New York, Intext Educational Publishers, 1974.
- [3] SCHAUMANN, R., GHAUSI, M. S., LAKER, K. R., *Design of Analog Filters: Passive, Active RC and Switched Capacitor*, New Jersey, Prentice-Hall, May 1990.
- [4] PERTENCE, A., *Amplificadores Operacionais e Filtros Ativos*. São Paulo, Bookman, 2003.
- [5] VITORETTI, J. R., *Análise de Circuitos Lineares Periodicamente Chaveados Descritos por Variáveis de Estado*, Tese de Mestrado, COPPE/UFRJ, 1996.
- [6] STRÖM, T., SIGNELL, S., "Analysis of Periodically Switched Linear Circuits", *IEEE Transactions on Circuits and Systems*, vol. CAS-24, pp 531-540, October 1977.
- [7] JIRASEREE-AMORNKUN, A., WORAPISHET, A., KLUMPERINK, E. A. M., NAUTA, B., SURAKAMPONTORN, W., "Theoretical Analysis of Highly Linear Tunable Filters Using Switched-Resistor Techniques", *IEEE Transactions on Circuits and Systems - I: Regular Papers*, vol. 55, no. 11, Dec 2008.
- [8] MALOBERTI, F., *Analog Design for CMOS VLSI Systems*, New York, Kluwer Academic Publishers, 2003.
- [9] LIOU, M. L., "Exact Analysis of Linear Circuits Containing Periodically Operated Switches with Applications", *IEEE Transactions on Circuit Theory*, vol. CT-19 no. 2, pp. 146-154, Mar. 1972;
- [10] WOLAVER, D. H., *Phase-Locked Loop Circuit Design*, New Jersey, Prentice Hall, 1991.