

Universidade Federal do Rio de Janeiro

Escola Politécnica

Departamento de Eletrônica e de Computação

**Projeto de Conversores DC-DC e Compatibilidade  
Eletromagnética**

Autor:

---

Leonardo Alvim Muricy

Orientador:

---

Prof. Carlos Fernando Teodósio Soares, D. Sc.

Examinador:

---

Prof. Fernando Antônio Pinto Barúqui, D. Sc.

Examinador:

---

Prof. Joarez Bastos Monteiro, D. Sc.

DEL

Agosto de 2013

UNIVERSIDADE FEDERAL DO RIO DE JANEIRO

Escola Politécnica – Departamento de Eletrônica e de Computação

Centro de Tecnologia, bloco H, sala H-217, Cidade Universitária

Rio de Janeiro – RJ CEP 21949-900

Este exemplar é de propriedade da Universidade Federal do Rio de Janeiro, que poderá incluí-lo em base de dados, armazenar em computador, microfilmear ou adotar qualquer forma de arquivamento.

É permitida a menção, reprodução parcial ou integral e a transmissão entre bibliotecas deste trabalho, sem modificação de seu texto, em qualquer meio que esteja ou venha a ser fixado, para pesquisa acadêmica, comentários e citações, desde que sem finalidade comercial e que seja feita a referência bibliográfica completa.

Os conceitos expressos neste trabalho são de responsabilidade do(s) autor(es) e do(s) orientador(es).

## **DEDICATÓRIA**

Dedico este trabalho ao povo brasileiro que contribuiu de forma significativa à minha formação e estada nesta Universidade. Este projeto é uma pequena forma de retribuir o investimento e confiança em mim depositados.

## AGRADECIMENTO

Agradeço, primeiramente, a Deus por sempre ouvir minhas preces e me abençoar mesmo quando eu não merecia.

À INOVAX Engenharia e Sistemas LTDA e, especialmente, ao meu chefe João Carlos Demier Freire Ribeiro, que me deram um importante treinamento no software de simulação usado neste trabalho, além de todo suporte para utilização da licença da empresa.

Ao Juliano da ESSS, que me passou o treinamento citado e me deu suporte durante a execução das simulações deste projeto.

Ao meu orientador, o professor Carlos Fernando Teodósio Soares, que teve muita paciência para lidar com minhas dúvidas e foi fundamental, tanto para definição do escopo do projeto, quanto para a execução do mesmo.

À minha família, que sempre me deu todo suporte e educação, permitindo assim a oportunidade de adentrar numa universidade de ponta.

À minha namorada, que além de me dar apoio nos momentos mais difíceis e entender a minha ausência durante este projeto, ainda ajudou na revisão ortográfica dos capítulos.

Agradeço também aos meus amigos por toda a companhia durante o início de jornada acadêmica.

## **RESUMO**

Este trabalho destaca a importância da compatibilidade eletromagnética em sistemas eletrônicos, em especial conversores DC-DC e suas topologias mais utilizadas. Uma vez que vários dispositivos precisam de homologação junto aos órgãos regulamentadores (envolvendo, entre outros aspectos, a própria EMC), tornou-se comum a utilização de mecanismos prontos (em geral caros) e de blindagem eletrostática para solução de problemas envolvendo os ensaios eletromagnéticos. Objetiva-se, portanto, mostrar a possibilidade de resolução de tais problemas apenas com a escolha ideal de topologias ou com a adição de pequenos circuitos, reduzindo assim o custo total do produto.

Palavras-Chave: eletrônica, potência, compatibilidade eletromagnética, conversores.

## **ABSTRACT**

This paper enlightens the importance of electromagnetic compatibility on electronic systems, especially DC-DC converters and its most used topologies. Once several devices need approval by the regulatory bodies (involving, among other aspects, EMC itself) the usage of already projected mechanisms (generally expensive) and electrostatic shielding has become common to solve electromagnetic related issues. Therefore, the objective is to show the possibility of solving such problems just choosing the ideal topology or adding small circuits, thus reducing the total cost of the product.

Key-words: electronics, power, electromagnetic compatibility, converters.

## SIGLAS

UFRJ – Universidade Federal do Rio de Janeiro .  
EMI – Interferência eletromagnética.  
EMC – Compatibilidade eletromagnética.  
DC – Corrente contínua.  
AC – Corrente alternada.  
PCB – Placa de circuito impresso.  
IEC – *International Electrotechnical Commission*.  
USB – *Universal Serial Bus*.  
LISN – *Line Impedance Stabilization Network*.  
IGBT – *Insulated Gate Bipolar Transistor*  
MOSFET – *Metal Oxide Semiconductor Field Effect Transistor*

## Sumário

<b>1</b>	<b>Introdução</b>	<b>1</b>
	1.1 - Tema .....	1
	1.2 - Delimitação .....	2
	1.3 - Justificativa .....	2
	1.4 - Objetivos .....	2
	1.5 - Metodologia .....	3
	1.6 - Descrição .....	7
<b>2</b>	<b>Conversores DC-DC</b>	<b>8</b>
	2.1 - Conversor Boost .....	8
	2.2 - Conversor Buck-Boost .....	11

2.3 - Conversor Ćuk	13
2.4 - Filtro EMI	15
<b>3 Projetos</b>	<b>19</b>
3.1 - Conversor Boost	19
3.2 - Conversor Buck-Boost	29
3.3 - Conversor Ćuk	36
<b>4 Simulações Eletromagnéticas e Resultados</b>	<b>41</b>
4.1 - Suíte Ansys	41
4.2 - Testes Eletromagnéticos	41
4.3 - Resultados de Emissões Conduzidas	42
4.4 - Resultados de Emissões Radiadas	47
<b>5 Conclusões</b>	<b>54</b>
<b>Bibliografia</b>	<b>55</b>

# Lista de Figuras

1.1 – Foto real com ambiente de testes de emissões radiadas. ....	5
1.2 – Diagrama de ensaio de emissões radiadas .....	5
2.1 – Esquemático do Conversor Boost. ....	8
2.2 – Tensão de controle da chave para o conversor Boost. ....	9
2.3 – Diagrama de chaveamento do conversor Boost. ....	9
2.4 – Esquemático do conversor Buck-Boost. ....	11
2.5 – Variação de corrente no indutor do conversor Buck Boost .....	12
2.6 – Esquemático do conversor Cuk. ....	13
2.7 – Conversor Boost com filtro EMI. ....	16
2.8a – superposição com $V_i$ . ....	16
2.8b – Superposição com $I_L$ . ....	16
2.9 – Resposta em frequência da equação 2.26. ....	17
2.10 – Resposta em Frequência da equação 2.27. ....	18
3.1 – Esquemático conversor Boost projetado. ....	20
3.2 – Resposta transiente do conversor Boost. ....	21
3.3 – Resposta em regime permanente do conversor Boost. ....	21
3.4 – Resposta transiente do indutor no conversor Boost. ....	22
3.5 – Esquemático para PCB do conversor Boost. ....	23
3.6 – Layout da PCB do conversor Boost. ....	24
3.7 – Esquemático do conversor Boost com filtro EMI. ....	26
3.8 – Tensão de saída do conversor Boost com filtro EMI. ....	27
3.9 – Corrente de entrada do conversor Boost. ....	27
3.10 – Corrente de entrada do conversor Boost com filtro EMI .....	27
3.11 – Espectro de corrente de entrada do conversor Boost .....	28



3.12 – Espectro de corrente de entrada do conversor Boost com filtro .....	28
3.13 – Esquemático do conversor Buck-Boost. ....	30
3.14 – Resposta transiente da tensão de saída do conversor Buck-Boost. ....	30
3.15 – Resposta em regime permanente do conversor Buck-Boost. ....	31
3.16 – Transiente de corrente do indutor .....	31
3.17 – Esquemático para PCB do conversor Buck-Boost. ....	32
3.18 – Layout da PCB do conversor Buck-Boost. ....	32
3.19 – Esquemático do conversor Buck-Boost com filtro EMI. ....	33
3.20 – Corrente de entrada do conversor Buck-Boost. ....	33
3.21 – Corrente de entrada do conversor Buck-Boost com filtro EMI. ....	34
3.22 – Espectro de corrente de entrada do conversor Buck-Boost. ....	34
3.23 – Espectro de corrente de entrada do conversor Buck-Boost com filtro EMI. ....	35
3.24 – Esquemático do conversor Ćuk. ....	36
3.25 – Resposta transiente da tensão de saída do conversor. ....	37
3.26 – Tensão de saída em regime permanente .....	37
3.27 – Transiente de corrente nos indutores L1 (azul) e L2. ....	38
3.28 – Layout da PCB do conversor Ćuk. ....	38
3.29 – Esquemático do conversor Ćuk com filtro EMI. ....	39
3.30 – Corrente de entrada do conversor Ćuk. ....	39
3.31 – Corrente de entrada do conversor Ćuk com filtro EMI. ....	39
3.32 – Espectro de corrente de entrada do conversor Ćuk. ....	40
3.33 – Espectro de corrente de entrada do conversor Ćuk com filtro EMI .....	40
4.1 – Importação de layout no Ansoft Designer. ....	42
4.2 – Montagem de esquemático para testes no Ansoft Designer .....	42
4.3 – Esquema geral de testes de emissões e imunidade radiadas. ....	44
4.4 – Emissões conduzidas do conversor Boost. ....	45
4.5 – Emissões conduzidas do conversor Buck-Boost. ....	45

4.6 – Emissões conduzidas do conversor Ćuk. ....	46
4.7 – Emissões radiadas do conversor Boost. ....	47
4.8 – Emissões radiadas do conversor Buck-Boost. ....	48
4.9 – Emissões radiadas do conversor Ćuk. ....	48
4.10 – Imunidade a emissões radiadas do conversor Boost. ....	49
4.11 – Imunidade a emissões radiadas do conversor Buck-Boost ....	50
4.12 – Imunidade a emissões radiadas do conversor Ćuk. ....	50
4.13 – Esquemático para PCB do conversor Ćuk com filtro EMI. ....	51
4.14 – Layout da PCB do conversor Ćuk com filtro EMI. ....	51
4.15 – Emissões conduzidas do conversor Ćuk com filtro EMI ....	52
4.16 – Emissões radiadas do conversor Ćuk com filtro EMI. ....	52
4.17 – Imunidade a emissões radiadas do conversor Ćuk com filtro EMI ....	52

## Lista de Tabelas

1.1 – Especificações dos conversores DC-DC. ....	3
2.1 – Equações de projeto do conversor Boost. ....	11
2.2 – Equações de projeto do Conversor Buck-Boost. ....	13
2.3 – Equações de projeto do Conversor Ćuk. ....	15
3.1 – <i>Footprints</i> dos componentes do conversor Boost. ....	23
3.2 – Especificações das PCBs. ....	24

# Capítulo 1

## Introdução

### 1.1 – Tema

Historicamente, desenvolvedores de sistemas eletrônicos, na maioria das vezes, preocupavam-se somente com o funcionamento final de seus produtos, sem atentar-se aos efeitos que esses poderiam causar a outros dispositivos em seu ambiente ou mesmo à linha de energia elétrica. Porém, percebeu-se com o tempo que certos equipamentos apresentavam comportamento errático diante da proximidade de outros, até quando conectados à mesma linha de alimentação. Percebeu-se, então, a necessidade do estudo desses fenômenos, o que levou a criação do conceito de Compatibilidade Eletromagnética (EMC).

Segundo a Agência Nacional de Telecomunicações (ANATEL) [1], “EMC é a capacidade de um dispositivo, equipamento ou sistema funcionar satisfatoriamente no seu ambiente eletromagnético, sem introduzir perturbação eletromagnética intolerável em tudo que se encontre nesse ambiente.” Porém, o conceito não se refere somente ao equipamento perturbador, mas também à capacidade do mesmo ser imune a interferência eletromagnética (EMI) causada por outros sistemas.

Por mais complexo que pareça o termo, o conceito é facilmente observado no cotidiano. Um exemplo é a perturbação visível na imagem de um televisor quando conectado à mesma rede elétrica que um liquidificador ou o ruído sonoro numa caixa de som próxima a um aparelho celular recebendo uma chamada. Há casos mais difíceis de serem identificados, mas capazes de gerar problemas gravíssimos em ambientes críticos como hospitais, indústrias ou sistemas de telecomunicações.

O assunto gera um interesse especial no contexto da Eletrônica de Potência, principalmente devido aos altos valores de corrente nesses circuitos (também em motores e linhas de potência) e à distorção harmônica da corrente em conversores.

Este trabalho possui como foco o comportamento de EMC dos conversores DC-DC, mostrando também como melhorar seus aspectos com poucas mudanças no circuito.

## **1.2 – Delimitação**

A demanda desse tema vem principalmente das indústrias, uma vez que as mesmas precisaram se adaptar à nova realidade oriunda da criação e aplicação das normas de EMC internacionais (por exemplo, o conjunto IEC-6100).

Porém, com o aumento da frequência de trabalho dos circuitos analógicos e digitais, os próprios desenvolvedores também passaram a demandar estudos nessa área, devido ao crescimento de efeitos de *cross-talk*, isto é, interferência de determinadas trilhas do circuito em outras do mesmo, que influenciam diretamente a integridade de sinais e as perdas de informação.

## **1.3 – Justificativa**

Como já explicado acima, há uma crescente necessidade da produção de sistemas “eletromagneticamente limpos”, ou seja, que não causem interferência eletromagnética no ambiente, nem deixe de funcionar corretamente na presença da mesma.

No caso específico de fontes chaveadas, é muito comum haver problemas com homologação de produtos de acordo com as normas nacionais e internacionais, devido aos altos valores de corrente (com vários harmônicos) e às frequências de chaveamento cada vez maiores.

Como o reprojeto e montagem de protótipos ou mesmo o uso de blindagem eletroestática exige custo considerado muito alto, é vital a atenção a esses detalhes durante as fases iniciais do projeto. Principalmente, porque modificar ou adicionar alguns componentes em um circuito é, usualmente, mais rápido e mais barato.

## **1.4 – Objetivos**

Em geral, pela falta de conhecimento sobre o assunto, quando uma empresa tem um processo de homologação de algum produto reprovado quanto às normas de EMC, é comum que a mesma arque com o elevado custo de gabinetes e estruturas metalizadas, de modo a gerar uma gaiola de Faraday. Quando o problema se dá com emissões conduzidas, a dificuldade é ainda maior.

Os conversores DC-DC, presentes na maioria dos circuitos de alimentação de dispositivos eletrônicos, são comumente vistos como alguns dos principais causadores de problemas eletromagnéticos, devido à alta corrente pulsante de entrada, com elevada distorção harmônica causada pelo próprio chaveamento da unidade.

O objetivo do presente trabalho é, então, defender a possibilidade de se obter melhorias tanto para testes de emissões conduzidas, quanto radiadas, apenas levando em consideração alguns detalhes durante o projeto do circuito desses conversores. Desde a escolha da topologia mais adequada com relação a EMC, até a elaboração de filtros de interferência eletromagnética, conhecidos como filtros EMI.

## 1.5 – Metodologia

Durante o projeto, foi seguida uma metodologia clara para facilitar o desenvolvimento que, basicamente, dividiu o trabalho em várias etapas explicitadas a seguir.

Primeiramente foram definidas as especificações do projeto. Embora muitas vezes estes circuitos utilizem potência da ordem de centenas de Watts, como em fontes de alimentação de computadores, foi escolhido um valor em torno de 1,5W. Desta forma, efeitos eletromagnéticos provenientes do *layout* da placa, como *loops* de corrente, não se tornam tão evidentes, a ponto de mascarar os efeitos provenientes do circuito em si. Além disso, indutores capazes de suportar tais correntes ocupam espaço considerável da PCB.

Devido à existência de muitos circuitos nesta faixa de potência com alimentação em 5 V, por exemplo, celulares ou dispositivos com alimentação pela porta USB, esta foi a tensão escolhida para a entrada dos conversores. Além disso, muitos microprocessadores possuem alimentação de 12 V, por isso este foi o valor selecionado para a voltagem de saída. As especificações completas encontram-se na Tabela 1.1.

Tabela 1.1 – Especificações dos conversores DC-DC

Tensão de entrada ( $V_{in}$ ):	5V
Tensão de nominal de saída ( $V_{out}$ ):	12V
Corrente nominal de saída ( $I_{out}$ ):	120mA
Tensão de Ripple pico a pico máxima ( $V_{r_{p-p}}$ )	1,2V

Após isso, foi necessário definir as topologias a serem testadas. Para facilitar o projeto das placas de circuito impresso, foram escolhidos apenas circuitos não isolados, isto é, sem transformadores. Isso porque, em geral, transformadores para circuitos de potência precisam ser dimensionados e levados a um fabricante que, após o enrolamento, define o encapsulamento e o tamanho necessários. Isso afeta diretamente o *footprint* do componente na placa de circuito impresso e pode levar tempo até ser definido, o que atrasaria o trabalho.

Assim, foram selecionadas as três topologias levantadoras de tensão não isoladas mais utilizadas comercialmente, sendo elas o conversor Boost, o Buck-Boost e o Cuk [5][6][8].

Após essa definição, foram feitos os projetos equivalentes, sendo eles simulados utilizando o software Cadence Allegro Design Entry Cis 16.5 para confirmação de atendimento aos requisitos.

Para que as simulações eletromagnéticas pudessem ser realizadas, foi necessária a criação das placas de circuito impresso (PCB). Aqui foi tomada a decisão de utilizar *layouts* praticamente idênticos em todos os circuitos, pois esses exercem forte influência sobre a análise de EMC, uma vez que a geometria da placa e suas especificações geram ressonâncias em diversas frequências, que podem ser excitadas por componentes harmônicas do circuito, emitindo, assim, mais ou menos radiação. Sendo o *layout* praticamente igual em todos os casos, as mudanças nos resultados poderão ser atribuídas somente às topologias em si. Para os projetos de PCB foi utilizado o software Cadence Allegro PCB Planner.

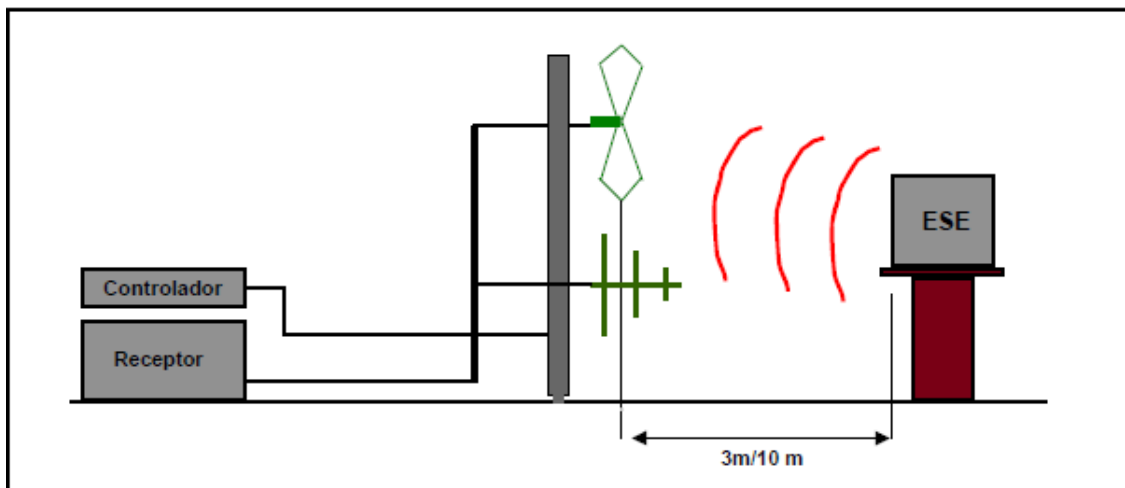
Posteriormente, foram realizadas as simulações eletromagnéticas. O processo utilizado aqui foi o mesmo descrito na norma 442 da ANATEL[2] e nas normas internacionais CISPR22[3] e IEC-6100-4-6[4].

O ensaio de emissões radiadas possui como objetivo medir a quantidade de radiação eletromagnética emanada de um equipamento para o ar, geralmente na faixa de 30 MHz a 1 GHz, mas também podendo ser medido a partir de 1 MHz. A norma pede que o sistema seja exercitado em sua configuração típica, numa câmara Semi-Anecóica (de modo a simular campo aberto ideal). Uma antena é posicionada a uma distância que pode variar de 3 a 10 metros, com sua altura também variando de 1 a 4 metros, de modo a encontrar o ponto com maior ruído. Esse ruído é, então, analisado no domínio da frequência e quantificado.



**Figura 1.1 - Foto real com ambiente de testes de emissões radiadas.**

Fonte: Apostila EMC Telecom – ANATEL[1]



**Figura 1.2 - Diagrama de ensaio de emissões radiadas**

Fonte: Apostila EMC Telecom – ANATEL[1]

Para simular este ensaio, a placa de circuito impresso desenhada com o Cadence Allegro PCB Planner foi exportada para o software Ansys HFSS, no qual foi possível adicionar uma antena semelhante à utilizada no esquema acima, além de caracterizar o ambiente como absorvedor perfeito. O circuito foi, então, excitado com seu funcionamento normal e foi medido o espectro do ruído lido na antena.

O teste de imunidade à radiação externa possui aparato experimental muito semelhante ao anterior. Porém, dessa vez, a antena é posicionada a 3 metros da placa e alimentada de tal forma que o campo elétrico na entrada do sistema seja de aproximadamente 3 V/m. Durante a aplicação da perturbação, o circuito precisa continuar funcionando nas suas especificações normalmente.

Na simulação foi usado o mesmo modelo anterior, porém com a antena sendo alimentada de forma a gerar o campo elétrico citado anteriormente. Durante o tempo de simulação, a forma de onda da saída do conversor foi monitorada.

Já o teste de emissões conduzidas é feito para verificar a quantidade de radiação (em geral na faixa de 150 kHz a 30 MHz, mas em alguns locais é verificado a partir de 50 kHz) que o circuito conduz para a linha elétrica ou para os dispositivos conectados à sua entrada. Nesse caso, é conectado ao circuito um sistema para padronizar a impedância da entrada e é medido o espectro do sinal na porta de energia do circuito. No caso da linha de energia é um equipamento chamado de LISN (*Line Impedance Stabilization Network*).

Para simular esse teste, utiliza-se o software *ANSYS Ansoft Designer*, com o modelo da placa em funcionamento normal e uma impedância aplicada na entrada do circuito (geralmente na referência da entrada). As componentes de frequência deste sinal são medidas.

Após realizados os testes, os resultados foram comparados e chegou-se à conclusão a respeito da topologia com melhor desempenho em EMC. Porém, para melhorar ainda mais os resultados, foi calculado o filtro EMI correspondente, de modo a filtrar todas as componentes de alta frequência da corrente de entrada, bem como as perturbações radiadas incidentes sobre o circuito.

Ressalta-se que o presente projeto não implementou fisicamente os circuitos citados, utilizando somente simulações para chegar às conclusões mostradas. Isso porque, conforme demonstrado nos parágrafos anteriores, os testes de EMC, em geral, usam equipamentos e locais de difícil acesso, de tal forma que não haveria como o autor testar fielmente o protótipo para comprovar o funcionamento. No entanto, a suíte da Ansys usada no trabalho é a mais utilizada no mundo para análises eletromagnéticas dos testes citados, com vários grandes clientes como Petrobrás, FORD, FMC Technologies e muitos outros, já utilizando e obtendo resultados expressivos e muito próximos dos medidos na prática.



## 1.6 – Descrição

No Capítulo 2, será apresentada a teoria dos conversores DC-DC, com apresentação das topologias utilizadas neste trabalho, bem como a explicação do funcionamento e dedução das equações de projeto. No final, será mostrado como desenvolver os chamados filtros EMI, que visam reduzir as emissões conduzidas e radiadas dos conversores e de retificadores.

O Capítulo 3 traz o projeto elétrico dos circuitos de acordo com as especificações já citadas, bem como dos *layouts* utilizados.

O Capítulo 4, primeiramente, apresenta os softwares *Ansys HFSS* e *Ansys Ansoft Designer*, mostrando também alguns exemplos de uso dos mesmos. Após isso, são apresentados os resultados das simulações dos circuitos deste projeto, com a devida comparação entre as estruturas expostas.

Por fim, são apresentadas as conclusões do projeto no Capítulo 5, dando ênfase aos resultados obtidos e ao aprendizado adquirido ao longo do trabalho.

# Capítulo 2

## Conversores DC-DC

### 2.1 – Conversor Boost

Este conversor, assim como todos os outros utilizados neste trabalho, é uma fonte chaveada. Sua função, em geral, é a de elevar a tensão DC da entrada, com elevada eficiência. Seu circuito básico encontra-se na Figura 2.1:

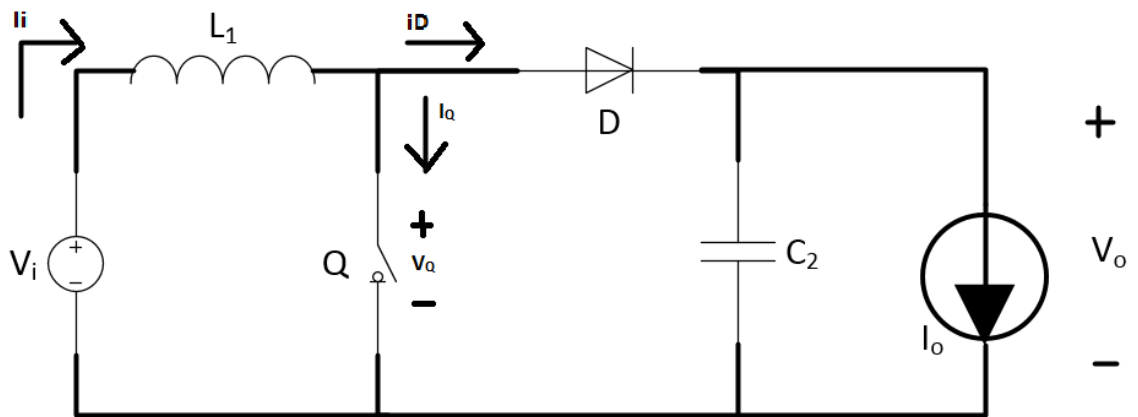


Figura 2.1 - Esquemático do Conversor Boost

Essa fonte chaveada pode funcionar em modo contínuo (com a corrente no indutor sempre sendo positiva) ou descontínuo (com a corrente no indutor podendo ser nula ou negativa em alguns instantes). Porém, na indústria o modo contínuo é muito mais usado, principalmente porque ele permite uma tensão de saída praticamente constante, mesmo variando fortemente a corrente de saída. Deste modo, os cálculos a seguir (bem como os dos outros dois conversores) levarão em consideração um funcionamento em modo contínuo.

A chave Q, na prática, é um transistor IGBT, MOSFET ou bipolar, cujo funcionamento depende de um sinal de controle na forma de onda quadrada, cujo inverso do período (T) é chamado de frequência de chaveamento (f). A razão entre o tempo que a chave permanece em condução e o período de chaveamento é chamado de ciclo de trabalho ( $\alpha$ ). A Figura 2.2 mostra o sinal de controle da chave Q:

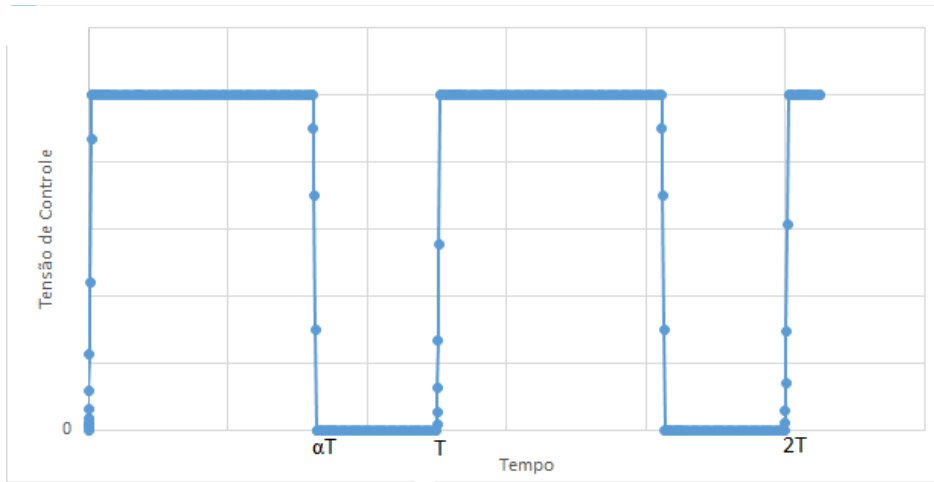


Figura 2.2 – Tensão de controle da chave para o conversor Boost.

Durante  $\alpha T$  segundos o indutor é carregado, chegando a uma corrente máxima  $I_2$ . Quando a chave abre, o mesmo começa a descarregar através do diodo, carregando o capacitor de saída e também alimentando a carga. Neste momento, o indutor chega ao seu valor mínimo de corrente  $I_1$ . Quando a chave voltar a fechar, o capacitor passará a alimentar a carga e todo o processo se repete sucessivamente. Naturalmente, quanto maior for o ciclo de trabalho, maior será a tensão do capacitor carregado, que é a própria tensão de saída. As formas de onda esperadas para este circuitos encontram-se na Figura 2.3:

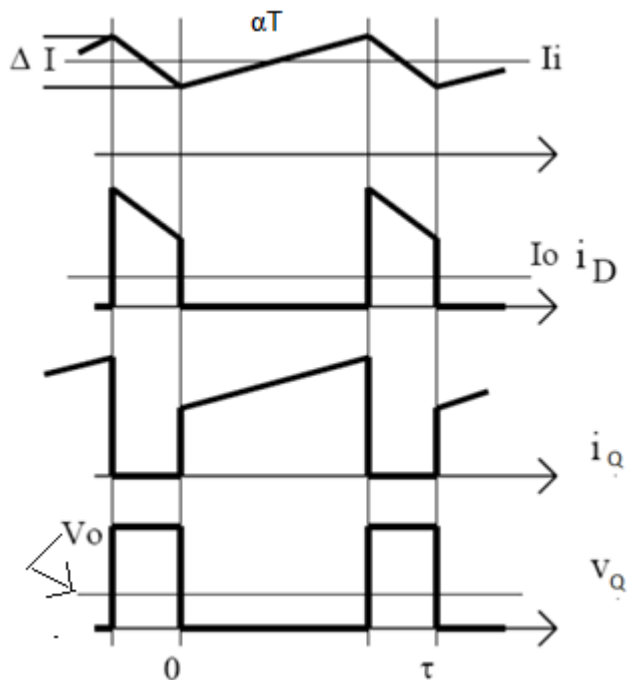


Figura 2.3 - Diagrama de chaveamento do conversor Boost

Fonte: Rodrigues, Leandro Gaspari [5]

Considerando  $V_o$  aproximadamente constante, a tensão sobre o indutor, durante o carregamento, será:

$$V_l = V_i = L \frac{di}{dt} \cong L \frac{I_2 - I_1}{\alpha T} \quad (2.1)$$

Já, durante a descarga, a voltagem do indutor será:

$$V_l = V_i - V_d - V_o = L \frac{I_1 - I_2}{(\alpha - 1)T} \quad (2.2)$$

Onde  $V_d$  é a queda de tensão no diodo.

Isolando o termo  $L(I_1 - I_2)$  nas equações 2.1 e 2.2 e substituindo-o na equação 2.2, tem-se a equação da tensão de saída do conversor Boost:

$$V_o = \frac{V_i}{(1 - \alpha)} - V_d \quad (2.3)$$

O cálculo do valor do indutor vem da necessidade de garantir o modo contínuo. É necessário que a corrente do indutor seja sempre positiva. Portanto, pode-se encontrar o valor de indutância com o qual a corrente chega a zero e utilizar um valor abaixo do mesmo que garantirá o modo contínuo. Esse caso com a corrente chegando a zero, mas sem tornar-se negativa, é a fronteira entre os modos contínuo e descontínuo. Como se procura o menor indutor deve-se levar em consideração o pior caso, que seria com a tensão de entrada  $V_i$  no seu valor máximo e com a corrente média de saída  $I_o$  em seu valor mínimo.

Como a corrente média em um capacitor é sempre nula, para calcular a corrente média na carga basta igualar a mesma à corrente média do diodo, durante a descarga do indutor. Assim, a corrente  $I_o$  de saída será:

$$I_o = \frac{(1 - \alpha)(I_2 + I_1)}{2} \quad (2.4)$$

Finalmente, resolvendo o sistema com as equações 2.4, 2.2 e 2.1, encontra-se o valor mínimo para o indutor:

$$L_{min} = \frac{(V_o + V_d - V_i)V_i^2 T}{2I_o(V_o + V_d)^2} \quad (2.5)$$

Por último, deve-se calcular o capacitor, de acordo com o nível máximo de ondulação aceitável para a tensão de saída, representado pela tensão de *ripple* pico a pico  $V_{r_{p-p}}$ . De modo a calcular o menor valor possível para o capacitor, dado uma tensão de ripple máxima, pode-se utilizar a tensão no momento que o capacitor está descarregando (chave fechada) com a maior corrente de saída possível, ou seja, quando a variação de tensão sobre ele é exatamente a maior tensão de ripple pico a pico.

$$Vr_{p-p} = \frac{1}{C} \int_0^{\alpha T} I_o dt = \frac{I_o \alpha T}{C} \quad (2.6)$$

Logo, o capacitor deverá ter valor mínimo:

$$C_{min} = \frac{I_o \alpha T}{Vr_{p-p}}$$

Resumindo, as equações para o projeto do conversor boost encontram-se na Tabela 2.1:

Tabela 2.1 – Equações de projeto do conversor Boost

$V_o$	$\frac{V_i}{(1 - \alpha)} - V_d$
$C_{min}$	$\frac{I_o \alpha T}{Vr_{p-p}}$
$L_{min}$	$\frac{(V_o + V_d - V_i)V_i^2 T}{2I_o(V_o + V_d)^2}$

## 2.2 – Conversor Buck-Boost

Diferentemente do anterior, este conversor pode funcionar tanto elevando quanto reduzindo a tensão de entrada, dependendo do ciclo de trabalho utilizado, porém a saída possui polaridade invertida em relação à entrada. Sua topologia básica é apresentada na Figura 2.4:

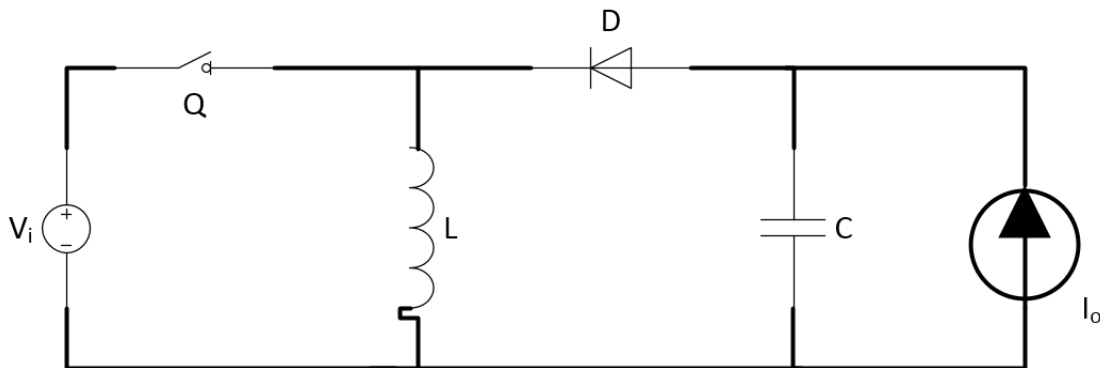


Figura 2.4 - Esquemático do conversor Buck-Boost

Durante o intervalo  $\alpha T$ , o indutor L começará a se carregar até uma corrente  $I_2$  e, após a abertura da chave, o mesmo vai transferir energia para a carga e para o capacitor, chegando a uma corrente  $I_1$  ainda positiva (considerando o modo contínuo).

Quanto maior o tempo em que a chave está fechada, maior será a carga acumulada no indutor e, conseqüentemente, maior a carga passada ao capacitor (aumentando assim a tensão sobre ele). Caso a chave fique aberta por mais tempo que fechada, o capacitor não conseguirá acumular muita carga, desta forma a tensão será inferior, em módulo, à da entrada.

A Figura 2.5 mostra como varia a corrente no indutor durante os dois ciclos:

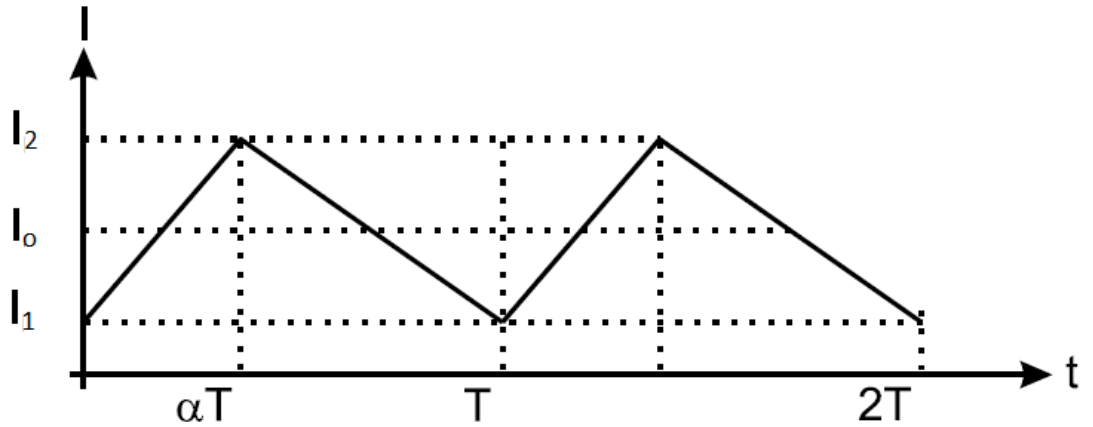


Figura 2.5 - Variação de corrente no indutor do conversor Buck Boost

Fonte: Barúqui, Fernando Antônio Pinto[6]

Durante o carregamento do indutor temos a seguinte equação:

$$V_i = L \frac{dI_l}{dt} \approx L \frac{I_2 + I_1}{\alpha T} \quad (2.7)$$

Ao fechar a chave, a corrente no indutor voltará ao valor inicial:

$$V_o - V_d = L \frac{dI_l}{dt} \approx L \frac{I_1 - I_2}{(1 - \alpha)T} \quad (2.8)$$

Resolvendo o sistema com as equações 2.7 e 2.8, tem-se a tensão de saída do conversor Buck-Boost:

$$V_o = -\frac{V_i \alpha}{(1 - \alpha)} + V_d \quad (2.9)$$

Percebe-se que a razão  $\frac{\alpha}{(1-\alpha)}$  determina o ganho ou a atenuação da tensão de saída.

Para calcular o valor de indutância mínima para o circuito, deve-se considerar a fronteira entre os modos contínuo e descontínuo, com  $I_1=0$ , calculando no momento da descarga do indutor (Figura 2.5) e considerando que a corrente média do mesmo será igual à da carga:

$$I_o = \frac{1}{T} \int_{\alpha T}^T I_l dt = \frac{I_2 T (1 - \alpha)}{2T} = \frac{I_2 (1 - \alpha)}{2} \quad (2.10)$$

Solucionando o sistema com as equações 2.8, 2.9 e 2.10, tem-se o valor mínimo do indutor L:

$$L_{min} = -\frac{(V_o - V_d)(V_i)^2 T}{2(V_o - V_i - V_d)^2 I_o} \quad (2.11)$$

Como o filtro *antirripple* de saída é exatamente o mesmo do utilizado no conversor Boost, o capacitor calculado anteriormente também é o mesmo, portanto:

$$C_{min} = \frac{I_o \alpha T}{V r_{p-p}} \quad (2.12)$$

A Tabela 2.2 abaixo resume as equações de projeto dos conversores Buck-Boost:

Tabela 2.2 – Equações de projeto do Conversor Buck-Boost

$V_o$	$-\frac{V_i \alpha}{(1 - \alpha)} + V_d$
$C_{min}$	$\frac{I_o \alpha T}{V r_{p-p}}$
$L_{min}$	$-\frac{(V_o - V_d)(V_i)^2 T}{2(V_o - V_i - V_d)^2 I_o}$

### 2.3 – Conversor Ćuk

Os conversores vistos até agora usavam o chaveamento para carregar um indutor que alimentava a carga diretamente. Neste ponto, o Ćuk apresenta uma mudança significativa ao usar tal indutor para carregar um capacitor série, que aí sim passa a alimentar a carga através de um outro indutor. A Figura 2.6 traz o circuito básico do conversor:

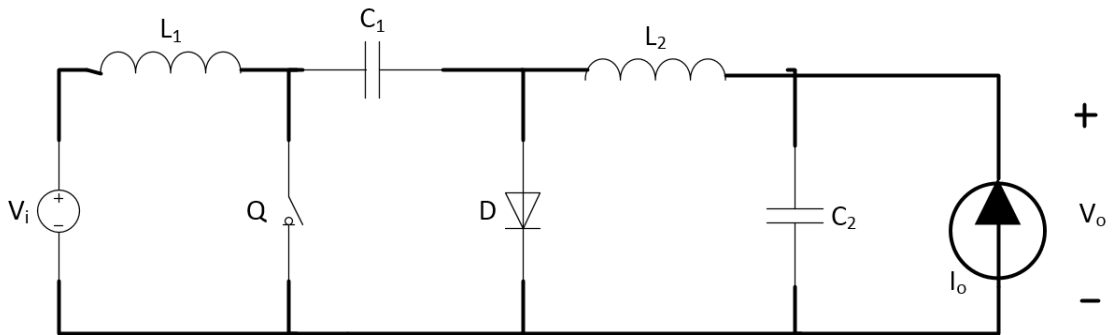


Figura 2.6 - Esquemático do conversor Ćuk

Para calcular a tensão de saída do circuito, deve-se primeiro analisar as tensões sobre os indutores durante os dois estágios do circuito.

Quando a chave está aberta, o indutor  $L_1$  e o capacitor  $C_1$  são carregados, além de o diodo ser polarizado diretamente. Dessa forma, a tensão sobre o indutor  $L_1$  será:

$$V_{L1} = V_i - V_{c1} - V_d \quad (2.13)$$

Além disso, a tensão sobre o indutor  $L_2$  será:

$$V_{L2} = V_o - V_d \quad (2.14)$$

Com a chave fechada, o diodo é cortado e o indutor  $L_1$  aterrado, dessa forma, as tensões sobre os indutores serão:

$$V_{L1} = V_i \quad (2.15)$$

$$V_{L2} = V_o + V_{c1} \quad (2.16)$$

Porém, sabe-se que a tensão média sobre um indutor é sempre nula. Além disso, a chave está fechada durante um intervalo  $\alpha T$  e aberta durante o intervalo  $(1 - \alpha)T$ , assim:

$$V_{med_{L1}} = (V_i - V_{c1} - V_d)(\alpha - 1) + V_i\alpha = 0 \quad (2.17)$$

$$V_{med_{L2}} = (V_o - V_d)(1 - \alpha) + \alpha(V_o + V_{c1}) = 0 \quad (2.18)$$

Da equação 2.18 tem-se que:

$$V_{c1} = -\frac{V_o}{\alpha} + \frac{V_d(1 - \alpha)}{\alpha} \quad (2.19)$$

Substituindo 2.19 em 2.17 encontra-se, finalmente, a tensão de saída do conversor Ćuk:

$$V_o = -\frac{V_i\alpha}{(1 - \alpha)} + V_d \quad (2.20)$$

Ou seja, a tensão de saída do conversor Ćuk é igual a do conversor Buck-Boost, inclusive sendo de polaridade invertida. Porém, como será mostrado a seguir, a tensão de *ripple* da saída é bem diferente da encontrada no conversor anterior.

Como o circuito possui dois indutores, é importante dimensioná-los para que ambos estejam no modo contínuo. O método de cálculo segue o raciocínio utilizado nos outros dois conversores, de tal modo que haverá os seguintes valores mínimos para a indutância[8]:

$$L_{min_1} = \frac{(1 - \alpha)(V_i)T}{2I_o} \quad (2.21)$$

$$L_{min_2} = \frac{-(1 - \alpha)(V_o - V_d)T}{2I_o} \quad (2.22)$$

Além disso, o filtro de saída desta topologia envolve não somente o capacitor  $C_2$ , mas também o indutor  $L_2$ . Desta forma, a tensão de *ripple* esperada da saída é:

$$V_{r_{p-p}} = \frac{(V_o - V_d)(1 - \alpha)}{8L_2C_2f^2} \quad (2.23)$$

Conseqüentemente, a capacitância mínima para  $C_2$  é:

$$C_2 = \frac{(V_o - V_d)(1 - \alpha)}{8L_2V_{r_{p-p}}f^2} \quad (2.24)$$



O valor do capacitor  $C_1$ , em geral, não deve ser muito baixo, caso contrário isso faria com que ele atuasse como um passa altas (por estar em série com o circuito), o que geraria distorções na tensão de saída. Comumente, é utilizado valor igual ao  $C_2$  (embora não seja obrigatório).

Uma observação válida é que comumente ambos os indutores são fabricados num mesmo núcleo. O acoplamento entre os dois permite redução de custos e do nível de *ripple* na saída do sistema[5].

A Tabela 2.3 resume as equações do projeto:

**Tabela 2.3 – Equações de projeto do Conversor Cuk.**

$V_o$	$-\frac{V_i\alpha}{(1-\alpha)} + V_d$
$C_{2min}$	$\frac{(V_o - V_d)(1-\alpha)}{8L_2Vr_{p-p}f^2}$
$L_{1min}$	$\frac{(1-\alpha)(V_i)T}{2I_o}$
$L_{2min}$	$\frac{-(1-\alpha)(V_o - V_d)T}{2I_o}$

## 2.4 – Filtro EMI

Em geral, um filtro EMI é utilizado na interface (entrada) de um determinado sistema, de modo a filtrar perturbações eletromagnéticas conduzidas e radiadas, além de surtos conhecidos como transitórios elétricos rápidos de alta tensão, comuns em regiões próximas a indústrias, devido à grande quantidade de equipamentos AC de alta corrente [7].

Comumente, o filtro é baseado numa estrutura passa-baixas. Porém, seu cálculo difere do tradicional por não utilizar, normalmente, o cálculo no domínio da frequência, porque retificadores e conversores são circuitos não lineares. O cálculo no domínio do tempo, por outro lado, utilizando equações integro-diferenciais pode ser muito complicado em determinadas situações.

O presente trabalho apresenta uma forma diferente para o projeto, mostrando efetivamente como calcular o filtro utilizando o domínio da frequência, através do teorema da substituição.

Ressalta-se, mais uma vez, que o foco do trabalho é a redução de emissões conduzidas e radiadas. A principal causa das conduzidas é a presença de muitas componentes de alta frequência na corrente de entrada do conversor. Assim, é

importante fazer com que esta corrente seja mais próxima o possível de uma DC. Isso também torna o circuito mais insensível a perturbações radiadas de alta frequência, uma vez que as tensões induzidas serão filtradas na entrada do circuito.

Considere o circuito da Figura 2.7, com um filtro formado por um capacitor em paralelo e um indutor em série conectado a um conversor Boost:

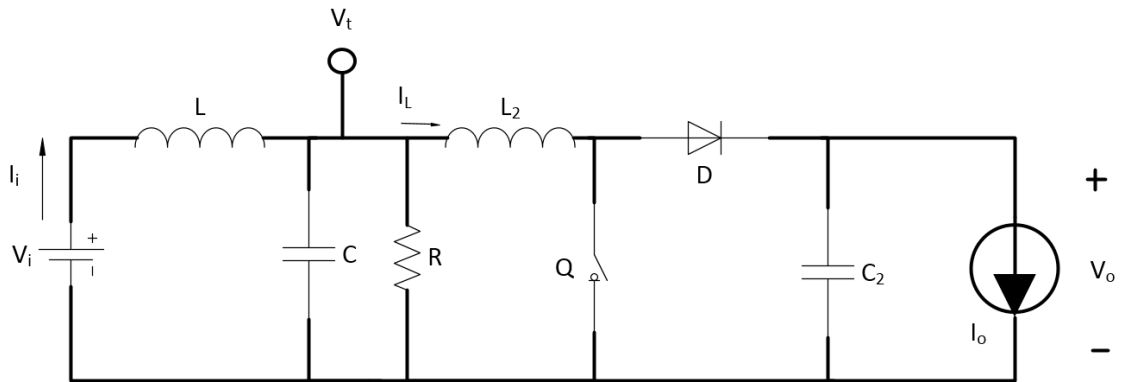


Figura 2.7 - Conversor Boost com filtro EMI

Caso seja possível garantir que a tensão  $V_t$  e a corrente  $I_L$  permanecerão iguais (em relação ao conversor sem o filtro), pode-se substituir o conversor Boost por uma fonte de corrente, de acordo com o Teorema da Substituição.

Ao realizar esta mudança, o circuito passa a ser considerado linear, podendo, assim, ser aplicado o Teorema da Superposição, mostrado nas Figuras 2.8a e 2.8b, para separar o efeito da tensão de entrada  $V_i$  e da corrente  $I_L$ .

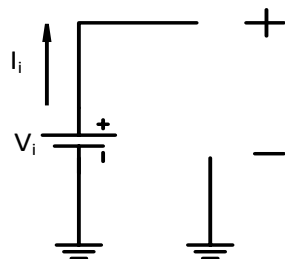


Figura 2.8a - Superposição com  $V_i$

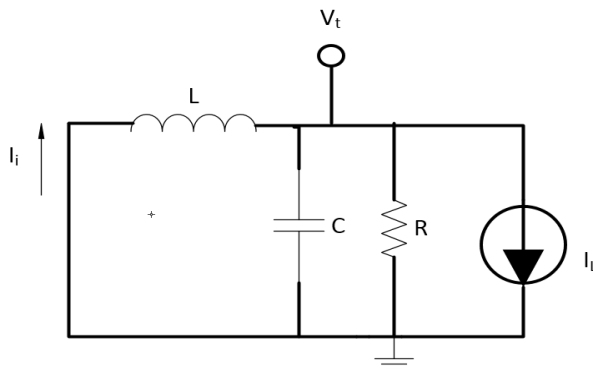


Figura 2.8b - Superposição com  $I_L$

A Figura 2.8a mostra que a tensão DC em  $V_t$  é a própria  $V_i$ , como necessário. A Figura 2.8b representa a situação que deve ser controlada. Uma determinada fonte  $I_L$  gerando uma corrente na entrada  $I_i$ . A função de transferência  $\left| \frac{I_i}{I_L} \right|$  deve ser projetada de tal forma a atenuar as componentes AC de  $I_L$  presentes em  $I_i$ . Além disso, é necessário garantir que a tensão de entrada do conversor seja DC também, portanto a função de transferência  $\left| \frac{V_t}{I_L} \right|$  deve, também, atenuar as componentes presentes em  $I_L$ . Abaixo são calculadas ambas as transferências:

Equacionando o nó do ponto t há:

$$\frac{V_t}{sL} + sCV_t + I_L + \frac{V_t}{R} = 0 \quad (2.25)$$

Que resulta em:

$$\frac{V_t}{I_L} = -\frac{sLR}{s^2LCR + sL + R} \quad (2.26)$$

Como  $I_i = -\frac{V_t}{sL}$ , tem-se que:

$$\frac{I_i}{I_L} = \frac{R}{s^2LCR + sL + R} \quad (2.27)$$

Os gráficos do módulo das repostas em frequência estão abaixo:

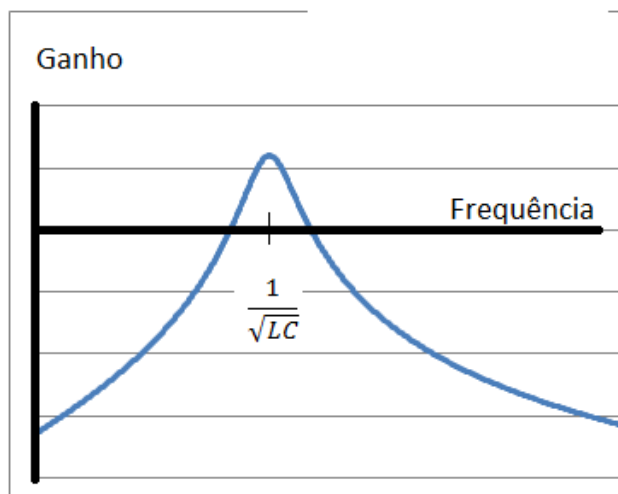


Figura 2.9 - Reposta em frequência da equação 2.26

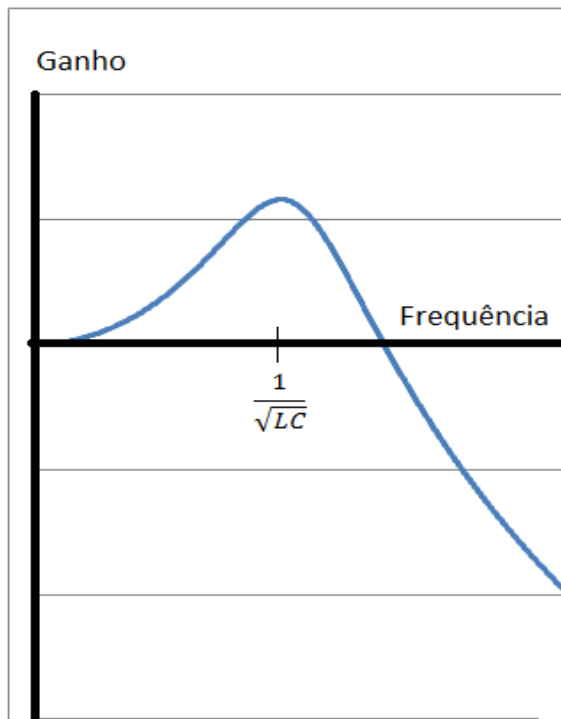


Figura 2.10 - Resposta em Frequência da equação 2.27

Lembrando que um filtro de segunda ordem é da forma  $\frac{N(s)}{\omega_o^2 + \frac{s}{Q} + 1}$ , percebe-se que o sistema da Figura 2.9 é um filtro passa-faixa, centrado na frequência de ressonância  $\frac{1}{2\pi\sqrt{LC}}$  e com fator de qualidade  $Q = R\sqrt{\frac{C}{L}}$ , enquanto o da Figura 2.10 é um passa-baixas centrado na mesma frequência e mesmo fator de qualidade.

Levando em consideração que o harmônico fundamental da fonte de corrente está exatamente sobre a frequência de chaveamento, basta projetar o circuito de modo que haja forte atenuação (preferencialmente 40 dB no mínimo) para as frequências a partir da fundamental.

O resistor está presente no circuito real de um filtro LC. Porém, devido ao fato de interferir diretamente na seletividade do filtro, ele deve ser calculado de modo a obter o valor desejado desse fator. Além disso, a corrente sobre ele não vai de fato para a saída. Desta forma, o valor da resistência deve ser grande o suficiente para não afetar a eficiência do conversor.

# Capítulo 3

## Projetos

### 3.1 – Conversor Boost

Durante o Capítulo 2, as chaves dos conversores eram consideradas ideais. Para o projeto é necessário substituí-las por transistores adequados ao projeto.

Inicialmente eram utilizados transistores bipolares como elementos de chaveamento, porém estes foram substituídos pelos MOSFETs de potência, capazes de operar em frequências mais altas e com maior rendimento. Mais recentemente começou-se a utilizar também transistores tipo IGBT, com a vantagem de permitir rápido desligamento e maior capacidade de condução de corrente. Porém, seu preço ainda é muito alto comparado ao das outras opções.

Foi definida, portanto, a utilização de um transistor do tipo MOSFET para o projeto do conversor Boost. Como durante o transiente é comum haver valores elevados de corrente, devido à carga dos capacitores e indutores do circuito (em simulação verificou-se valores superiores a 1 A), foi escolhido o modelo IRF530, capaz de suportar picos de corrente de até 14 A, com ainda as vantagens de possuir *snubber* interno (que alivia o chaveamento, evitando oscilações na corrente), ser facilmente encontrado no Brasil e ser barato em comparação a outros com especificações semelhantes. Esse transistor possui tensão de condução de aproximadamente 0,1 V.

Para o diodo, foi escolhido o modelo 1n4936, pois ele suporta corrente média de até 1 A (podendo haver surtos de até 30 A), funciona em até 250 kHz, além de ser também facilmente encontrado no mercado com preço baixo. Este diodo possui queda de tensão de aproximadamente 0,8 V.

Para o projeto em si, foram utilizadas as equações encontradas na Tabela 2.1, além das especificações presentes na Tabela 1.1. Primeiramente, utiliza-se a relação entre a tensão de saída e a de entrada pra calcular o ciclo de trabalho necessário:

$$V_o = \frac{V_i}{(1 - \alpha)} - V_d \rightarrow 12,8 = \frac{5}{(1 - \alpha)} \quad (3.1)$$

Logo,  $\alpha = 0,61$ .

Para o cálculo do indutor, utilizou-se a equação 2.5, considerando que a corrente mínima possível na saída é de 112,5 mA:

$$L_{min} = \frac{(V_o + V_d - V_i)V_i^2 T}{2I_{omin}(V_o + V_d)^2} = 265 \mu H \quad (3.2)$$

Para haver uma margem de segurança, escolhe-se o valor de 330  $\mu H$ .

Por fim, a Tabela 2.1 também define a equação para cálculo do capacitor mínimo de saída. Como a corrente máxima de saída é de 127,5 mA:

$$C_{min} = \frac{I_o \alpha T}{V r_{p-p}} = 2.6 \mu F \quad (3.3)$$

Escolhe-se, portanto, o primeiro valor comercial acima desse, 3.3  $\mu F$ .

O circuito completo encontra-se na Figura 3.1:

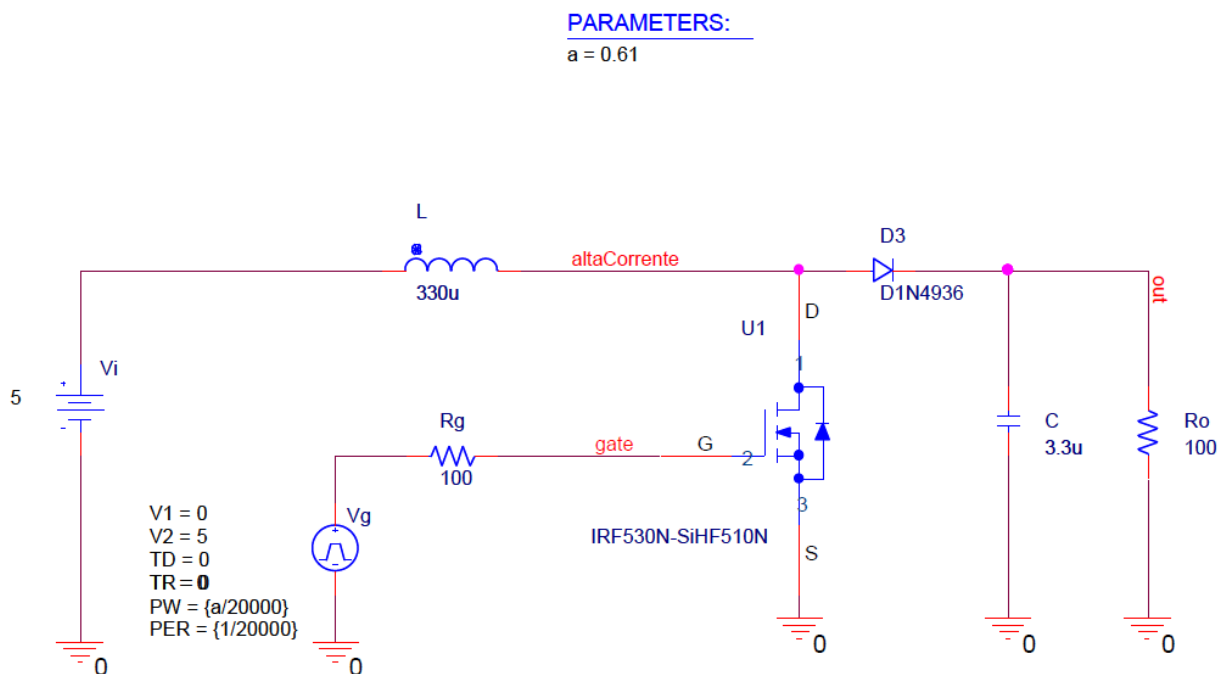
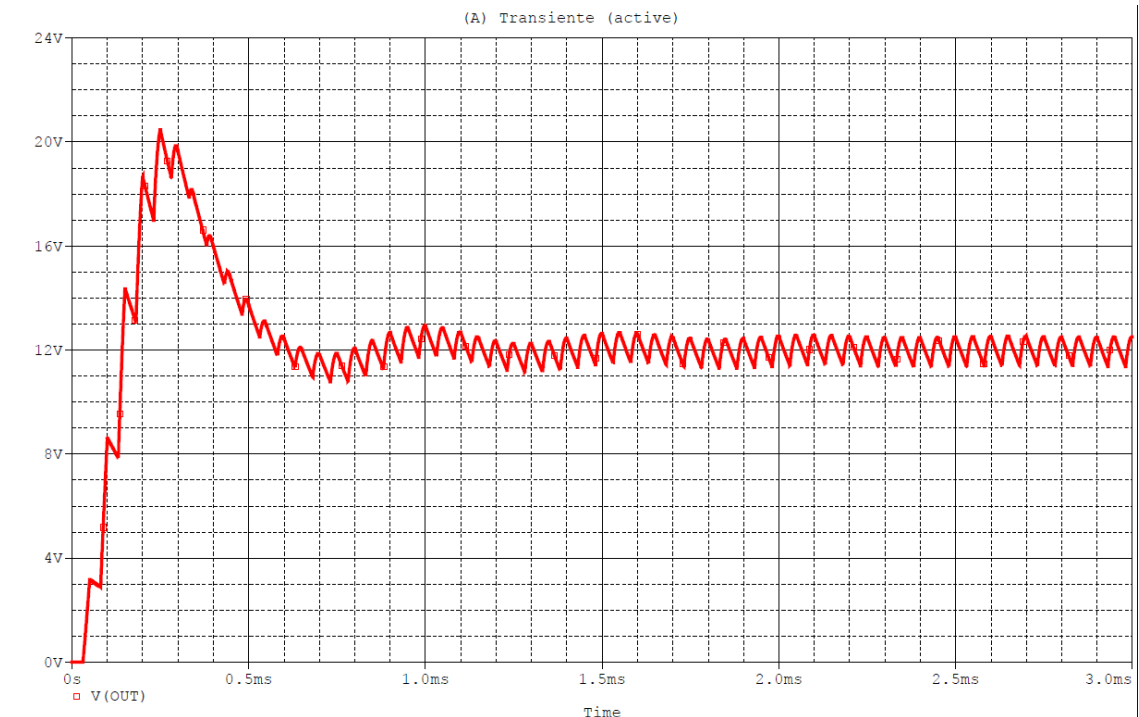


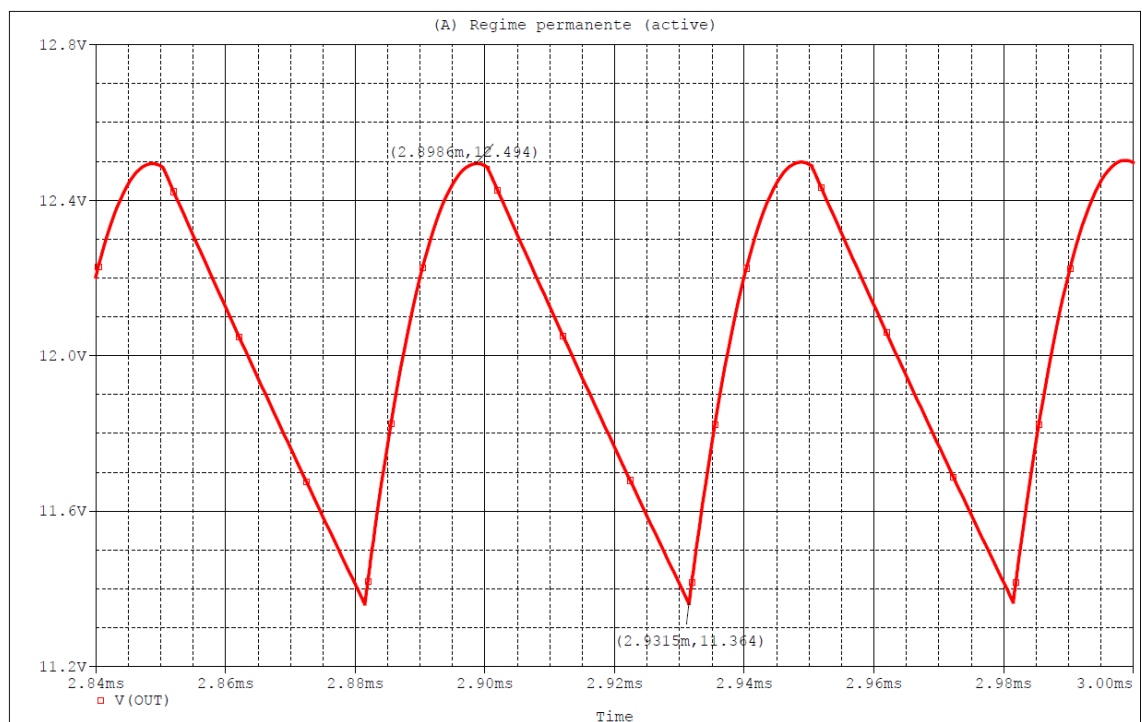
Figura 3.1 - Esquemático conversor Boost projetado

A Figura 3.2 mostra a resposta transiente do conversor, com pico de tensão de 20.5 V e atingindo o regime permanente em torno de 2.2 ms após o início da simulação. Já a Figura 3.3 mostra apenas o regime permanente, evidenciando a tensão média de 12 V e os valores máximo (12.494 V) e mínimo (11.364 V) que geram um *ripple* pico-a-pico de 1,14 V, inferior ao máximo permitido nas especificações deste trabalho (1.2 V).



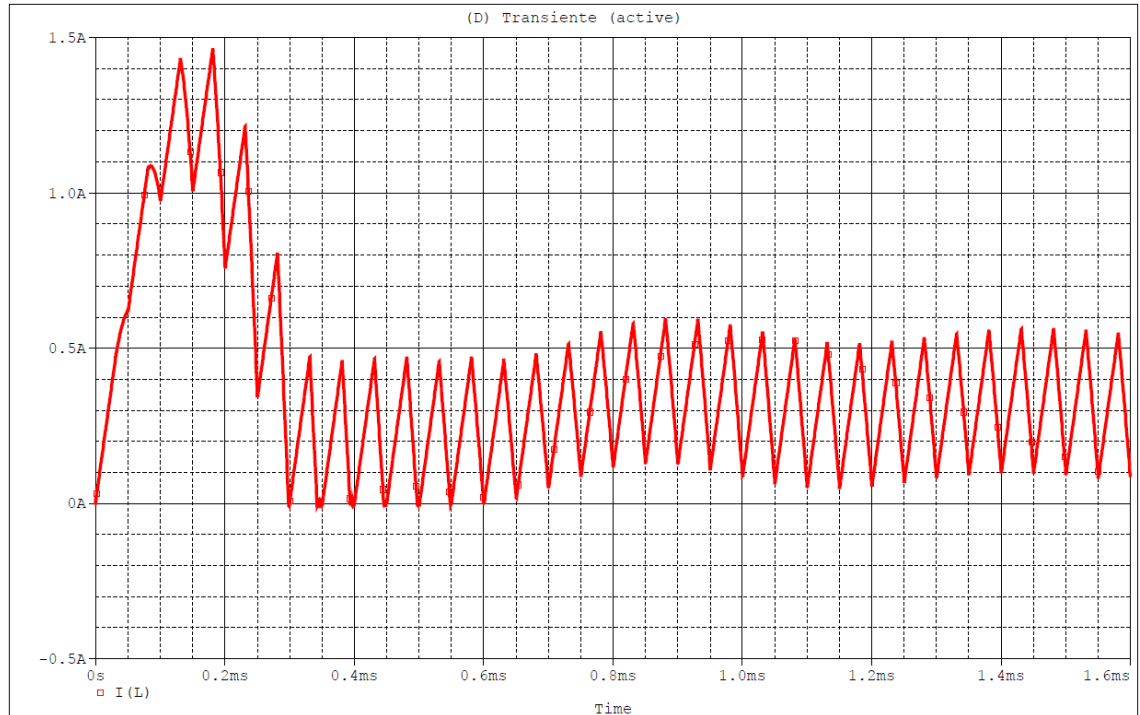
**Figura 3.2 - Resposta transiente do conversor Boost**

Já a resposta apenas com o regime permanente encontra-se na Figura 3.3:



**Figura 3.3 - Resposta em regime permanente do conversor Boost**

Outra resposta importante neste projeto é a corrente no indutor durante o regime permanente, pois isto limita as características do modelo a ser utilizado, o que define também o *footprint* do componente no *layout* da placa.



**Figura 3.4 - Resposta transiente do indutor no conversor Boost**

O Indutor escolhido foi o modelo 1430430C da *Murata Power Solutions*, que é rotulado com corrente nominal de 3 A, sendo assim uma opção adequada ao trabalho. A partir das informações do *datasheet* do componente, foi possível desenhar o *footprint* para usá-lo no projeto da PCB.

Após substituir as fontes de teste por conectores para a placa, o esquemático ficou conforme ilustrado na Figura 3.5.



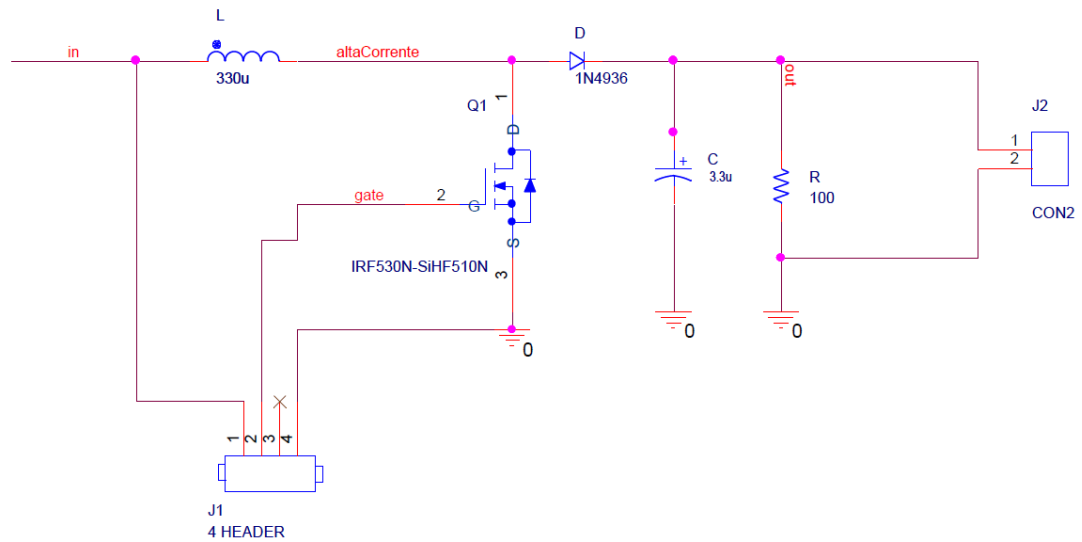


Figura 3.5 - Esquemático para PCB do conversor Boost.

Por tratar-se de um circuito de potência, foram escolhidos dispositivos *through-hole* (dispositivos com furação em todas as camadas da PCB), pois em geral eles suportam maior dissipação de energia. A tabela abaixo especifica os *footprints* utilizados em cada dispositivo do circuito<sup>1</sup>:

Tabela 3.1 – Footprints dos componentes do conversor Boost.

C	CAP196
D	DO41
R	RES400
L	CLF12555T-331M
Q1	TO220AB
J1	Jumper4
J2	Jumper2

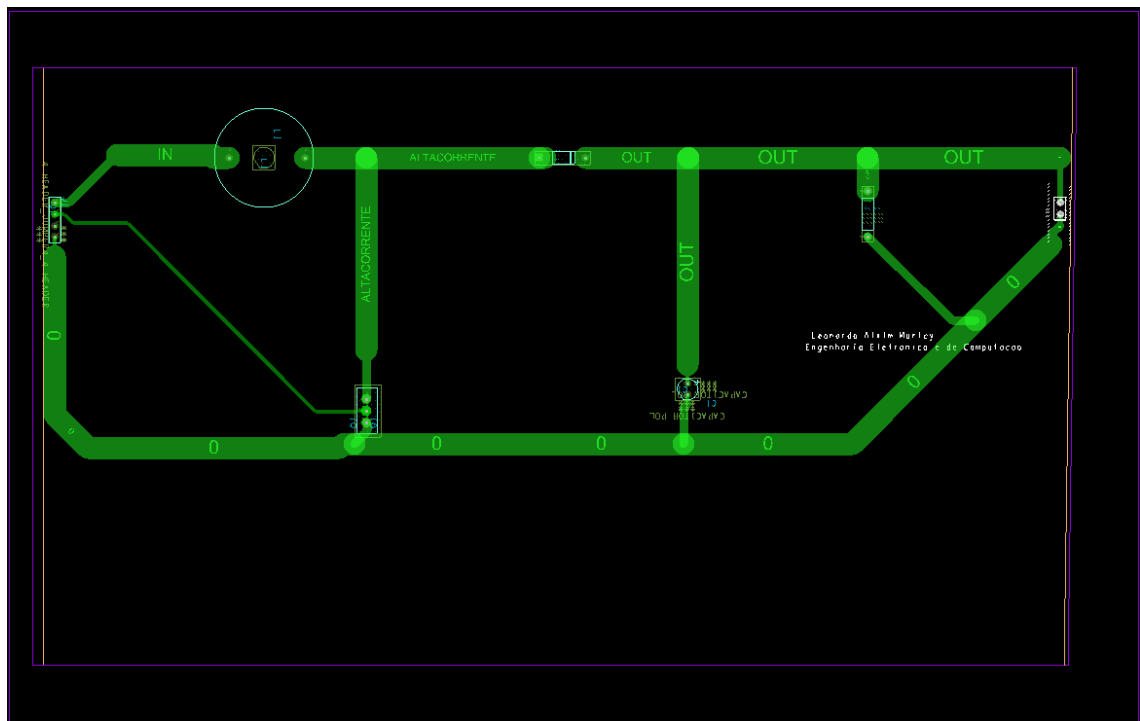
Como citado no Capítulo 1, o projeto da PCB afeta diretamente a performance eletromagnética do circuito. Fatores como proximidade entre trilhas, largura das mesmas, distância entre componentes e até ângulo de curvatura das conexões influenciam o resultado. Como o objetivo deste projeto é evidenciar a comparação somente dos elementos de circuito, todas as placas deste capítulo foram criadas com especificações e roteamentos muito semelhantes, para não influenciarem na comparação.

A Tabela 3.2 mostra algumas das especificações a serem seguidas não somente neste circuito, mas em todos os utilizados neste trabalho:

**Tabela 3.2 – Especificações das PCBs**

Dimensões da PCB	250mm x 157.5mm
Espessura de cobre	35µm
Largura das trilhas	5mm
Gargalo máximo de trilhas	100mm
Espaçamento entre trilhas	2mm
Ângulo de curvatura durante roteamento	45°

O layout completo da PCB encontra-se na Figura 3.6.



**Figura 3.6 - Layout da PCB do conversor Boost**

Apesar de ainda não ser conhecida a topologia com melhor desempenho, para a qual será utilizado o filtro EMI, o mesmo será calculado agora para servir de referência<sup>2</sup>.

<sup>1</sup> Com exceção do indutor, os *footprints* selecionados são padrão do Cadence PCB Planner e estão de acordo com as dimensões reais dos componentes.

<sup>2</sup> A intenção do autor com isto é mostrar que o filtro pode ser calculado em qualquer topologia utilizada, pois em alguns casos o projetista, por qualquer razão, precisa utilizar alguma estrutura em especial.

Como visto no capítulo anterior, é necessário garantir que a frequência central do filtro esteja suficientemente distante da frequência de chaveamento (de modo a gerar forte atenuação desta), além de que a parcela AC da tensão na entrada do conversor seja praticamente nula.

Antes de calcular os componentes, é necessário definir o nível de atenuação necessário para cada uma das respostas em frequência citadas na teoria, além do fator de qualidade desejado.

Sabe-se que dificilmente uma tensão pode ser considerada puramente DC, uma vez que sempre haverá ruído e mesmo pequenas variações no valor instantâneo. Além disso, normalmente conversores DC-DC são utilizados com um controlador PWM, que ajusta o ciclo de trabalho automaticamente para manter a tensão de saída constante. Desta forma, não é necessário uma atenuação tão forte de tensão AC na entrada do conversor. Para este projeto utilizou-se 20 dB, o que significa que a tal parcela AC da tensão de entrada do conversor será 10 vezes menor. Como a resposta em frequência da equação (2.26) decai a uma taxa de 20 dB/década, basta centralizar o filtro em ao menos uma década antes da frequência de chaveamento. Portanto:

$$f_o = \frac{1}{2\pi\sqrt{LC}} < \left(\frac{1}{10T}\right) \quad (3.4)$$

Já a corrente alternada na entrada do filtro, cuja redução é o principal objetivo deste circuito, deve ser bem reduzida. Neste caso, foi escolhida uma atenuação de 40 dB, ou seja, o valor de cada componente será 100 vezes inferior ao que seria sem a filtragem. Como este é um filtro passa-baixas de segunda ordem, basta mais uma vez centralizar o filtro em uma década antes da frequência de chaveamento, o que garante mais uma vez a relação da equação (3.4).

Portanto, como  $1/T = 20\text{kHz}$ :

$$LC \cong 6,33 \times 10^{-9} (\text{Hz}^{-2})$$

Sobre o fator de qualidade, é importante garantir que o mesmo não seja pequeno, pois isso aumentaria de tal forma a banda passante do passa-faixas que impediria a atenuação da parcela alternada da tensão na entrada do conversor. Além disso, também implicaria uma resistência baixa e uma potência grande sendo dissipada sobre ela, reduzindo assim a eficiência do circuito. Sendo a potência de saída do circuito em torno de 1.44W, considerando uma eficiência de 90% haveria 320mA na entrada, assim deve-se garantir que  $\frac{5}{R} \ll 320\text{mA}$ . Também deve-se levar em conta que um capacitor grande

no filtro gera pico de corrente durante o transiente, pois é necessário grande quantidade de carga para carregá-lo.

É importante ressaltar que, num circuito real, sempre haverá um valor de resistência alto em paralelo com o capacitor, devido a resistência interna do mesmo, portanto pode não ser necessária a utilização de um resistor.

Foram escolhidos, portanto, os valores de  $L = 300\mu\text{H}$ ,  $C = 22\mu\text{F}$  e  $R = 1.5\text{K}\Omega$ , pois eles garantem, ao mesmo tempo, um fator de qualidade alto, uma frequência de ressonância localizada há mais de uma década abaixo da frequência de chaveamento, além de uma corrente em R aproximadamente 100 vezes inferior à do conversor.

A Figura 3.7 mostra o esquemático final do conversor Boost com o filtro EMI calculado.

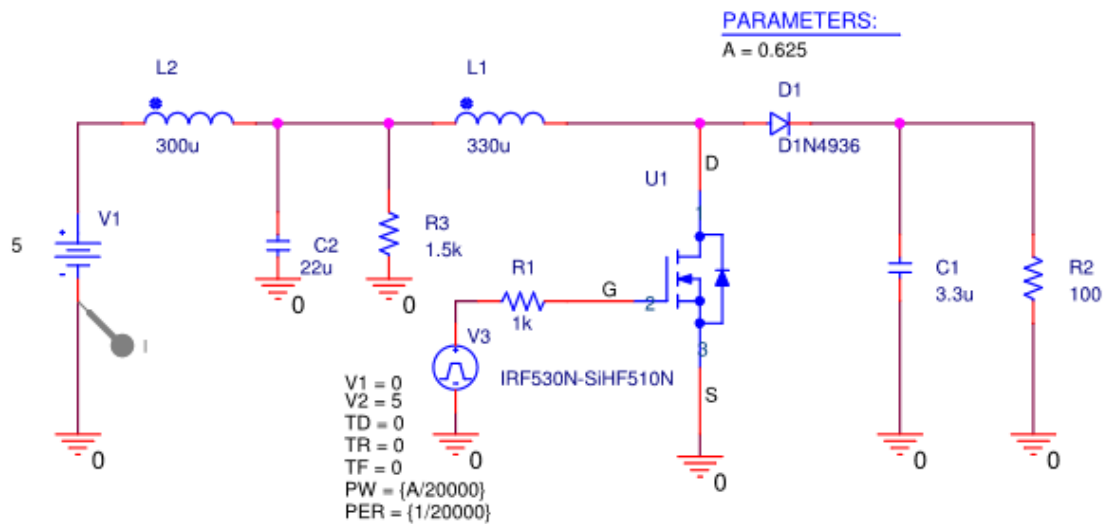
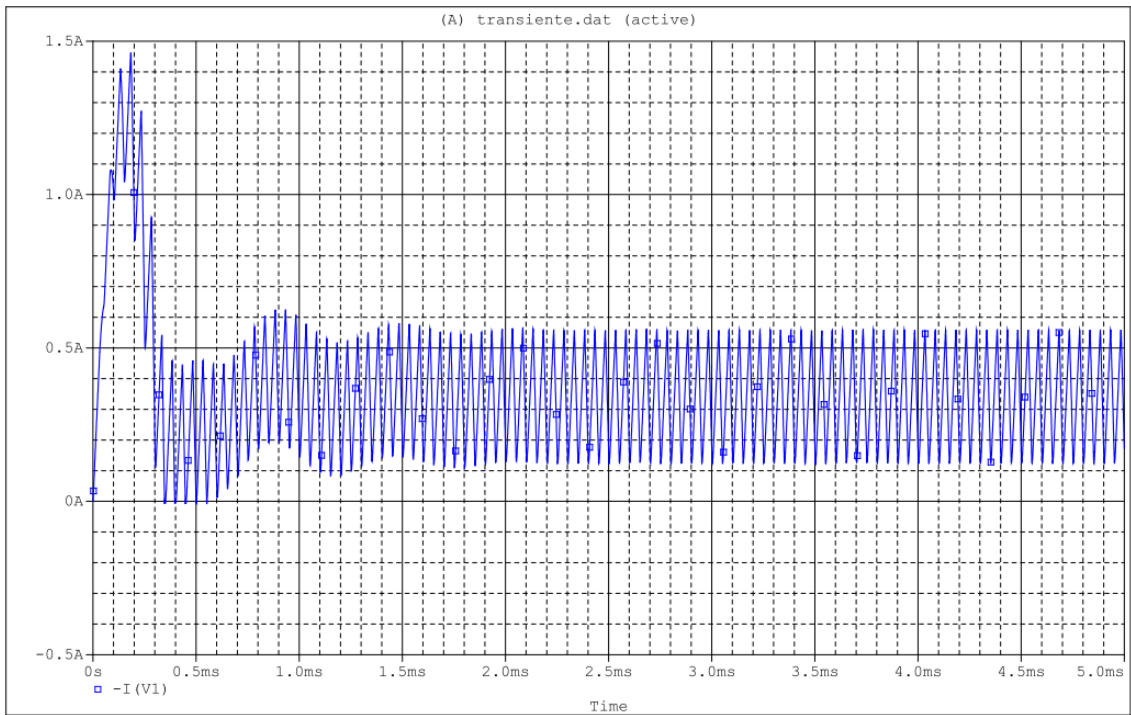
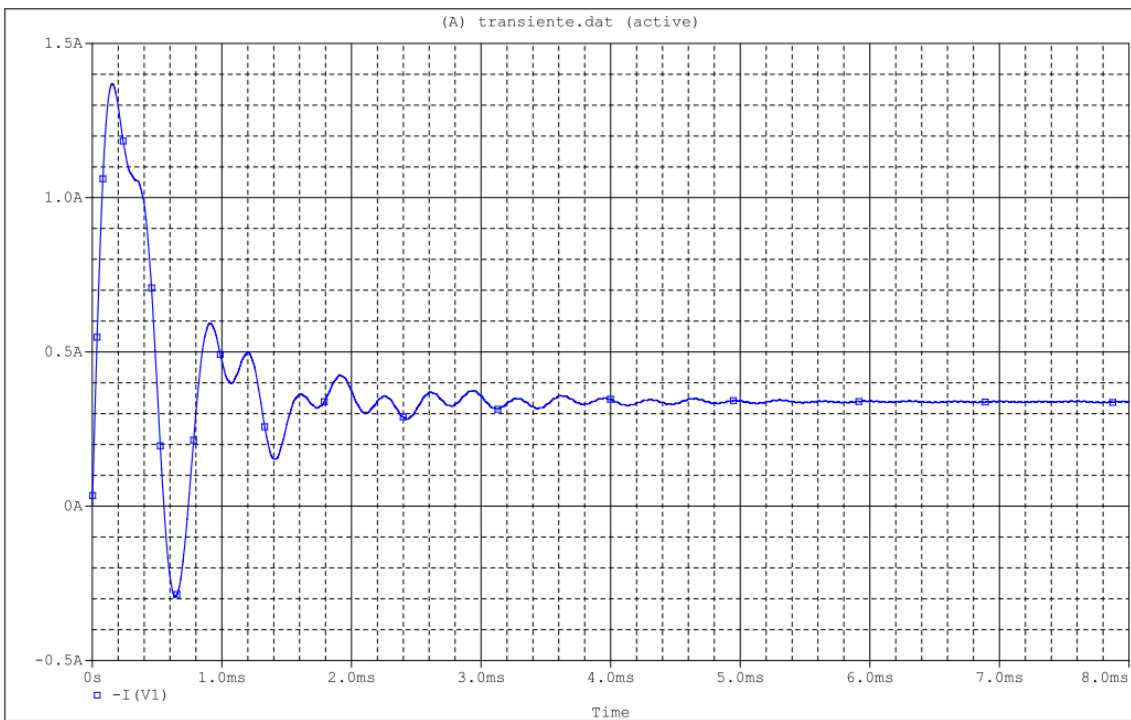


Figura 3.7 - Esquemático do conversor Boost com filtro EMI

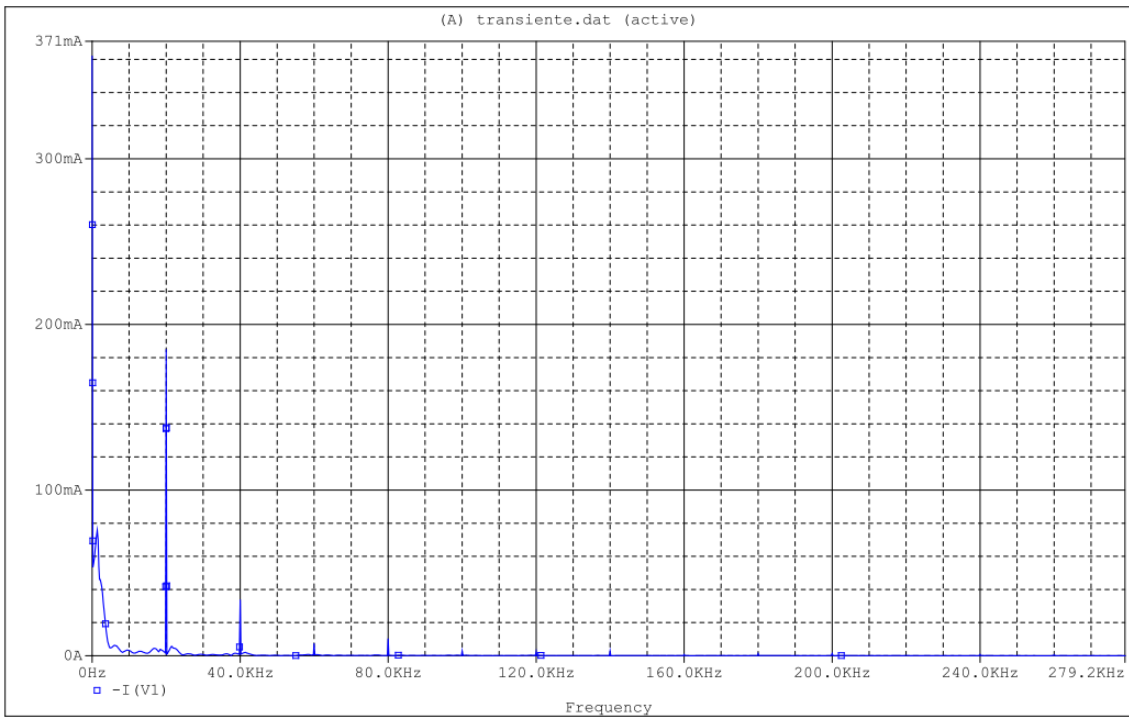
A Figura 3.8 mostra a tensão de saída do novo conversor, atentando para o fato de que, apesar de possuir um transitório mais longo que antes (devido à ressonância do filtro), o regime permanente é idêntico ao obtido anteriormente. As Figuras 3.9 e 3.10 mostram as correntes de entrada (no tempo) para o circuito com e sem o filtro EMI, mostrando a redução das componentes de alta frequência, causadoras das emissões conduzidas. As Figuras 3.11 e 3.12 mostram as mesmas grandezas, porém no domínio da frequência, através da transformada de Fourier dos sinais medidos.



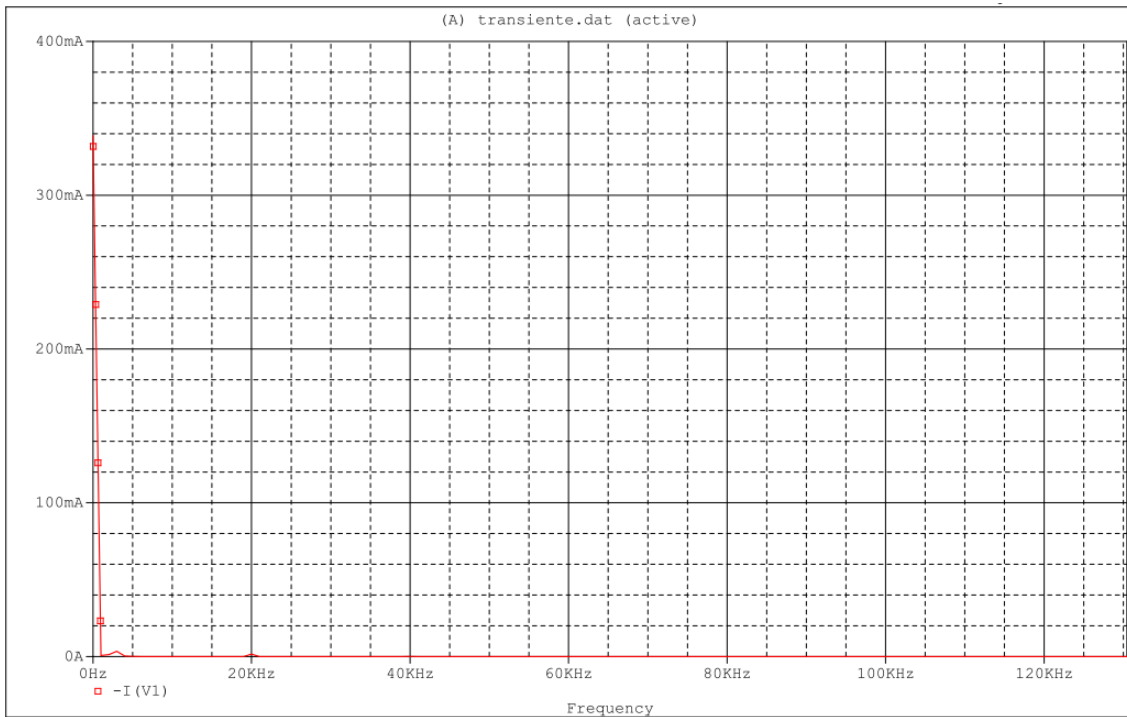
**Figura 3.9 - Corrente de entrada do conversor Boost sem o filtro de EMI**



**Figura 3.10 - Corrente de entrada do conversor Boost com filtro EMI**



**Figura 3.11 – Espectro de frequência da corrente de entrada do conversor Boost sem o filtro de EMI**



**Figura 3.12 – Espectro de frequência da corrente de entrada do conversor Boost com filtro EMI**

### 3.2 – Conversor Buck-Boost

A maioria das considerações feitas no circuito anterior é válida também para este, assim como para o próximo tópico. Assim, aqui serão feitos somente os comentários válidos exclusivamente no conversor Buck-Boost.

O diodo utilizado anteriormente foi mantido aqui, pois suas especificações de corrente e velocidade de chaveamento são válidas aqui também.

Como neste circuito a tensão de saída é diretamente proporcional ao tempo em que a chave permanece fechada, é comum a utilização de MOSFETs canal P, pois desse modo o intervalo com a tensão de gate positiva (ou seja, durante o ciclo de trabalho) fará com que a chave fique aberta. Assim, o transistor escolhido foi o IRF9520. Ele suporta até 6 A e dissipa até 40 W em temperatura ambiente. Além disso, é facilmente encontrado no mercado nacional a um preço relativamente baixo.

As equações da Tabela 2.2 são utilizadas a seguir para cálculo dos componentes.

$$V_o = \frac{V_i \alpha}{(1 - \alpha)} + V_d \rightarrow -12 = \frac{5\alpha}{(1 - \alpha)} + 0,8 \rightarrow \alpha = 0,72 \quad (3.5)$$

$$L_{min} = -\frac{(V_o - V_d)(V_i)^2 T}{2(V_o - V_i - V_d)^2 I_o} = 260 \mu H \quad (3.6)$$

Foi escolhido o valor de  $L = 300 \mu H$ .

O capacitor é o mesmo calculado no circuito anterior, portanto  $C = 3,3 \mu F$ .

As Figuras 3.13-16 mostram o esquemático e os resultados das simulações do circuito calculado, respectivamente.

PARAMETERS:

A = 0.727

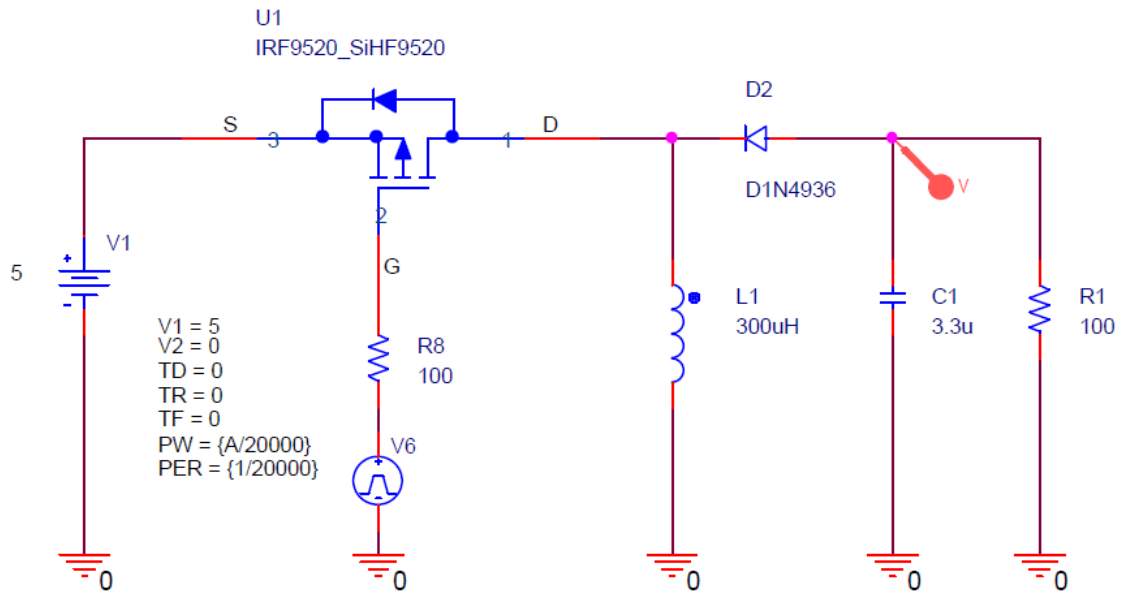


Figura 3.13 - Esquemático do conversor Buck-Boost

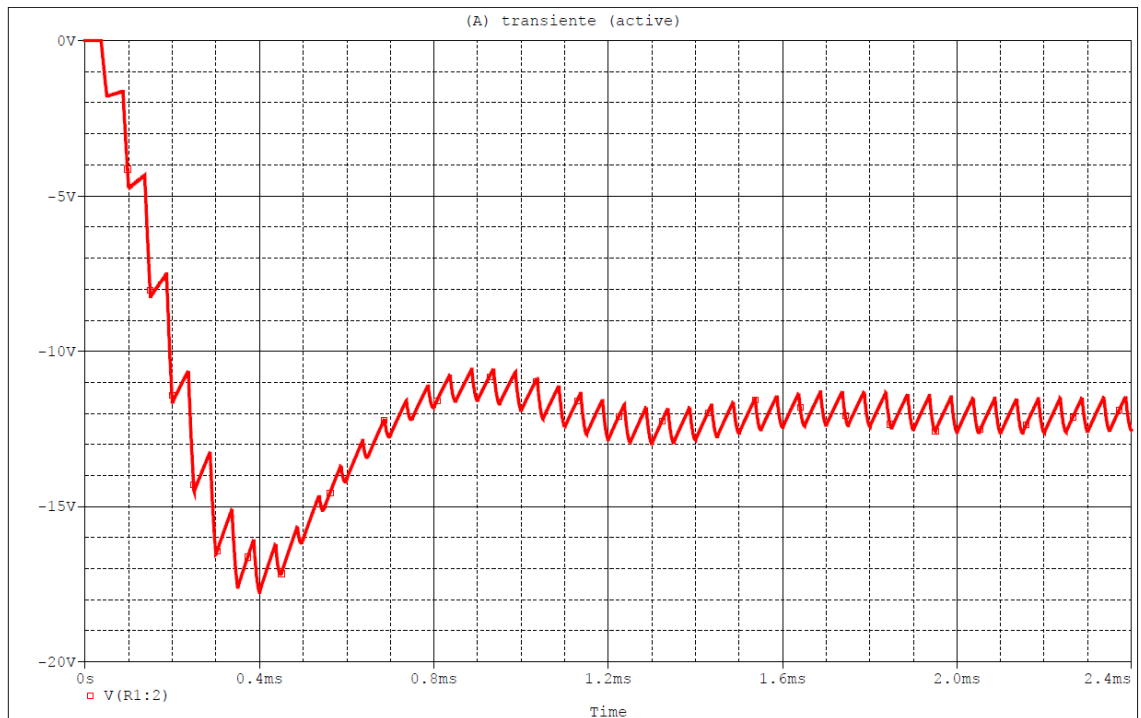
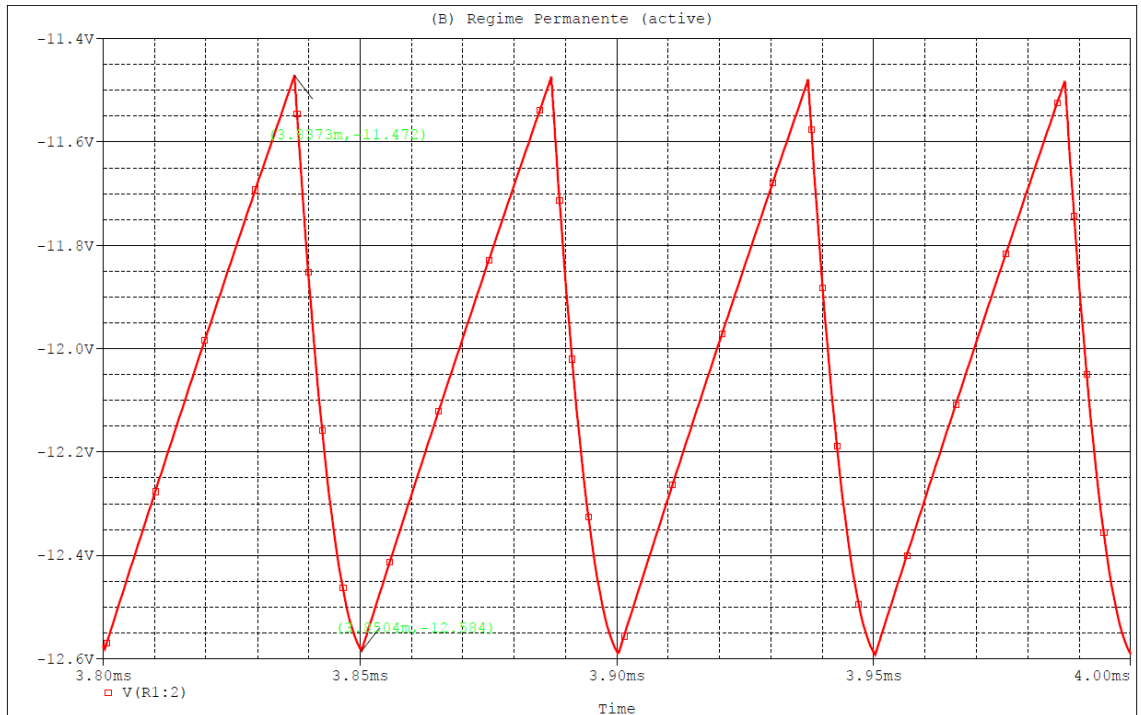
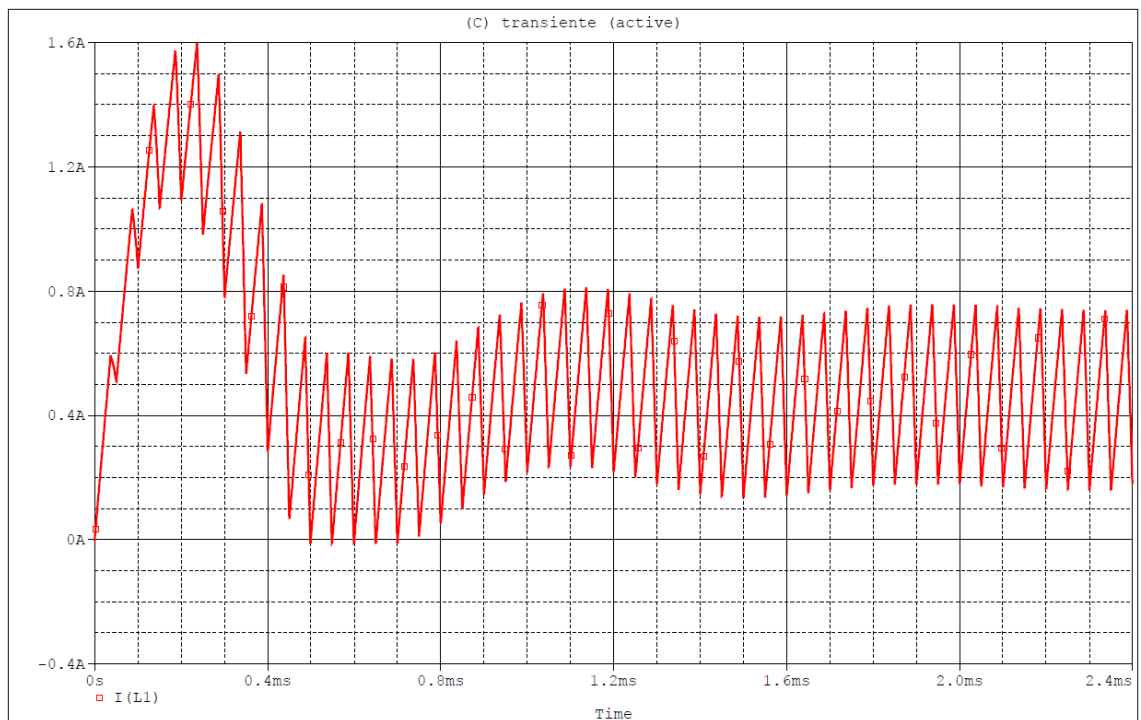


Figura 3.14 - Resposta transiente da tensão de saída do conversor Buck-Boost.





**Figura 3.15 - Resposta em regime permanente do conversor Buck-Boost**



**Figura 3.16 - Resposta transiente da corrente no indutor**

Dado que a corrente no indutor possui a mesma forma anterior, com pico de corrente pouco inferior a 1.6 A, o componente escolhido é o modelo 1430430C, mesmo modelo utilizado no conversor Boost.

Para a PCB, foram utilizadas as mesmas especificações da Tabela 3.2, além dos mesmos *footprints* utilizados. O esquemático utilizado e o *layout* da PCB encontram-se nas imagens abaixo<sup>3</sup>.

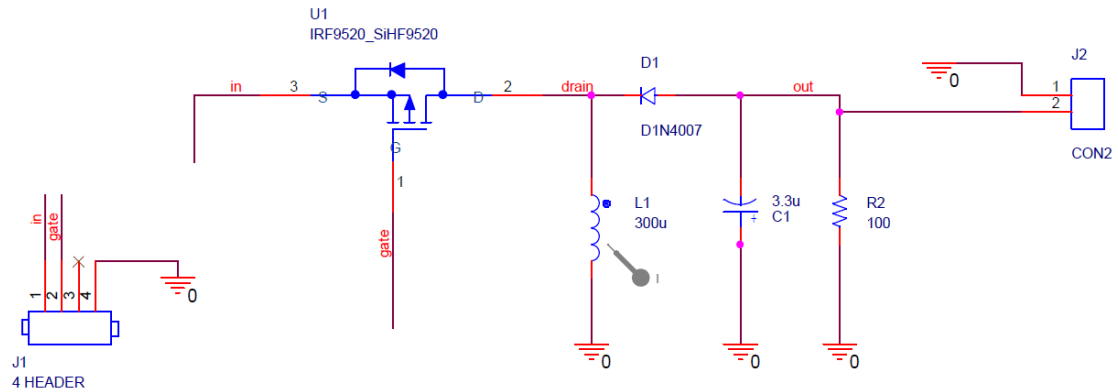


Figura 3.17 - Esquemático para PCB do conversor Buck-Boost

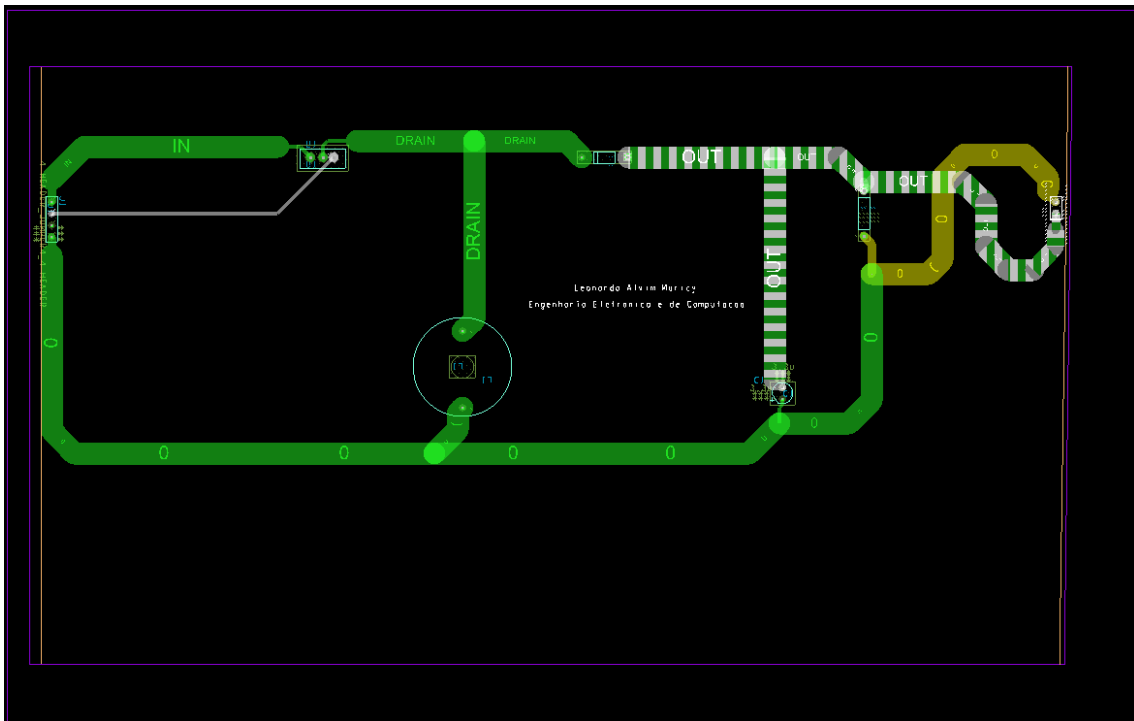


Figura 3.18 - Layout da PCB do conversor Buck-Boost

Como o filtro EMI anterior foi feito de maneira genérica, apenas considerando a frequência de chaveamento do conversor, ele é adequado também para todos os circuitos deste projeto. A Figura 3.19 mostra o esquemático do circuito com o filtro EMI, enquanto as imagens 3.20, 3.21, 3.22 e 3.23 mostram a comparação no tempo e no domínio da frequência das correntes de entrada com e sem o filtro EMI.

<sup>3</sup> As trilhas de saída se inverteram no conector J2 para que a tensão lida na saída fosse positiva, uma vez que este circuito (tal qual o Cuk) possui saída com polaridade oposta à da entrada.

PARAMETERS  
A = 0.727

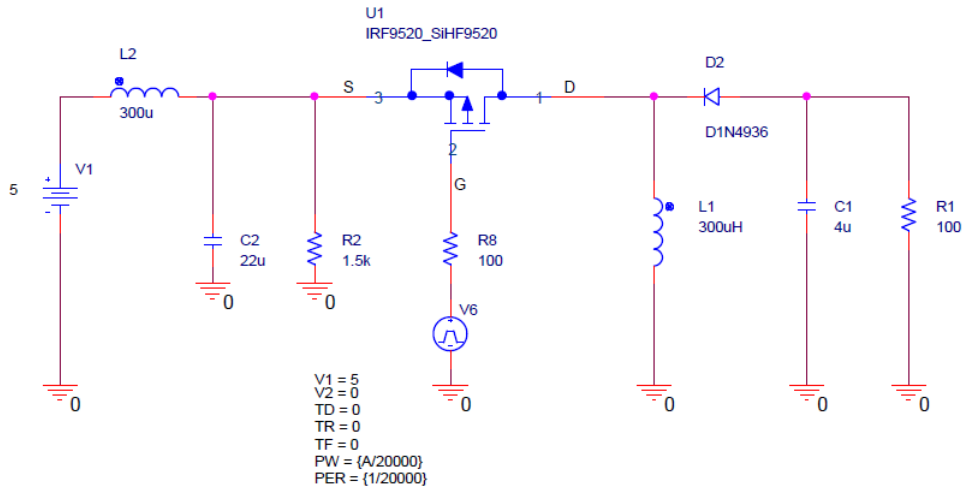


Figura 3.19 - Esquemático do conversor Buck-Boost com filtro EMI

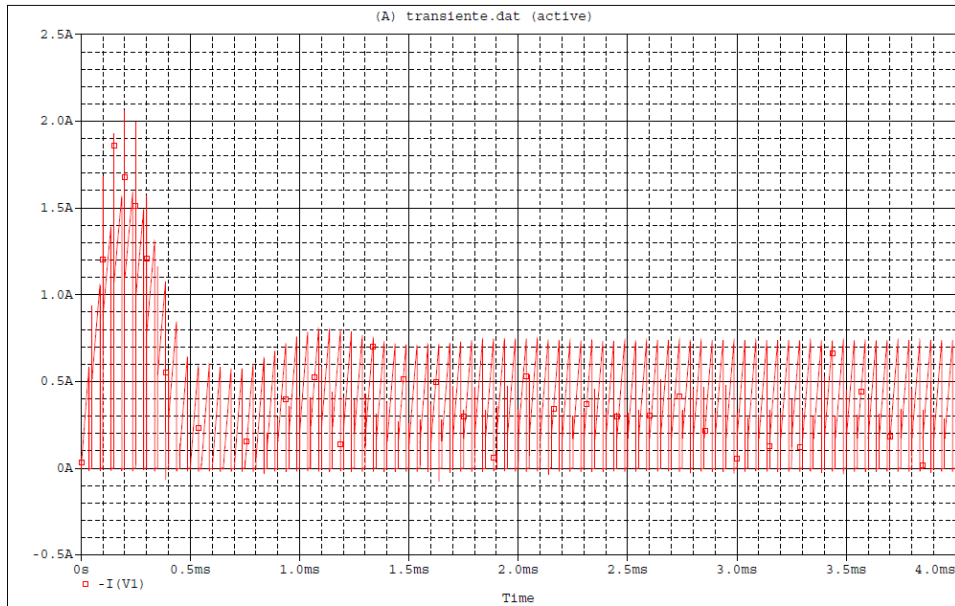


Figura 3.20 - Corrente de entrada do conversor Buck-Boost sem o filtro de EMI.

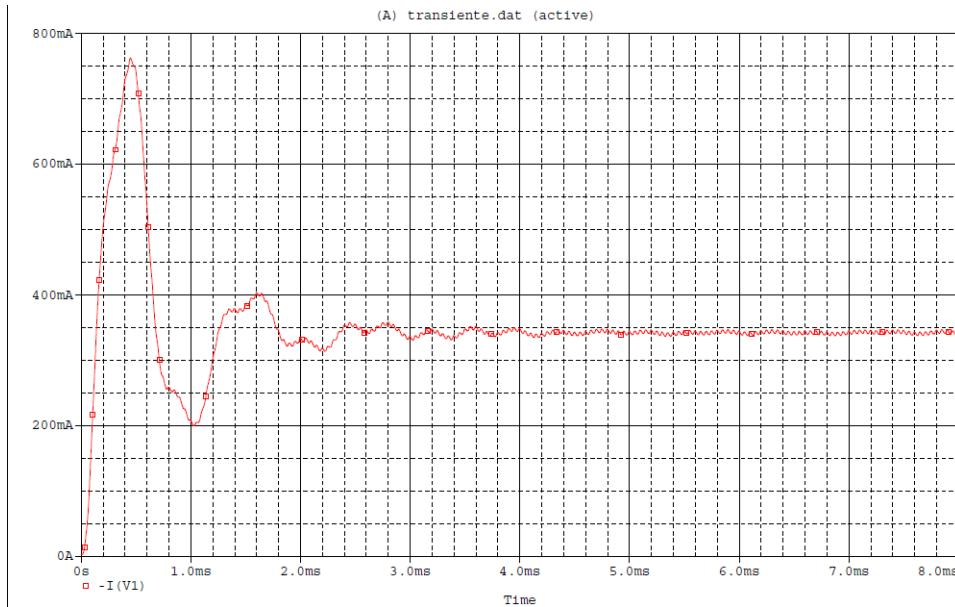


Figura 3.21 - Corrente de entrada do conversor Buck-Boost com filtro EMI

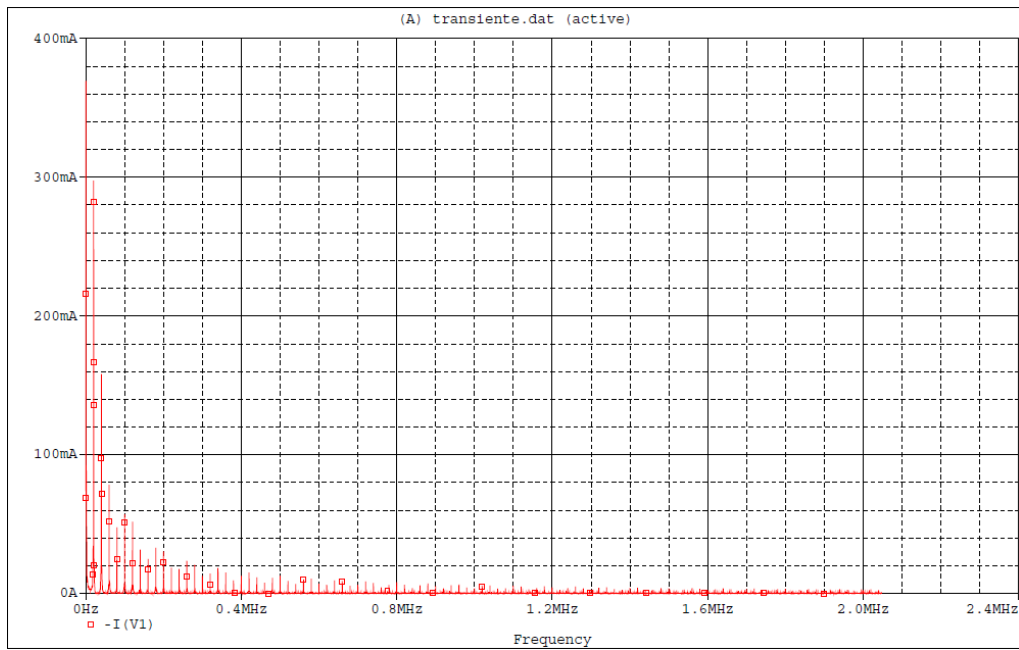
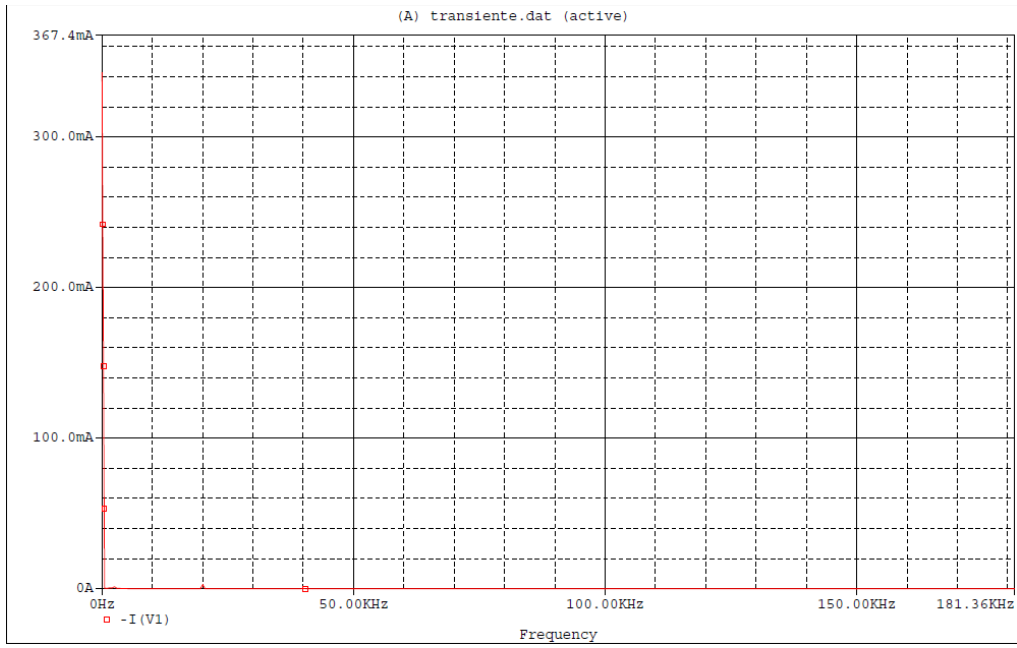


Figura 3.22 – Espectro de frequência da corrente de entrada do conversor Buck-Boost sem o filtro de

EMI



EMI  
**Figura 3.23 – Espectro de frequência da corrente de entrada do conversor Buck-Boost com filtro**

### 3.3 – Conversor Ćuk

Aqui não há o fato que motivou o uso do transistor de canal P no conversor anterior. Assim, o transistor modelo IRF530 voltou a ser utilizado, assim como o diodo 1N4936.

A tensão de saída deste conversor é igual à do Buck-Boost, assim o ciclo de trabalho esperado é o mesmo da equação (3.5), logo  $\alpha = 0,72$ .

Os outros componentes foram calculados de acordo com as equações da Tabela 3.3.

$$C_{2min} = \frac{(V_o - V_d)(1 - \alpha)}{8L_2Vr_{p-p}f^2} \cong 850 \text{ nF} \quad (3.7)$$

$$L_{1min} = \frac{(1 - \alpha)(V_i)T}{2I_o} \cong 261 \mu\text{H} \quad (3.8)$$

$$L_{2min} = \frac{-(1 - \alpha)(V_o - V_d)T}{2I_o} \cong 780 \mu\text{H} \quad (3.9)$$

Foram escolhidos os valores de  $C_2=C_1=1 \mu\text{F}$ ,  $L_1 = 300 \mu\text{H}$  e  $L_2 = 780 \mu\text{H}$ .

As Figuras 3.24-27 mostram o esquemático e os resultados das simulações do circuito calculado, respectivamente.

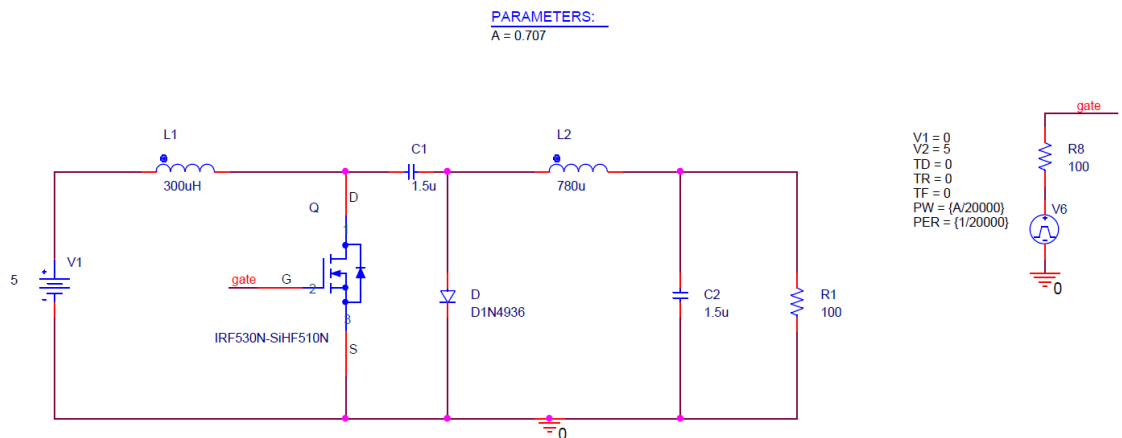
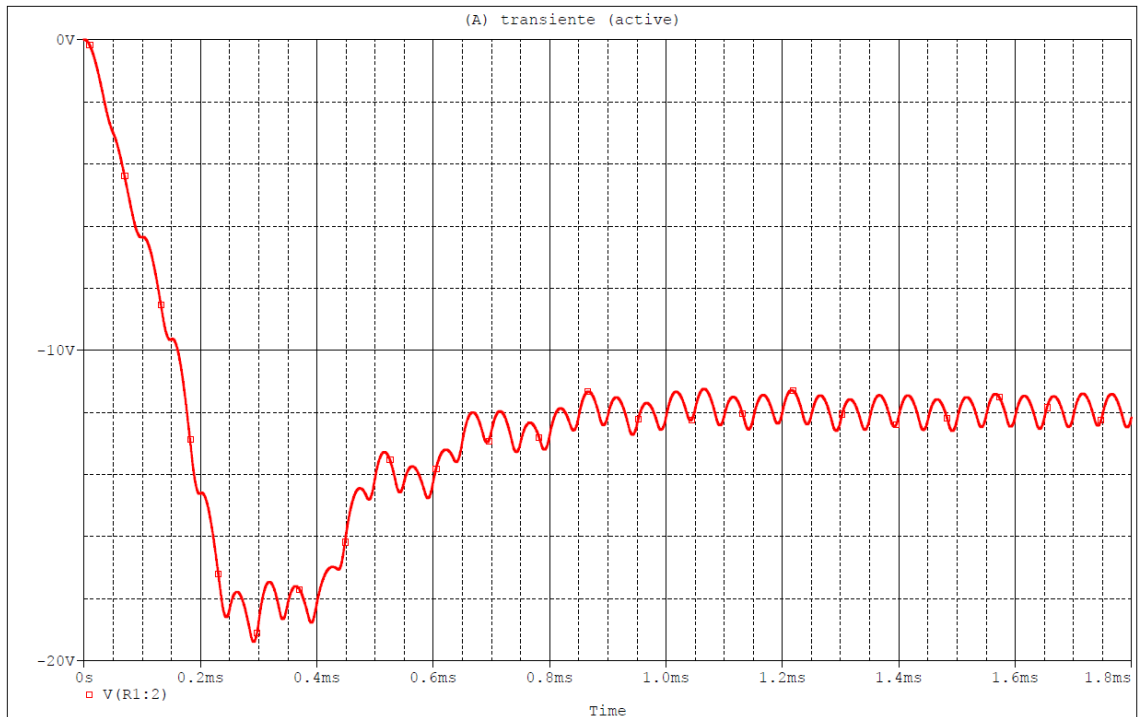
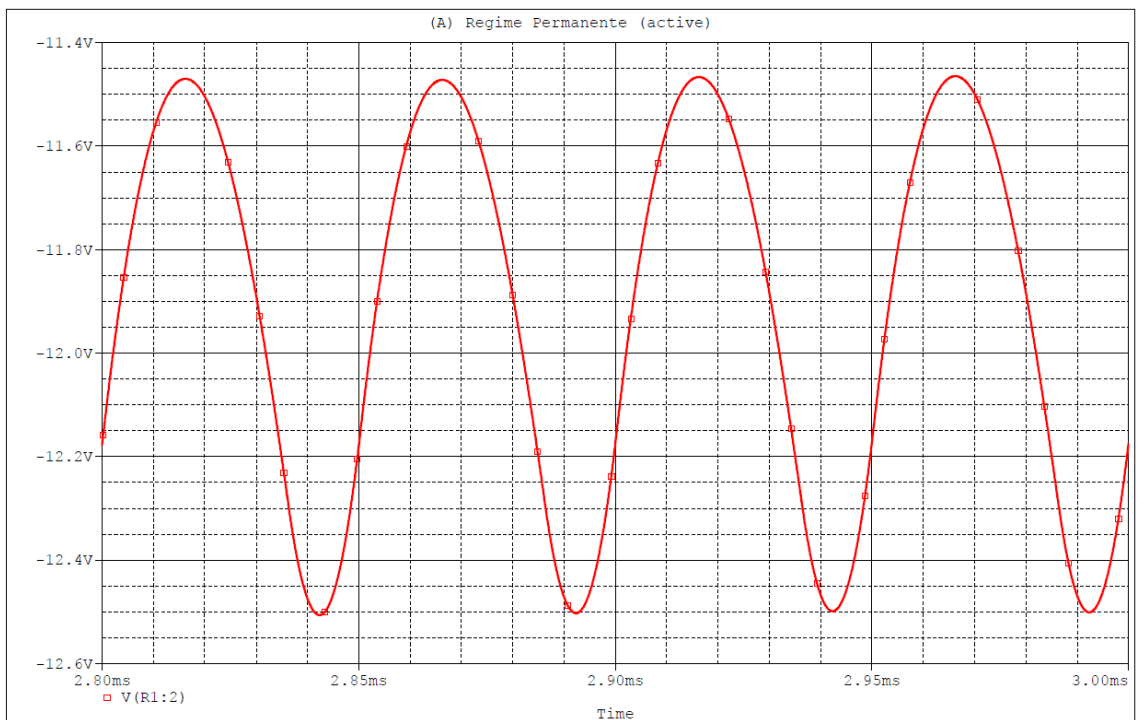


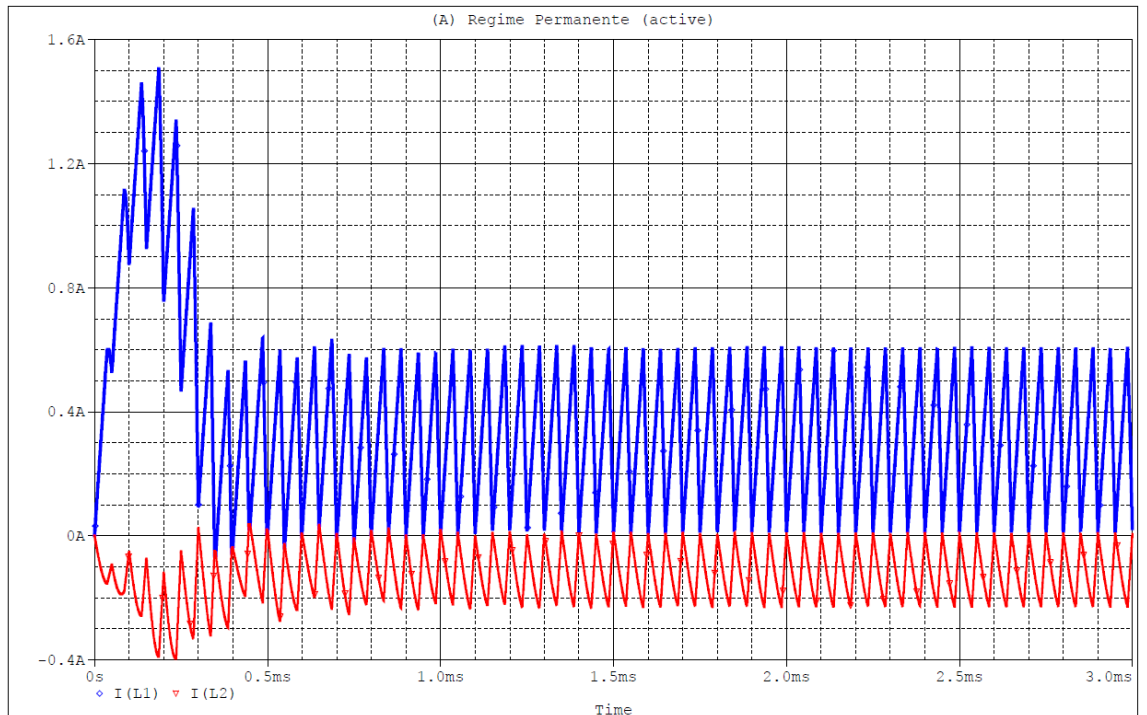
Figura 3.24 - Esquemático do conversor Ćuk



**Figura 3.25 - Resposta transiente da tensão de saída do conversor**



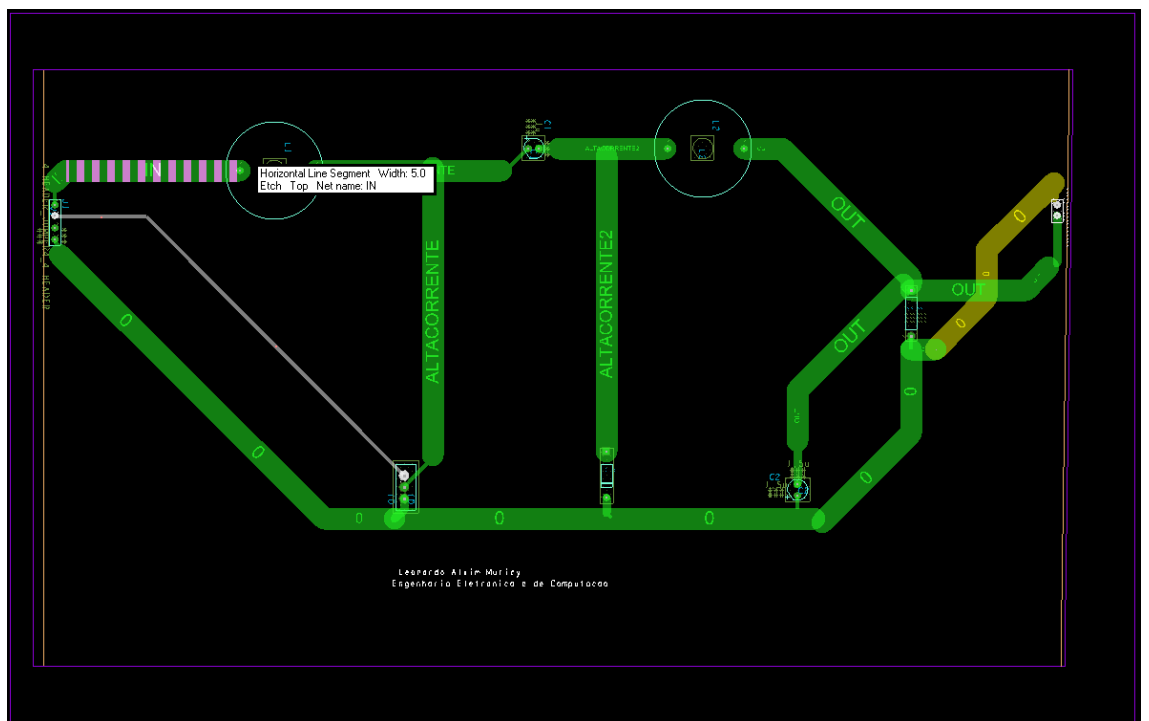
**Figura 3.26 - Tensão de saída em regime permanente**



**Figura 3.27 - Transiente de corrente nos indutores L1 (azul) e L2**

Os indutores escolhidos foram 1430430C (mesmo do Buck-Boost) e DSO1-175-0001-ND, que suporta até 500 mA.

Mais uma vez foram seguidos os mesmos critérios no projeto da PCB, com o *layout* final exibido abaixo:



**Figura 3.28 - Layout da PCB do conversor Ćuk**



As figuras a seguir mostram o esquemático e os resultados do circuito com o mesmo filtro EMI utilizado nos outros dois conversores.

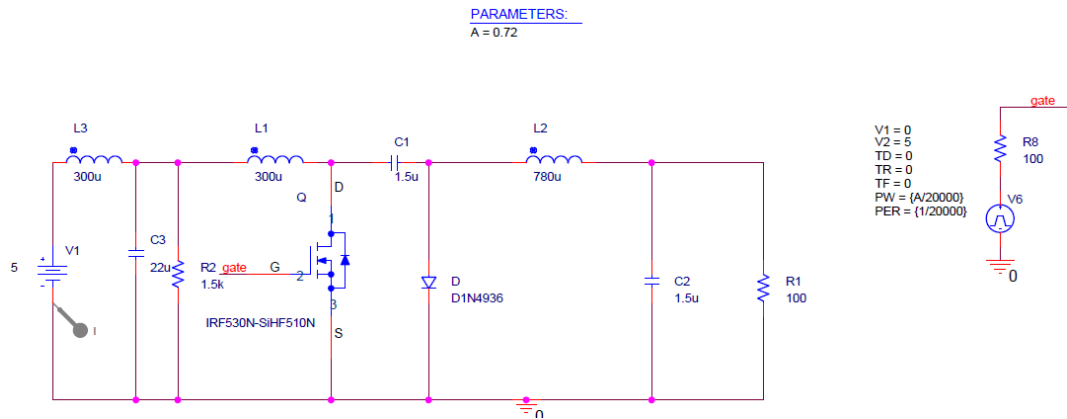


Figura 3.29 - Esquemático do conversor Ćuk com filtro EMI

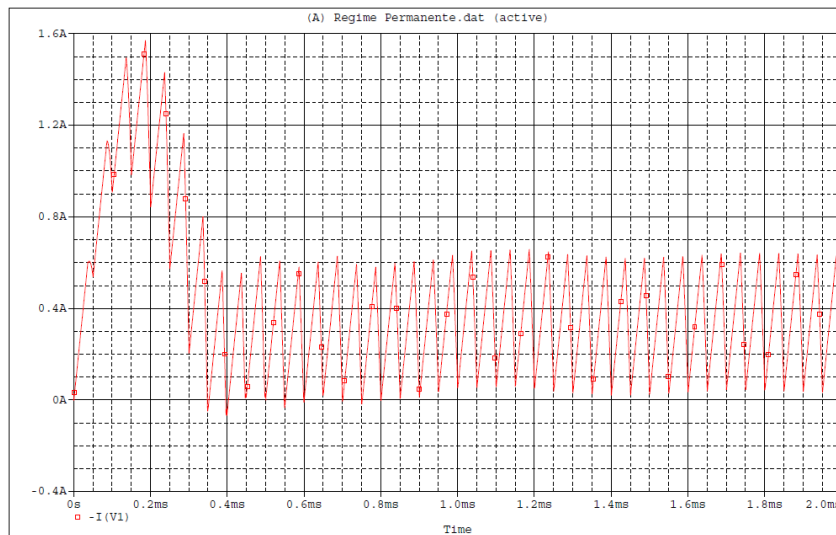


Figura 3.30 - Corrente de entrada do conversor Ćuk sem o filtro de EMI.

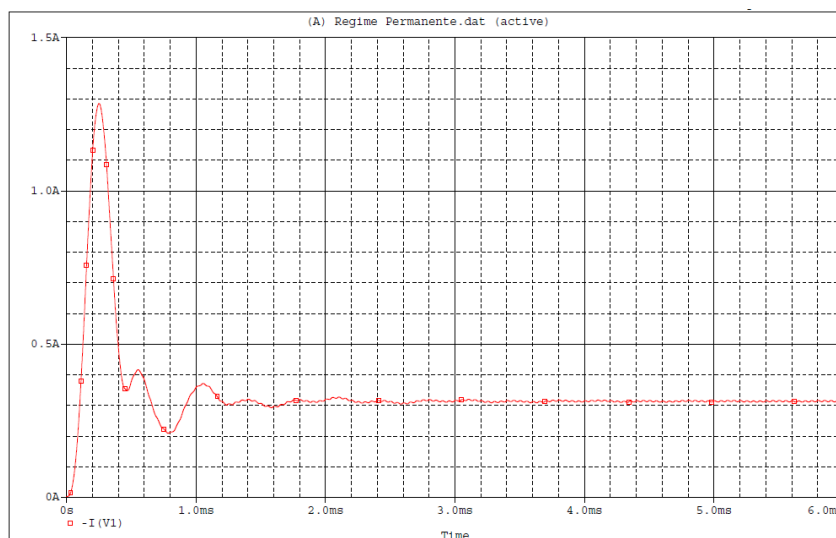


Figura 3.31 - Corrente de entrada do conversor Ćuk com filtro EMI

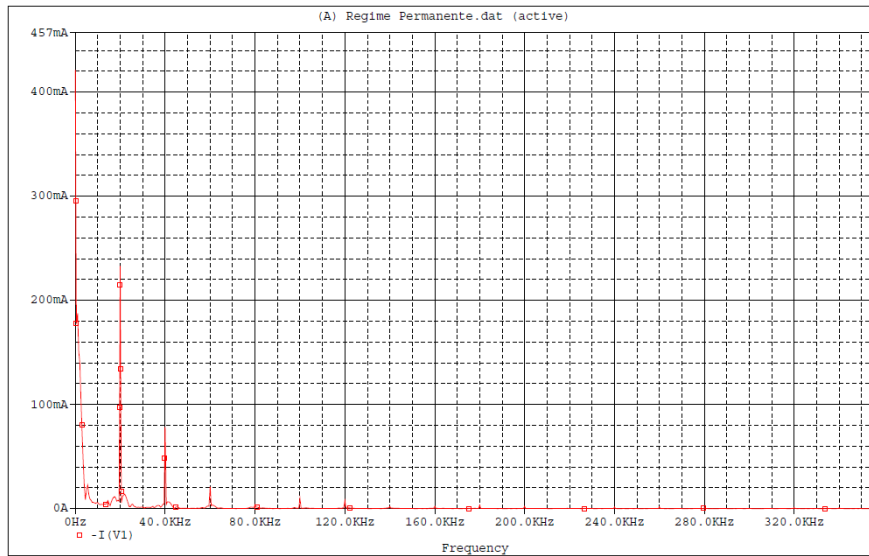


Figura 3.32 – Espectro de frequência da corrente de entrada do conversor Ćuk sem o filtro de EMI

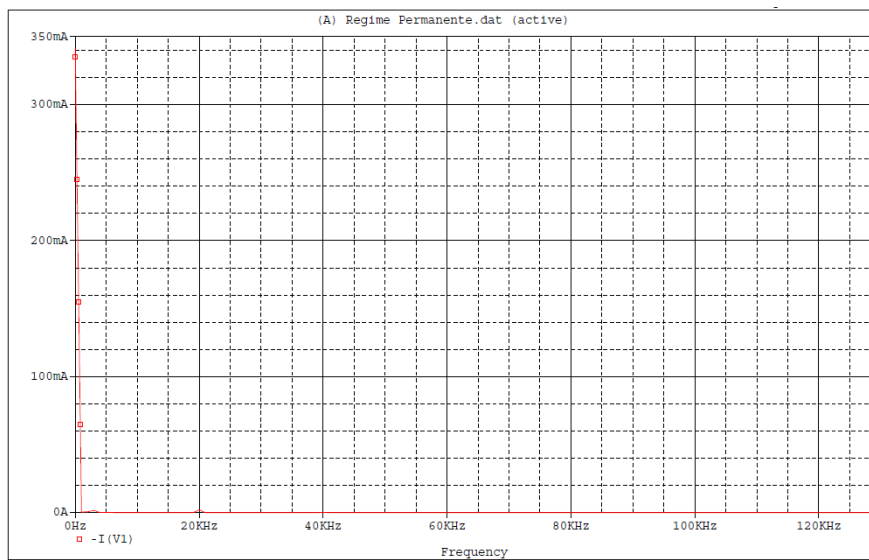


Figura 3.33 – Espectro de frequência da corrente de entrada do conversor Ćuk com filtro EMI

# Capítulo 4

## Simulações Eletromagnéticas e Resultados

### 4.1 – Suíte Ansys

Ansys é a empresa líder do seguimento de simulação de engenharia, em especial nas áreas de mecânica dos fluidos e de estruturas. Das 100 principais empresas do mundo, segundo a lista *Fortune Global 500*, 96 utilizam algum software da empresa. Em 2008, ela adquiriu a Ansoft Corporation, dona do principal software de simulação eletromagnética até então, HFSS.

Este trabalho utiliza exatamente o Ansys HFSS 15.0, junto com Designer 8.0 para realização dos testes, procurando se aproximar do que é realizado principalmente na norma 442 da ANATEL[2].

O HFSS utiliza o método dos momentos e o dos elementos finitos para calcular, a partir de uma determinada geometria em 3D, a expansão dos campos elétrico e magnético, além de possibilitar a exportação dos efeitos desses campos para modelos *SPICE* e *Touchstone*, facilitando assim a integração dos resultados com o software Ansoft Designer, um simulador de circuitos elétricos e campos eletromagnéticos em 2D, capaz de importar projetos de PCB de softwares como o Allegro PCB Planner, utilizado neste projeto de graduação.

### 4.2 – Testes Eletromagnéticos

Primeiramente, a placa a ser testada, projetada no PCB Planner, é importada ao Designer. Nesta parte é possível selecionar somente determinadas trilhas do circuito, caso não seja necessário trazer tudo. Isso economiza tempo de simulação, que para sistemas grandes pode ser muito grande. Como os conversores deste projeto são pequenos, eles foram importados por completo.

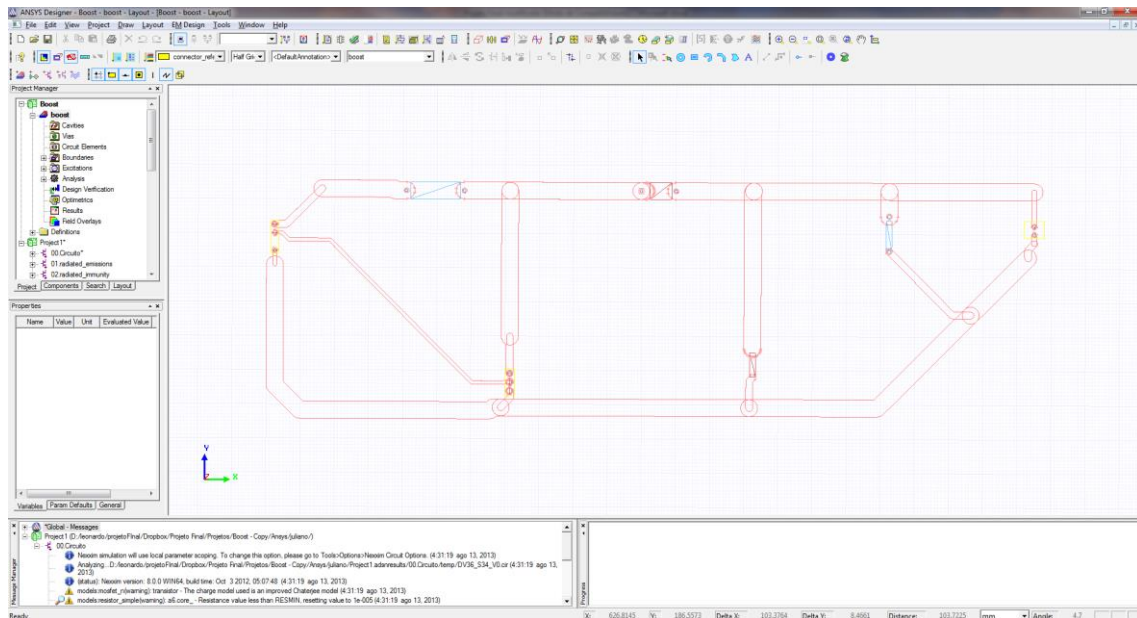


Figura 4.1 - Importação de layout no Ansoft Designer

Como o programa importa somente o *layout* da placa, sem os componentes, é necessário criar “portas” entre as trilhas, nas quais podem ser conectados modelos *HSPICE* dos componentes do circuito, além dos sinais de excitação para teste.

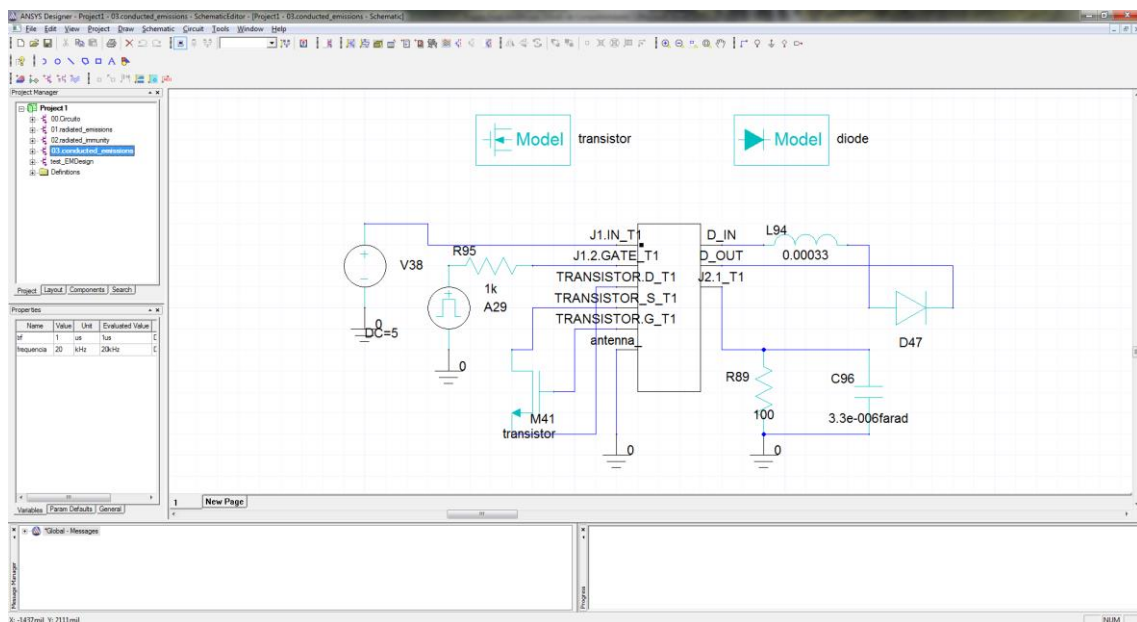


Figura 4.2 - Montagem de esquemático para testes no Ansoft Designer<sup>4</sup>

Para o caso de emissões conduzidas a placa é excitada com a entrada normal, de 5 V, simulando funcionamento normal do circuito. Primeiramente, então, cria-se um modelo de simulação contendo todos os efeitos eletromagnéticos do layout da placa,

<sup>4</sup> Trata-se da montagem utilizada para simulação do conversor Boost.

além das portas criadas anteriormente. Uma terminação é colocada na porta de terra do conector de entrada (é importante que seja lá, pois a norma 442 pede a medição exclusivamente nas portas de entrada) e mede-se o espectro da tensão sobre esta terminação em dB ( $\mu$ V) para frequências entre 40 kHz e 30 MHz. Estes são os valores das emissões. É importante dizer que este teste não poderia ser feito diretamente no Allegro Design Entry Cis, porque ele não analisa a influência da geometria e do *layout* da placa nessas emissões, não sendo, portanto, um teste tão próximo da realidade quanto o do Ansoft Designer. Os efeitos do layout mais comuns são as indutâncias e capacitâncias parasitas presentes na PCB.

Já para os testes de emissões e imunidade a emissões radiadas, a placa é exportada para o Ansys HFSS, onde é adicionada uma antena com dimensões semelhantes às utilizadas nos testes reais. Aqui se pode, inclusive, modelar o gabinete do produto, de modo a aproximar mais das condições do teste.

Quando o objetivo é simular um teste de homologação de um produto, é necessário variar a posição da antena até encontrar o ponto de maior incidência de campo elétrico, porém o objetivo deste trabalho é realizar comparações de desempenho entre as estruturas, desta forma foi utilizada uma posição fixa da antena em todos os circuitos. Para o teste de emissões radiadas, o circuito é alimentado e mede-se o sinal recebido na antena em dB ( $\mu$ V). Para o teste de imunidade, a antena também é alimentada e as tensões das principais trilhas do circuito são monitoradas. Caso haja mau funcionamento do circuito, ele é reprovado.

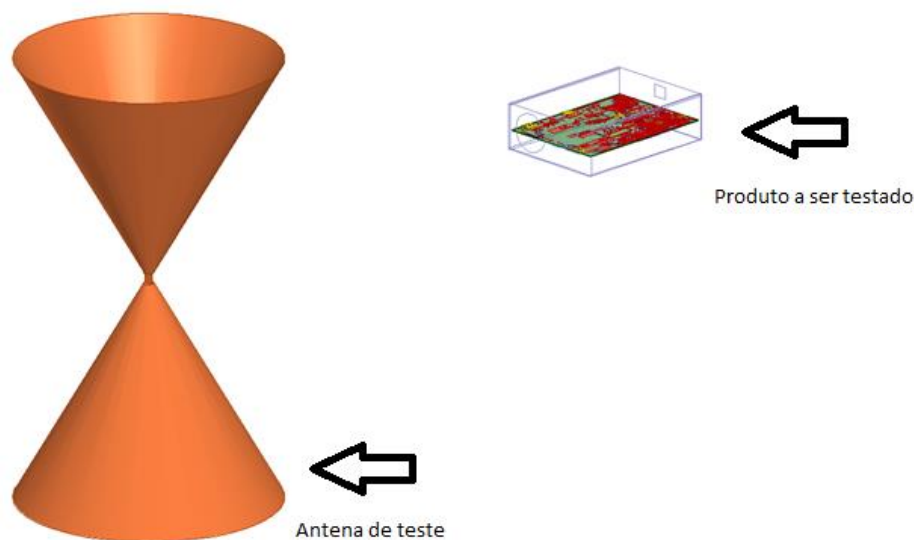


Figura 4.3 - Esquema geral de testes de emissões e imunidade radiadas<sup>5</sup>

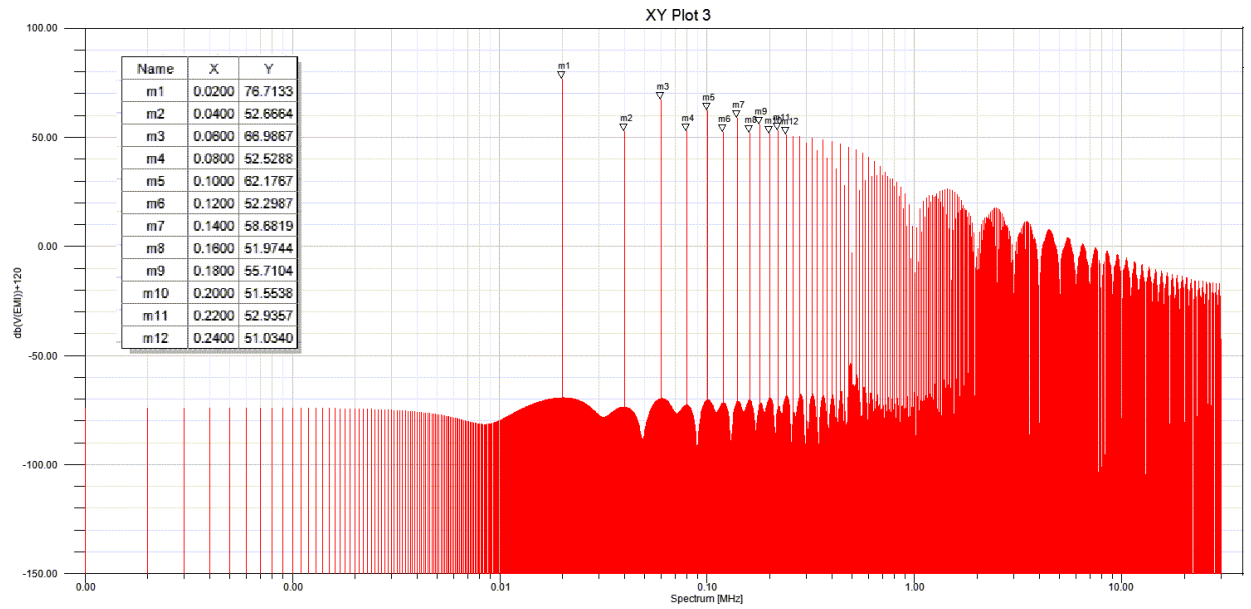
### 4.3 – Resultados de Emissões Conduzidas

Uma vez explicado o processo para simulação de emissões conduzidas, a seguir são mostrados os gráficos com os resultados das emissões conduzidas dos conversores, sem filtros EMI. São basicamente espectros em dB ( $\mu\text{V}$ ) da tensão no terminal de entrada do circuito (pino “IN” do conector J1).

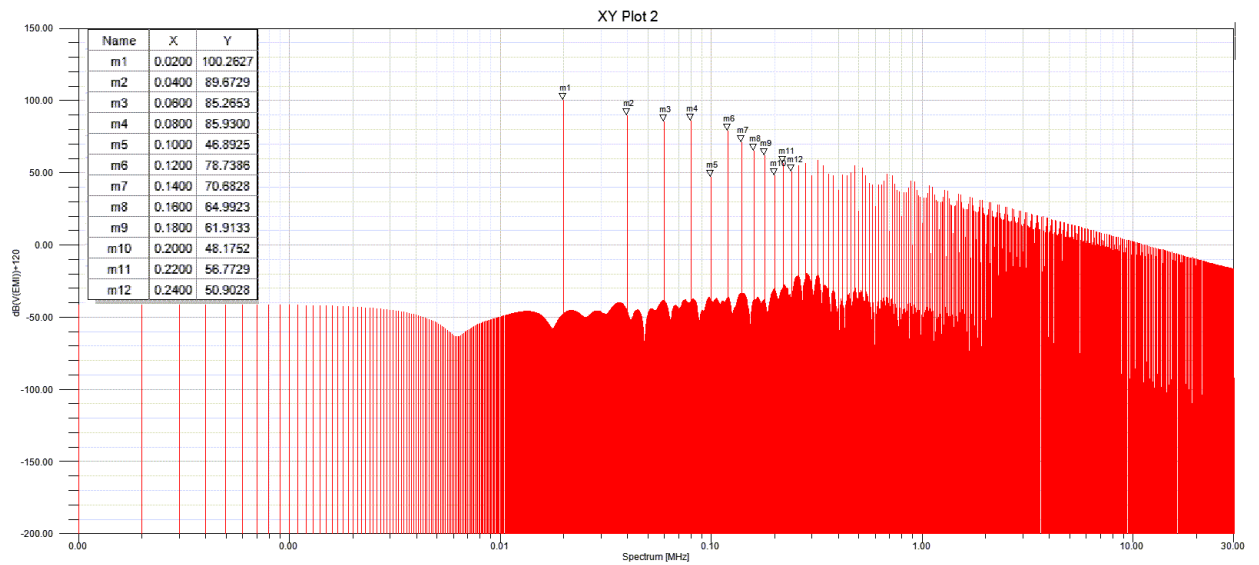
É importante deixar claro que os valores a seguir podem ser muito amplificados em sistemas com alta corrente. Porém, normalmente esses sistemas possuem outros circuitos antes do conversor em si, o que pode impedir que o nível de emissões “dispare”. Como referência, a norma 442 da ANATEL[2] especifica um limite de 66 dB ( $\mu\text{V}$ ) para frequências entre 150 kHz e 500 kHz e 60 dB ( $\mu\text{V}$ ) para frequências entre 0,5 MHz e 30 MHz. Ainda assim, foi gerada uma simulação varrendo todo o espectro até 30 MHz, de modo a verificar os níveis de emissões além do regulamentado pela norma.

---

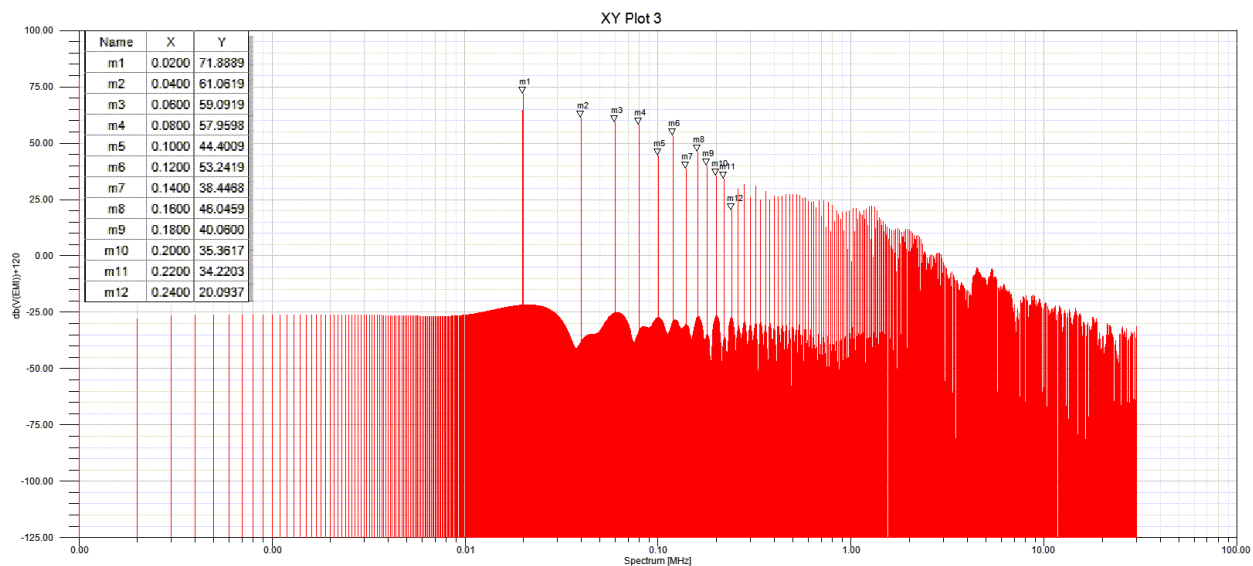
<sup>5</sup> Esta figura é de um circuito não presente neste projeto, com gabinete incluso, para ilustração do processo.



**Figura 4.4 - Emissões conduzidas do conversor Boost**



**Figura 4.5 - Emissões conduzidas do conversor Buck-Boost**



**Figura 4.6 - Emissões conduzidas do conversor Ćuk**

Verifica-se a presença de picos de emissões exatamente sob as frequências nas quais havia picos de amplitude na Transformada de Fourier da corrente de entrada, o que mostra a influência desta nas emissões conduzidas.

O fato da PCB seguir as especificações do Capítulo 3, sendo, inclusive, maior que o espaço mínimo necessário para o circuito e com trilhas largas o suficiente para possuírem baixa impedância, faz com que haja pouca influência do *layout* na resposta, por isso as outras frequências apresentam valores tão baixos.

Verifica-se que conversor Ćuk apresenta os melhores resultados entre as três topologias, principalmente após 140 kHz. Isto ocorre porque o próprio circuito com dois indutores em série com a saída auxilia na redução de harmônicos de corrente na entrada, o que foi observado já na Figura 3.26. Entre o Boost e o Buck-Boost, há uma clara vantagem do primeiro para frequências mais baixas (até cerca de 200 kHz), em frequências mais altas ambos apresentam valores praticamente iguais após esta faixa, principalmente porque os harmônicos em ambos estão já muito pequenos.



## 4.4 – Resultados de Emissões Radiadas

Nesta seção serão mostrados os gráficos encontrados para as emissões radiadas das topologias sem filtro. Em geral, as normas nacionais e internacionais não utilizam a leitura da tensão média na antena, mas sim uma forma chamada de “quase pico”, que é basicamente um circuito capaz de carregar rapidamente e descarregar de forma lenta, gerando um valor acima da média e abaixo do pico como resposta. Essa leitura de quase pico é, portanto, um valor acima do valor médio, porém inferior ao valor de pico. Para simular este funcionamento, foi utilizado um capacitor de 12 nF conectado junto à terminação da antena, em paralelo com um resistor de 50  $\Omega$ . Na prática, os detectores de quase pico do mercado possuem filtro passa baixas com diferentes frequências, geralmente entre 100kHz e 300kHz, desta forma foi escolhido um capacitor comercial que garantisse uma frequência de corte nesse intervalo, sendo que o resistor de 50  $\Omega$  representa a impedância da antena bicônica.

A aproximação não é perfeita, portanto não é recomendada para testes apurados de homologação, mas é adequada para comparação de desempenho.

Seguem os resultados de cada conversor, lembrando que estes são os sinais recebidos pela antena.

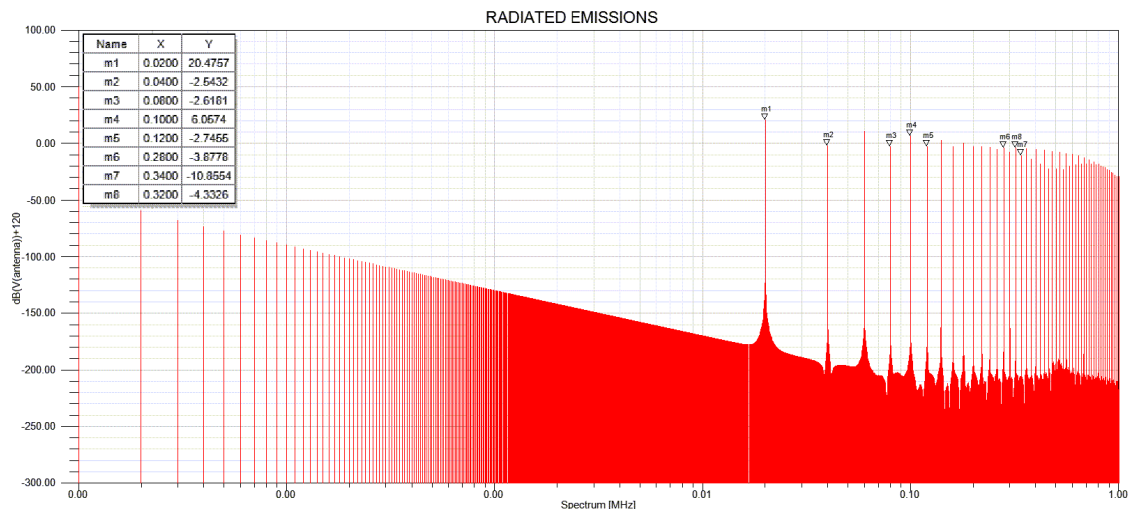


Figura 4.7 - Emissões radiadas do conversor Boost

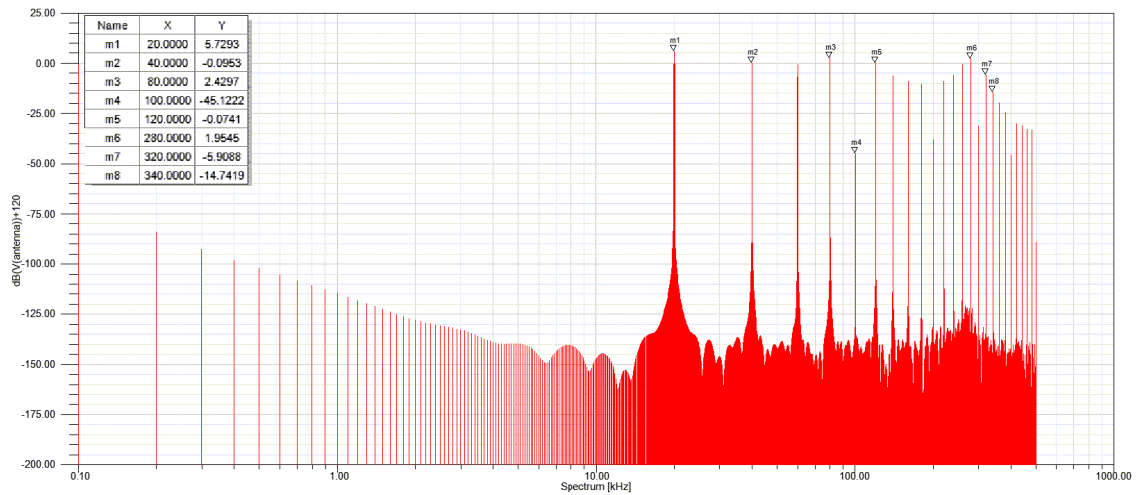


Figura 4.8 - Emissões radiadas do conversor Buck-Boost

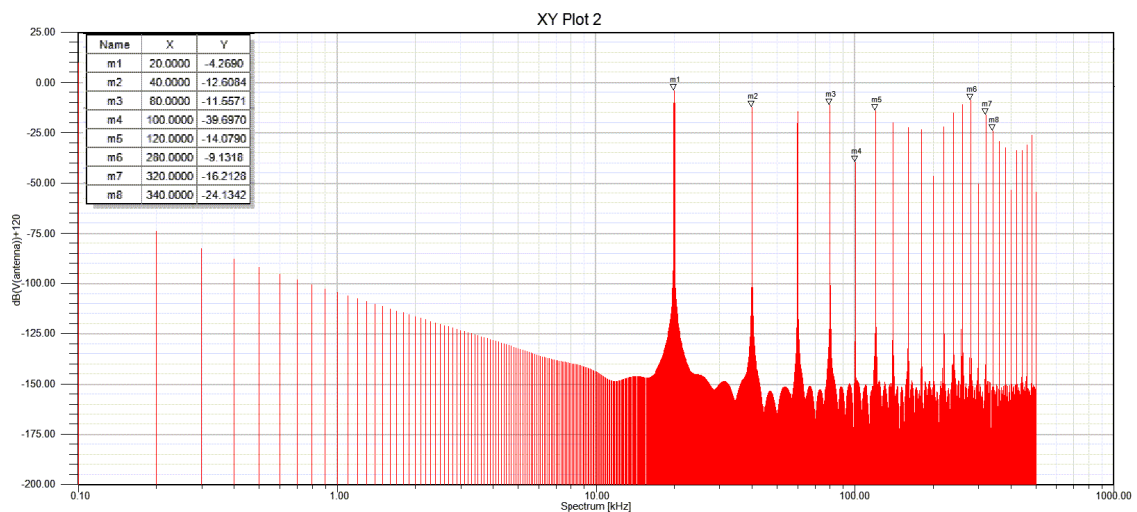


Figura 4.9 - Emissões radiadas do conversor Ćuk

Primeiramente, percebe-se que os valores encontrados de emissões radiadas dos três conversores são baixos, em geral valores negativos ou muito próximos de 0 dB ( $\mu\text{V}$ ). Isso ocorre porque a maior influência nessas emissões é, em geral, do *layout*, principalmente em locais da placa onde há loops de corrente. Esses agem como antenas.

O conversor Ćuk, mais uma vez, mostrou os melhores resultados. Os outros dois tiveram resultados próximos, com vantagem para o Buck-Boost na maioria dos casos.

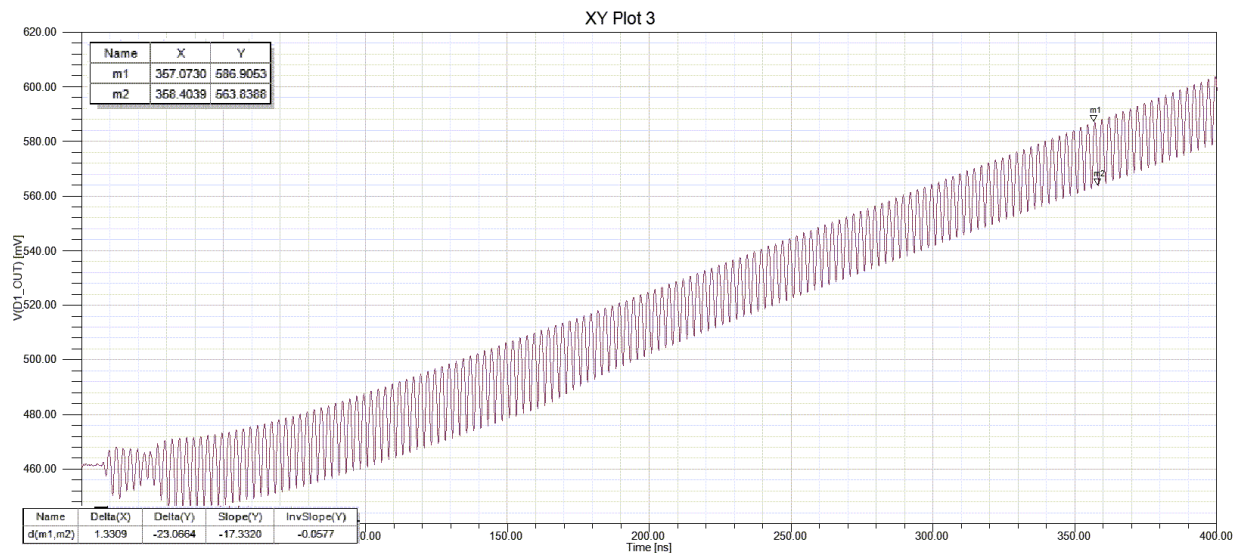
## 4.5 – Resultados de Imunidade a Emissões Radiadas

Os testes das normas internacionais de imunidade a emissões são realizados com sinais variando entre 80 MHz e 2 GHz. No entanto, como aqui há o interesse

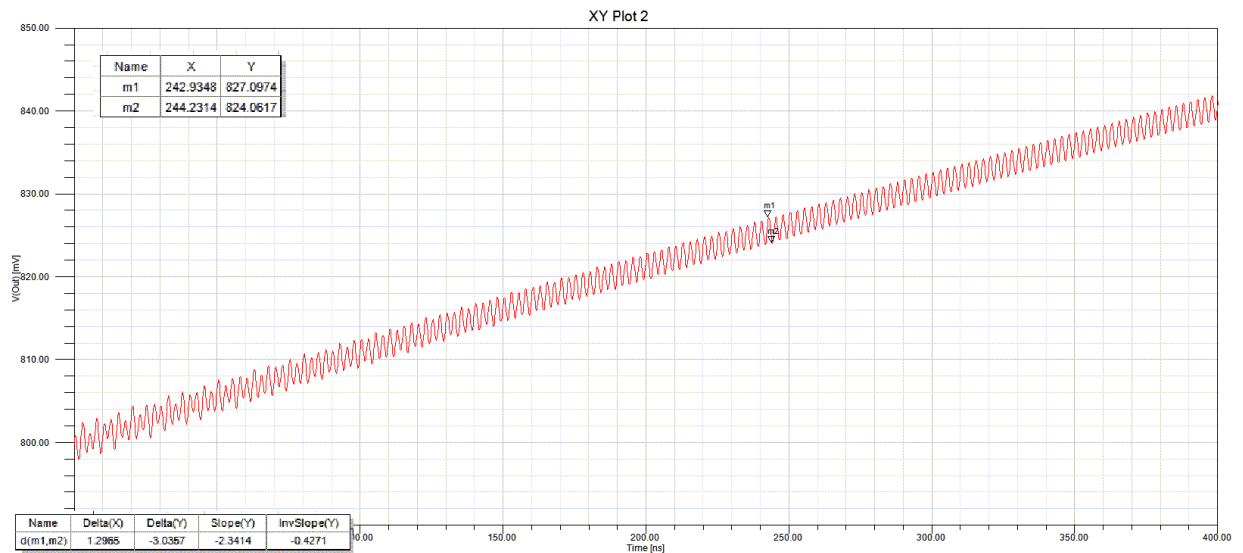
apenas na comparação entre os desempenhos, foi utilizado um sinal senoidal de 400 MHz e 1V em todos os testes, sendo esta frequência a escolhida por ser a média geométrica entre os valores das normas, dessa forma há a mesma distância proporcional dos valores extremos da norma, podendo assim ter os efeitos tanto das baixas frequências quanto das altas (lembrando que a posição da antena também foi mantida em todos os ensaios).

Outra consideração importante é que, como o sinal perturbador possui período muito inferior ao dos outros sinais do circuito, necessitando assim de um passo de integração muito pequeno. Assim, de modo a permitir a simulação num tempo hábil, os sinais só foram simulados por um intervalo pequeno (não suficiente para as funções do conversor, embora suficiente para avaliar o efeito da perturbação).

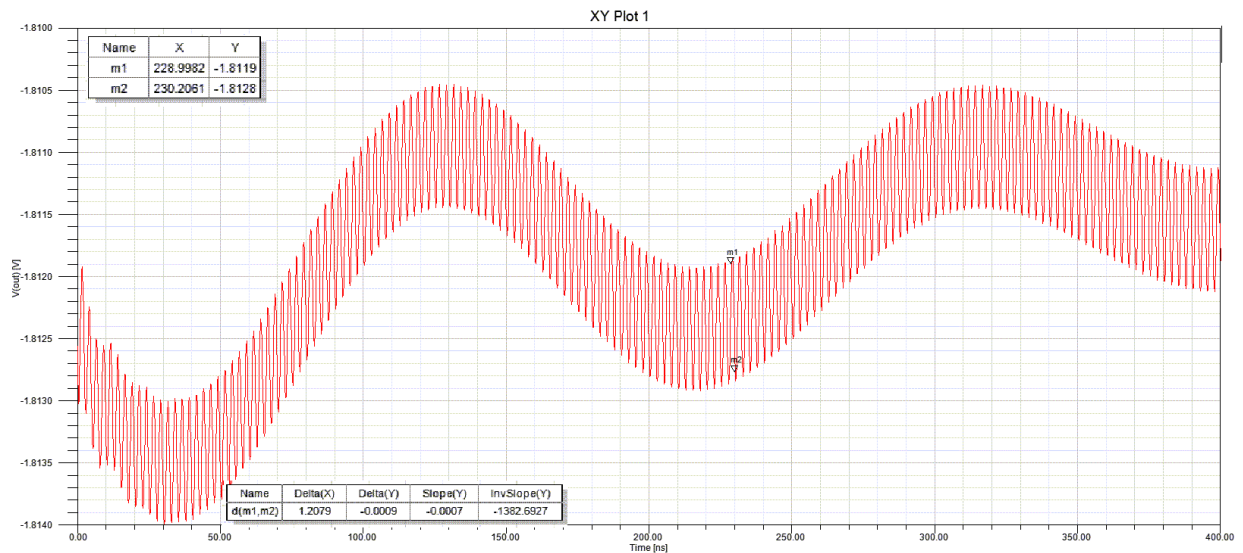
Foram monitoradas as tensões de saída dos conversores por 400 ns, onde é observado claramente o sinal resultante da influência da antena sobreposto ao esperado. Para permitir a comparação, foram medidos os valores de pico a pico do sinal sobreposto. Os sinais foram medidos nos conectores de saída das PCBs, com o circuito ainda em regime transiente. Seguem os gráficos correspondentes.



**Figura 4.10 - Imunidade a emissões radiadas do conversor Boost**



**Figura 4.11 - Imunidade a emissões radiadas do conversor Buck-Boost.**



**Figura 4.12 - Imunidade a emissões radiadas do conversor Ćuk**

É possível verificar em todos os gráficos o sinal senoidal somado às tensões de saída dos conversores, porém a amplitude é muito pequena nos três casos.

Neste caso houve de novo vantagem do conversor Ćuk, porém com pouca diferença em comparação ao Buck-Boost (0,9 mV contra 3 mV do segundo, valores pico a pico). O Boost, por sua vez, apresentou o pior resultado de imunidade, com 23 mV de tensão pico a pico induzida, ainda assim um valor baixo o suficiente para não afetar o funcionamento do circuito.

## 4.6 – Resultados da Topologia com Filtro

Uma vez verificado o melhor desempenho do conversor  $\hat{C}uk$ , foi criado para ele um *layout* com o filtro EMI, de acordo com o que foi calculado no terceiro capítulo. Abaixo segue o esquemático e a PCB criados:

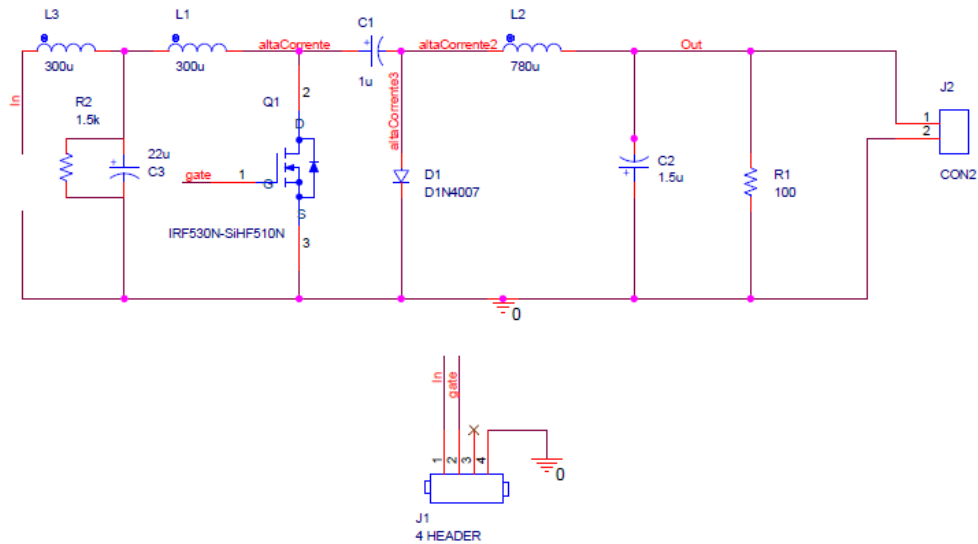


Figura 4.13 - Esquemático para PCB do conversor  $\hat{C}uk$  com filtro EMI

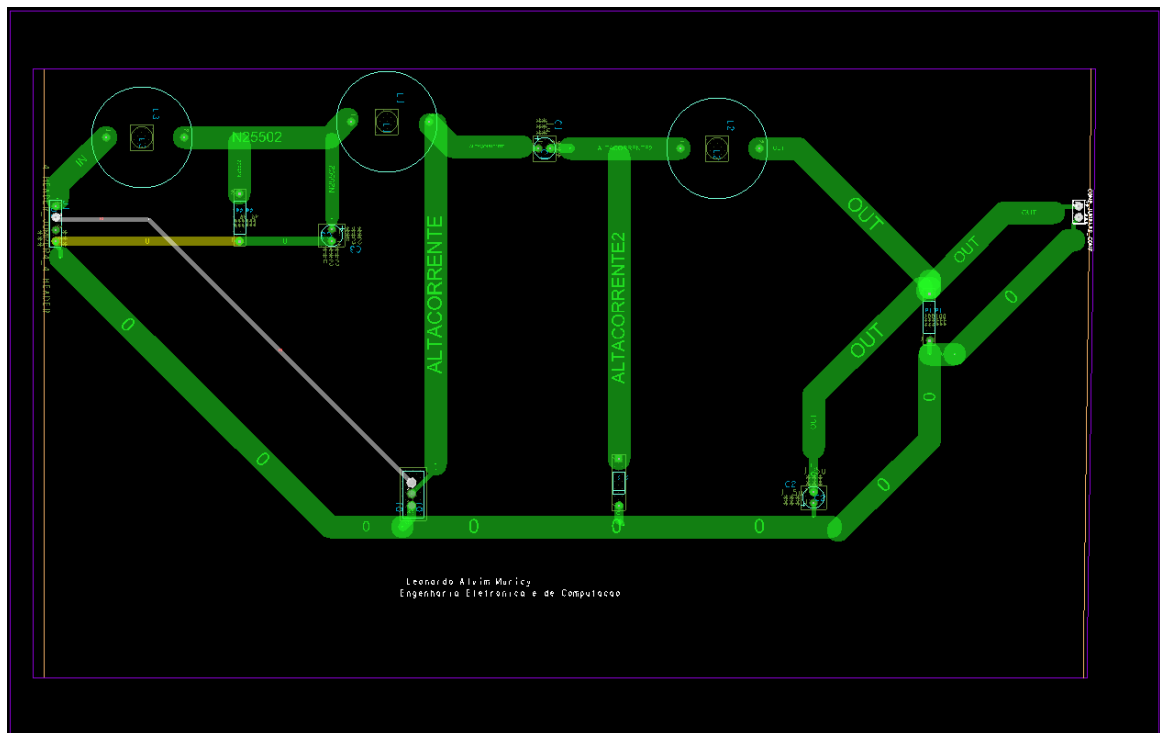


Figura 4.14 - *Layout* da PCB do conversor  $\hat{C}uk$  com filtro EMI

Nas Figuras 4.15, 4.16 e 4.17 estão os gráficos com os resultados para os 3 testes deste capítulo, aplicados a este circuito:

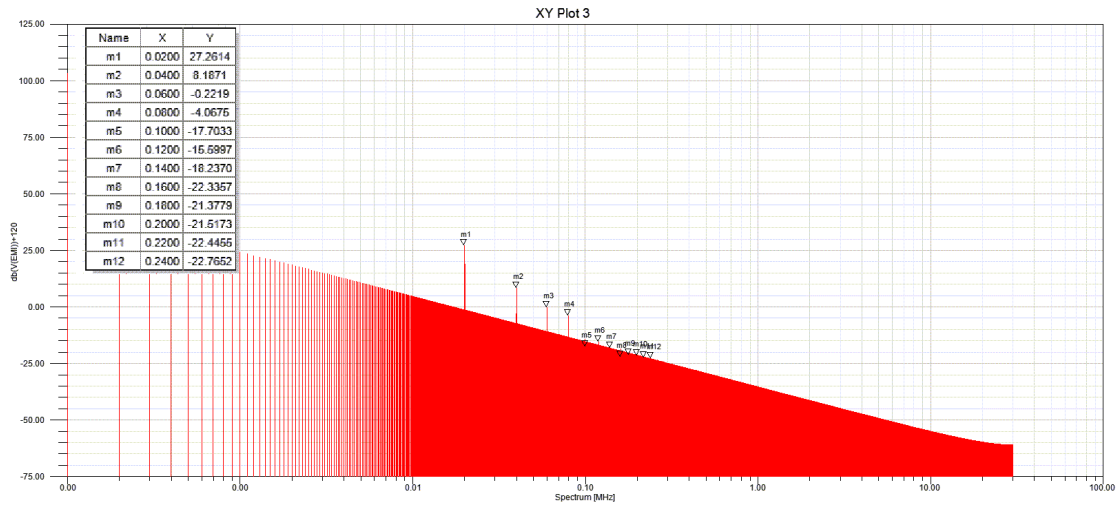


Figura 4.15 - Emissões conduzidas do conversor Ćuk com filtro EMI.

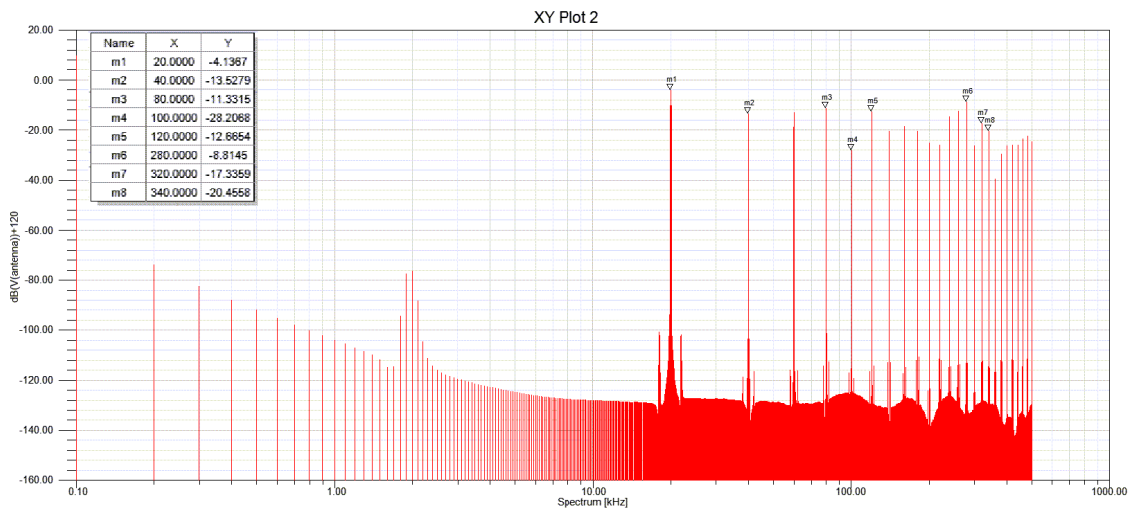


Figura 4.16 - Emissões radiadas do conversor Ćuk com filtro EMI

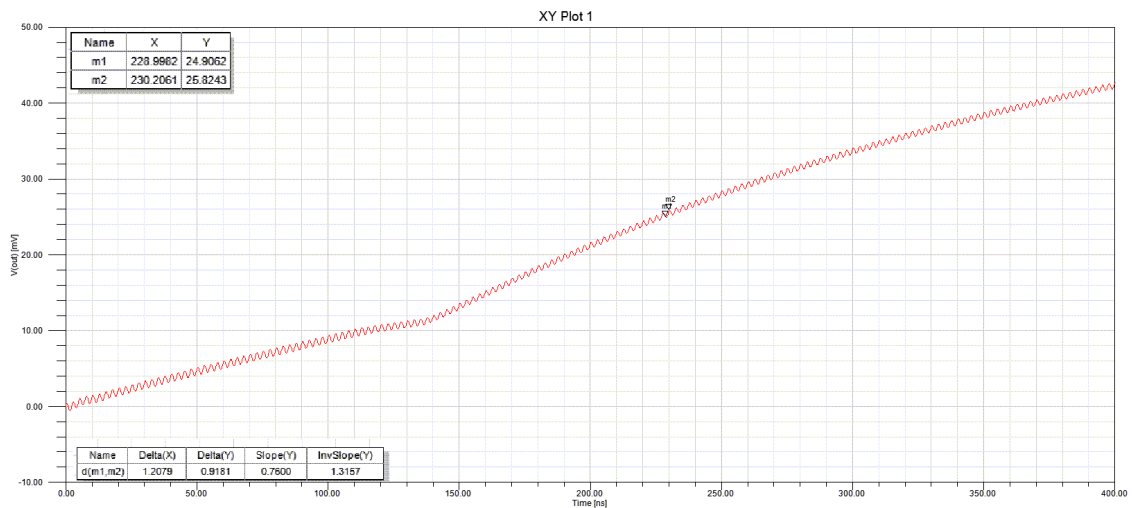


Figura 4.17 - Imunidade a emissões radiadas do conversor Ćuk com filtro EMI

Estes gráficos mostram um detalhe importante. O filtro EMI é muito eficiente para redução de emissões conduzidas, mas não afeta muito as emissões e a imunidade a perturbações radiadas.

A Tabela 4.1 mostra a comparação entre os resultados de emissões conduzidas e radiadas do conversor  $\acute{C}uk$  com e sem filtro EMI, já a Tabela 4.2 mostra a comparação de imunidade a emissões radiadas dos mesmos circuitos.

Tabela 4.1 – Comparação de emissões conduzidas e radiadas do conversor  $\acute{C}uk$  com e sem filtro EMI.

<b>Frequência (kHz)</b>	<b>Emissões Conduzidas do conversor <math>\acute{C}uk</math> (dB <math>\mu V</math>)</b>	<b>Emissões Conduzidas do conversor <math>\acute{C}uk</math> com filtro (dB <math>\mu V</math>)</b>	<b>Emissões Radiadas do conversor <math>\acute{C}uk</math> (dB <math>\mu V</math>)</b>	<b>Emissões Radiadas do conversor <math>\acute{C}uk</math> com filtro (dB <math>\mu V</math>)</b>
20	71,8889	27,2614	-4,2690	-4,1367
40	61,0619	8,1871	-12,6084	-13,5279
60	59,0919	-0,2219	Não calculada	Não calculada
80	57,9598	-4,0675	-11,5571	-11,3315
100	44,4009	-17,7033	-39,6970	-28,2068
120	53,2419	-15,5997	-14,0790	-12,6654
140	38,4468	-18,2370	Não calculada	Não calculada
160	46,0459	-22,3357	Não calculada	Não calculada
180	40,0600	-21,5173	Não calculada	Não calculada
200	35,3617	-21,5173	Não calculada	Não calculada
220	34,2203	-22,4455	Não calculada	Não calculada
240	20,0937	-22,7652	Não calculada	Não calculada
280	Não calculada	Não calculada	-9,1318	-8,8145
320	Não calculada	Não calculada	-16,2128	-17,3359
340	Não calculada	Não calculada	-24,1342	-20,4558

Tabela 4.2 – Comparação de imunidade a emissões radiadas do conversor  $\acute{C}uk$  com e sem filtro EMI.

<b>Tensão pico a pico induzida pela antena no conversor <math>\acute{C}uk</math></b>	<b>Tensão pico a pico induzida pela antena no conversor <math>\acute{C}uk</math> com filtro EMI</b>
0,9mV	0,9181mV

A redução no primeiro gráfico foi bem acentuada, com a maioria dos harmônicos nem ficando visíveis mais. Já os outros dois gráficos mostraram pouquíssima alteração com relação ao encontrado antes.

O fato do filtro se mostrar tão eficiente (ao menos com relação a emissões conduzidas) faz com que ele seja uma importante ferramenta até para casos em que a topologia tenha sido determinada anteriormente e não possa ser modificada (no caso dessa escolhida não possuir bom desempenho em EMC).



# Capítulo 5

## Conclusões

Durante a introdução deste projeto, foi dito que o objetivo principal era mostrar a possibilidade de redução de problemas com compatibilidade eletromagnética através de pequenas mudanças no circuito, sem precisar modificar muito o *layout* ou a mecânica de um produto (principalmente para gerar blindagem eletroestática).

Ao realizar primeiro uma comparação entre as três topologias isoladas mais usadas para conversores aumentadores de tensão e depois calcular um filtro para melhorar o desempenho dos circuitos, ficou claro que o objetivo foi alcançado. Houve melhorias visíveis, principalmente em emissões conduzidas (mas também em radiadas).

Muitas vezes essas mudanças evitam que sejam desperdiçados tempo e dinheiro em quantidade durante o processo de homologação de um projeto de eletrônica de potência, o que justifica o estudo aqui realizado.

Ressalta-se, também, que mesmo com o conversor Ćuk tendo os melhores resultados, ele também é mais caro, devido à presença de um indutor adicional. Isso, somado ao fato de muitas vezes um projeto requisitar uma topologia específica, torna o filtro EMI uma ferramenta importantíssima, pois se pode mitigar os problemas de uma estrutura genérica, desde que a frequência de chaveamento seja conhecida. Porém, deve-se atentar para o fato de que tal filtro não apresenta modificações nos resultados de emissões radiadas e imunidade a emissões radiadas.

Pretende-se, no futuro, estudar técnicas adequadas de *layout*, tanto para posicionamento de componentes quanto para roteamento da placa e os efeitos de tais técnicas nos testes realizados neste trabalho.

Além disso, deve-se também estender a análise de compatibilidade eletromagnética a uma unidade retificadora para sistemas de telecomunicações, objeto de trabalho do autor deste projeto na empresa INOVAX Engenharia e Sistemas. Nesse caso, uma vez que haja projeto mecânico definido, pretende-se estudar os resultados de todos os testes da norma 442 da ANATEL[2], incluindo, além dos aqui mostrados, também os de imunidade a surtos, transitórios rápidos, descarga eletroestática e interrupções no fornecimento de energia elétrica.

# Bibliografia

- [1] IBEC, Instituto Brasileiro de Ensaio de Conformidade, “Certificação ANATEL de equipamentos de telecomunicações e os ensaios de Compatibilidade Eletromagnética”, [http://www.ibec.com.br/download/Apostila\\_EMCom\\_Telecom.pdf](http://www.ibec.com.br/download/Apostila_EMCom_Telecom.pdf), 2001, (Acesso em 05 de Janeiro 2013).
- [2] ANATEL, Agência Nacional de Telecomunicações, “Resolução nº442”, <http://legislacao.anatel.gov.br/resolucoes/2006/352-resolucao-442>, 2006, (Acesso em 05 Janeiro 2013).
- [3] IEC, International Electrotechnical Commission, “CISPR22 – Information technology equipment, Radio disturbance characteristics”, <http://webstore.iec.ch/webstore/webstore.nsf/artnum/S042222?opendocument>, 2008, (Acesso em 05 Janeiro 2013).
- [4] IEC, International Electrotechnical Commission, “Electromagnetic compatibility (EMC) - Part 4-6: Testing and measurement techniques - Immunity to conducted disturbances, induced by radio-frequency fields”, [http://webstore.iec.ch/webstore/webstore.nsf/Artnum\\_PK/42065](http://webstore.iec.ch/webstore/webstore.nsf/Artnum_PK/42065), 2008, (Acesso em 05 Janeiro 2013).
- [5] RODRIGUES, LEANDRO GASPARI, *Estudo e desenvolvimento de um conversor DC-DC de topologia Buck para aplicação aeroespacial*. M.Sc. dissertation, Universidade de São Paulo, 2007.
- [6] BARÚQUI, FERNANDO A. PINTO, *Eletrônica IV*, capítulo Fontes Chaveadas, Rio de Janeiro, Universidade Federal do Rio de Janeiro, pp. 118–139, 1999.
- [7] WALLASH, AL., KRAZ, VLADIMIR., “Measurement, Simulation and Reduction of EOS Damage by Electrical Fast Transients on AC Power”, *EOS/ESD SYMPOSIUM*, pp. 1–6, 2010.
- [8] CROCKER, SETH., ROUX, NATHAN., “300W DC to DC Converter for Use in AC Inverters”. M.Sc. dissertation, Worcester Polytechnic Institute, 2011.